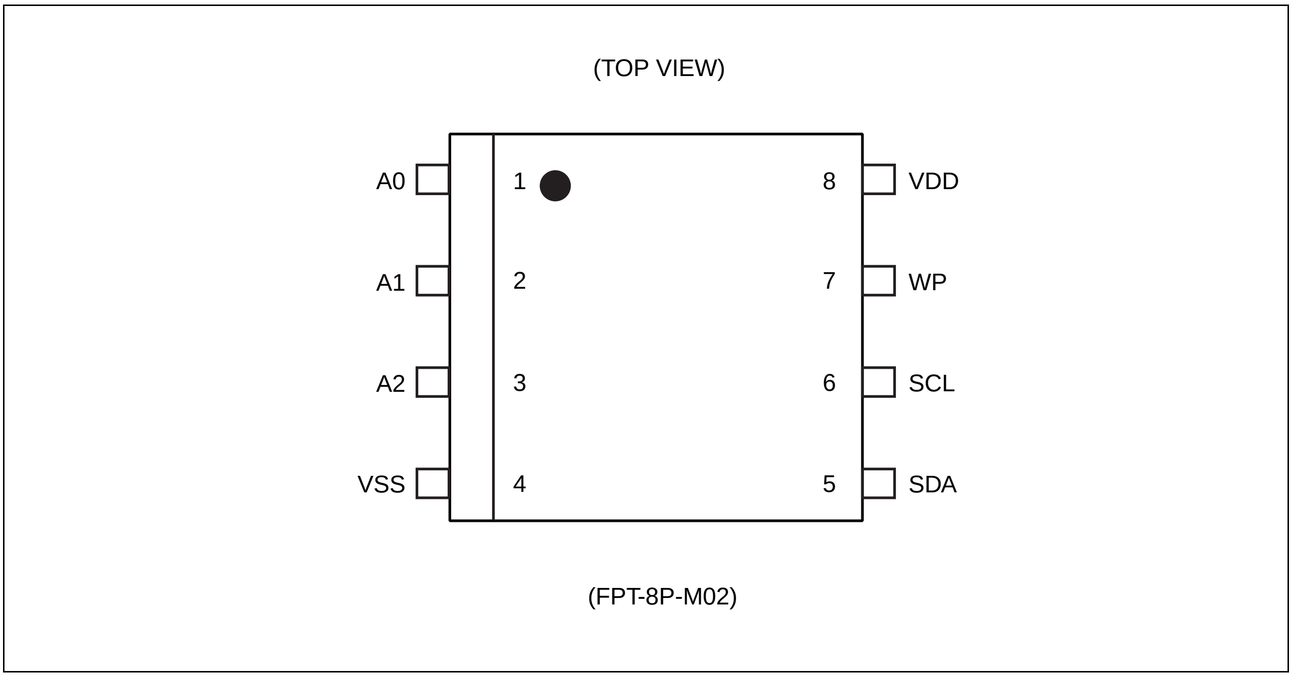
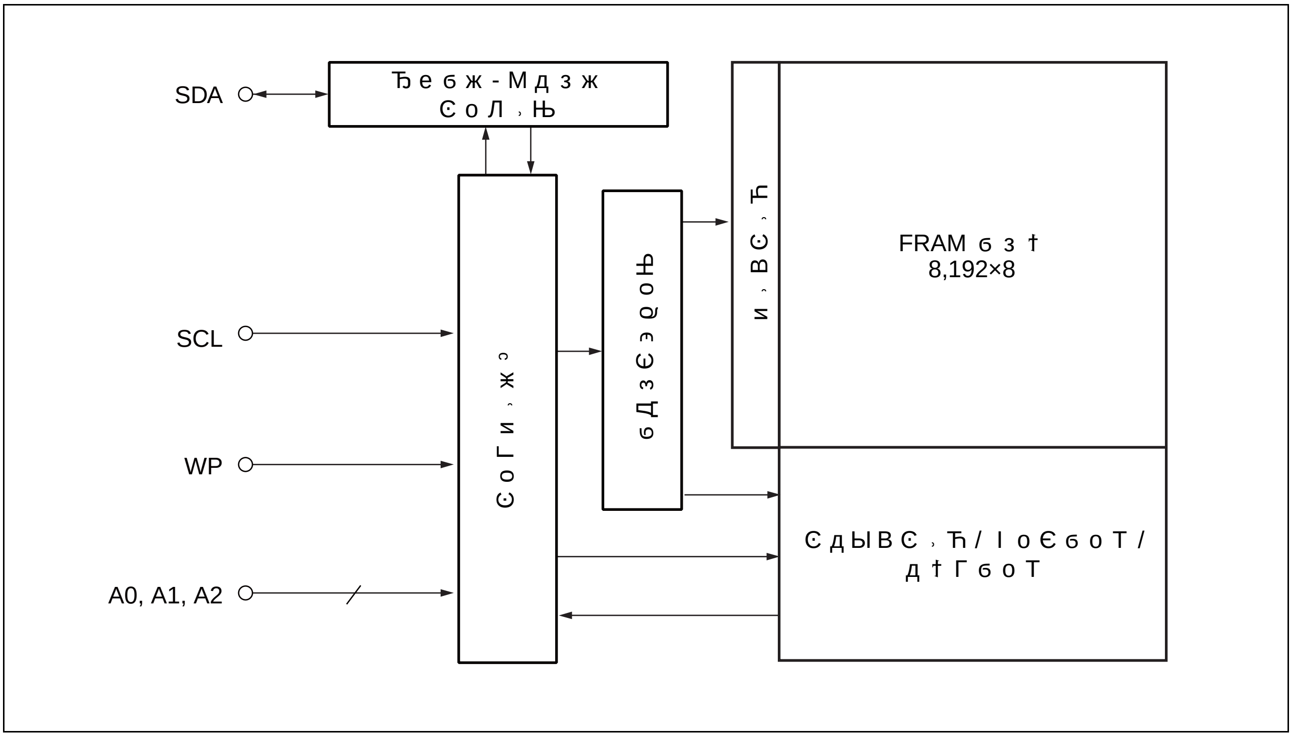
■ ذ ◗ غم ˜



■ ذ ◗ Õ بم ﺭ

ذ ◗ شي ″	ذ ◗	Õ بم ﺭ
1 〜 3	A0 〜 A2	デバイスアドレス端子 本製品は同一データバス上に複数個 (最大 8 個) のデバイスを接続できます。デバイスアドレスは , 各々のデバイスを認識するために使用します。外部で VDD 端子または VSS 端子に接続してください。この VDD, VSS 端子の組み合わせが , SDA 端子から入力されるデバイス・アドレス・コードと一致したデバイスのみ動作します。A0, A1, A2 端子は内部で VSS 端子に各々プルダウンされており , 端子がオープンの場合は “L” レベルとして認識します。
4	VSS	グランド端子
5	SDA	シリアルデータ入出力端子 メモリアドレスやデータを送受信する双方向端子です。複数のデバイスを接続できます。出力はオープンドレインになっていますので , 外部回路にプルアップ抵抗が必要です。
6	SCL	シリアルクロック端子 シリアルデータ入出力タイミングのためのクロックを入力する端子です。クロック立上りでデータを取り込み , 立下りでデータを出力します。
7	WP	ライトプロテクト端子 ライトプロテクト端子が “H” レベルのとき , 書込み不可です。“L” レベルのとき , すべてのメモリ領域が書換え可能です。読出しは , ライトプロテクト端子の状態にかかわらず常に可能です。ライトプロテクト端子は内部で VSS 端子にプルダウンされており , 端子がオープンの場合は “L” レベル (書込み可能状態) として認識します。
8	VDD	電源電圧端子

■ СиЎМЋ†Ямды

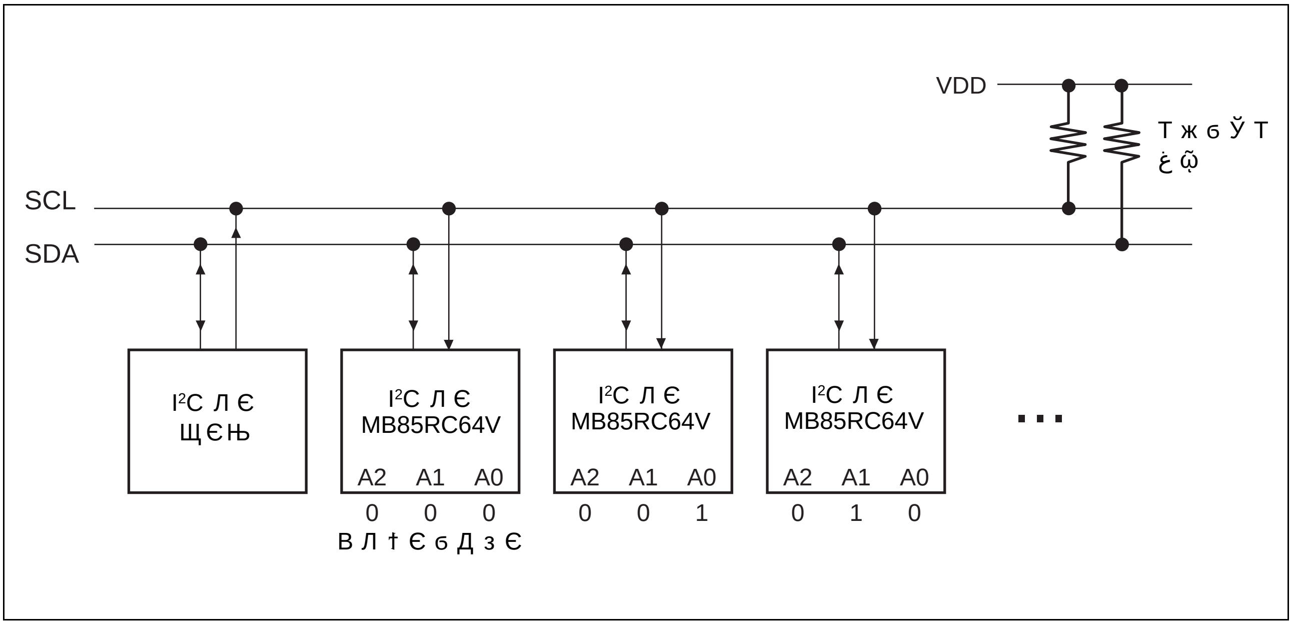

SDA
Ђебж-Мдзж
ЄоЛ‚Њ
SCL
WP
A0, A1, A2
ЄоГи‚жͻ
бДзЄзϙоЊ
и‚ВЄ‚Ћ
FRAM бз†
8,192×8
ЄдыВЄ‚Ћ/ІоЄбоТ/
д†ГбоТ

■ I^{2}C (Inter-Integrated Circuit)

MB85RC64V は, 2 線式シリアルインタフェース, I^{2}C バスに対応しており, スレーブデバイスとして動作します。I^{2}C バスは, 通信の役割が「マスタ」側と「スレーブ」側で明確に異なり, マスタ側が制御の主導権を持ちます。

また, パーティライン構成が可能となっており, 1 つのマスタで複数のスレーブデバイスと接続できます。このときスレーブ側はそれぞれ固有アドレスを持ち, マスタ側は, 通信するスレーブをアドレスで指定してから通信を開始します。

’ I^{2}C †оЊРс‚ЄυЂЄБЫ Ϭ


VDD
ТжбЎТ
ἐῷ
SCL
SDA
I²C ЛЄ
щЄЊ
I²C ЛЄ
MB85RC64V
A2 A1 A0
0 0 0
ВЛ†ЄбДзЄ
I²C ЛЄ
MB85RC64V
A2 A1 A0
0 0 1
I²C ЛЄ
MB85RC64V
A2 A1 A0
0 1 0
…

■ I²C ڪ ᾋ υ φ ◌ ο΄

I²C バスは , 2 線だけで通信を実現するため , SDA 入力の切り換えを SCL が “L” レベルの期間内に行ってください。ただし例外的に , 通信の開始と終了については SCL が “H” レベルの期間内に SDA を切り換えてください。

’ ЄЊ ، Г ’ Ͼ о В ↿ Ђ в о

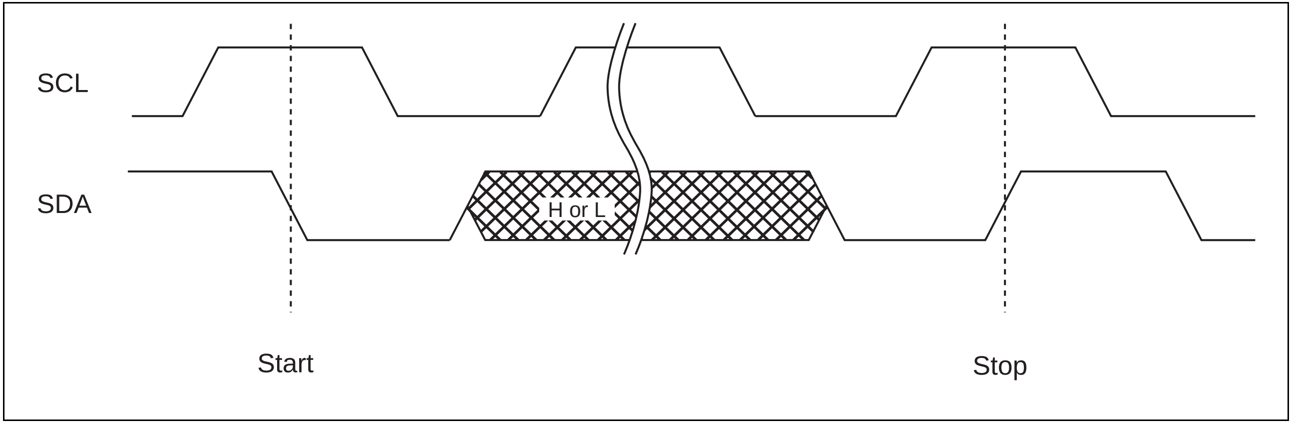
I²C バスが, 読出しまたは書込みの動作を開始するには , SCL 入力が “H” レベルの期間に , SDA 入力を “H” レベルから “L” レベルに設定してください。

’ Є Г Ў Т ’ Ͼ о В ↿ Ђ в о

I²C バスの通信を終了するには , SCL 入力が “H” レベルの期間に , SDA 入力を “L” レベルから “H” レベルに設定してください。読出し動作の場合には , ストップ･コンディションを入力することで読出しが終了し , スタンバイ状態になります。

書込み動作の場合には , ストップ･コンディション入力で書換えデータの入力が終了し , スタンバイ状態になります。

’ ЄЊ ، Г · Ͼ о В ↿ Ђ в о , Є Г Ў Т · Ͼ о В ↿ Ђ в о


SCL
SDA
H or L
Start
Stop

（注意事項）FRAM デバイスでは書込み動作時 , ストップ・コンディション後のメモリ書込み待ち期間 (twc) は必要ありません。

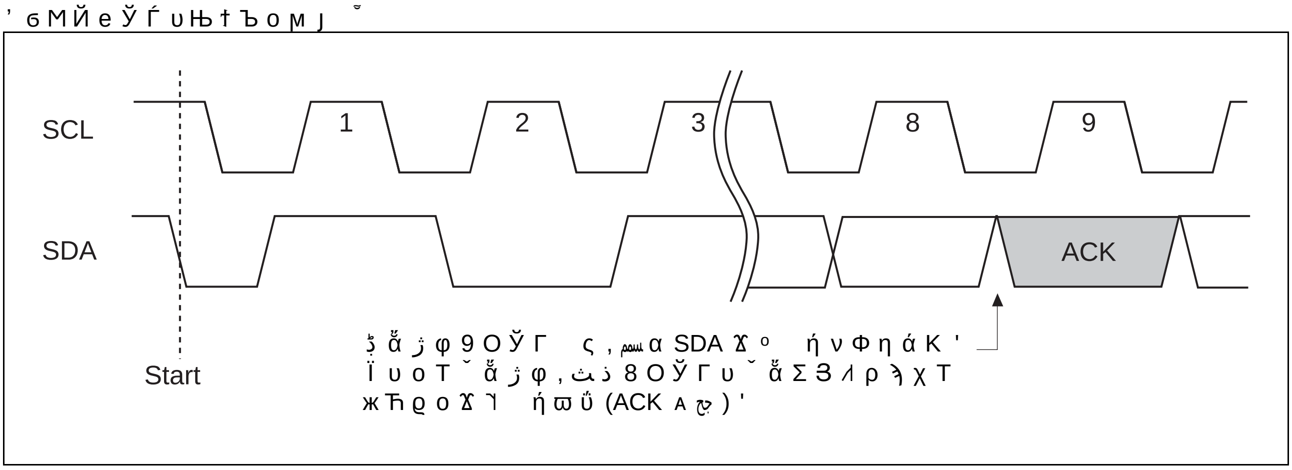
■ ϭ М Й е Ў Ґ (ACK)

I²C では , アドレス情報や , メモリ情報などのシリアルデータを 8 ビット 単位で送受信します。ACK 信号とは , この 8 ビットデータごとに , 正常に送信 , または受信されたことを示す信号です。8 ビットの送受信が行われるたび SCL の 9 クロック目に , 受信側が毎回 “L” レベルを出力します。送信側では , この 9 クロック目で ACK 信号を受信確認するため , 一時的にバスを解放します。この解放期間中に , 受信側では SDA ラインにプルダウンを返して通信が正常なことを示します。

Slave 側が , ACK “L” レベル応答前または受信前にストップ･コンディションを受信した場合 , 動作を終了してスタンバイ状態になります。

一方 , Slave 側は , NACK “H” レベル応答後または受信後にバスを解放状態にします。Master 側は , このバス開放期間に , ストップ･コンディションまたはスタート･コンディションを生成します。

’ ϭ М Й е Ў Ґ υ Њ ƚ Ъ о м ȷ ˜


SCL
1
2
3
8
9
SDA
ACK
Start
ڗ ᾋ ڗ φ 9 О Ў Г ς , ﯩ α SDA Ɣ ° ή ν Φ η ά K '
Ï υ о Т ˇ ᾋ ڗ φ , ٽ ذ 8 О Ў Г υ ˇ ᾋ Σ Ƹ ⁄ ρ ৡ χ Т
ж Ћ ϱ о Ɣ ˥ ή ϖ ΰ (ACK ᴀ ج) '

■ ВЛ†Є’бДзЄ’к‚Д (Slave address)

スタート･コンディションに続いて , 8 ビットのデバイス･アドレス･ワードを入力します。この入力で , デバイスは読出しまたは書込み動作のいずれかを決定します。デバイス･アドレス･ワード (8 ビット) は , デバイス･コード (4 ビット), デバイス･アドレスコード (3 ビット), Read / Write コード (1 ビット) の 3 コードで構成されます。

’ВЛ†Є’Ͼ‚Д (4 ОЎГ)

デバイス･アドレス･ワードの上位 4 ビットはデバイス･タイプを識別するデバイス･コードで , 本製品では “1010” で固定です。

’ВЛ†Є’бДзЄ’Ͼ‚Д (3 ОЎГ)

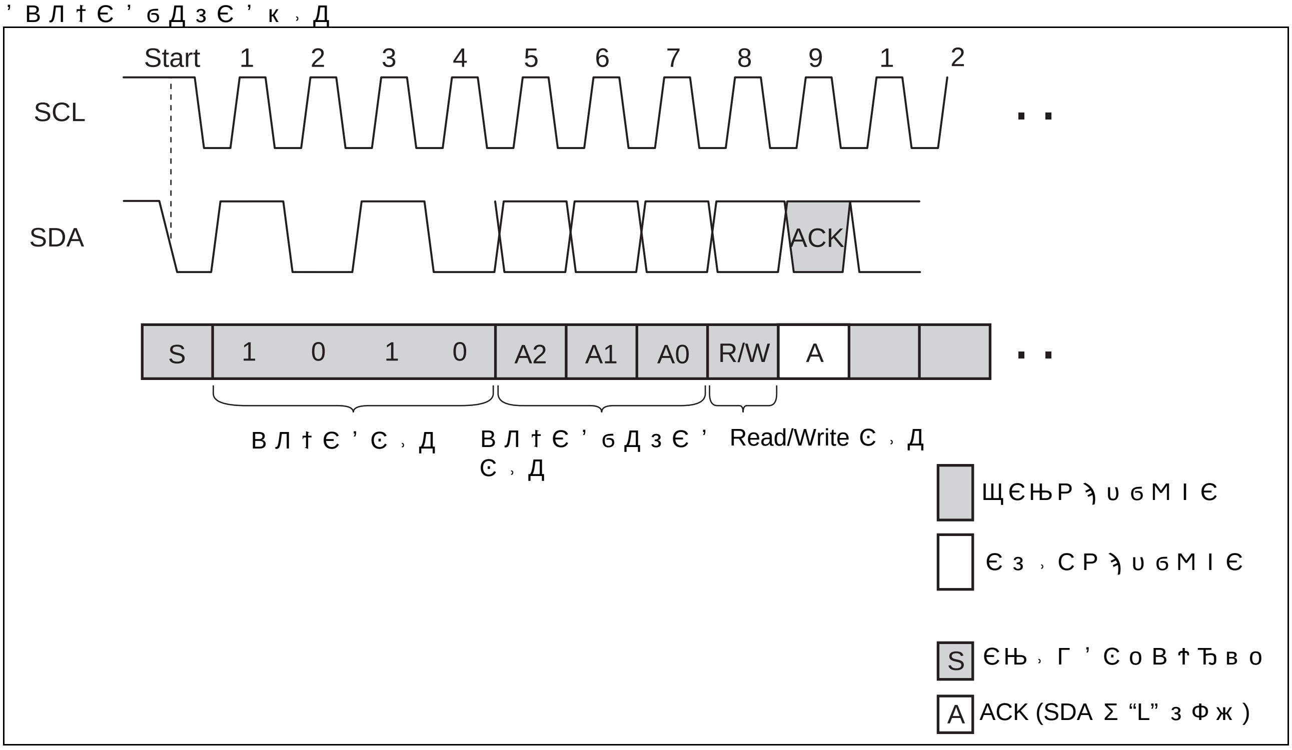
デバイス･コードに続けてデバイス･アドレス･コード (3 ビット) を A2, A1, A0 の順に入力します。デバイス･アドレス･コードは, バスに最大8 個接続されたデバイスのうち, どれを選択するかを決定します。デバイスアドレス端子には, 3ビットのユニークな値を割り振ります。デバイスアドレス端子に割り振られたこの値と入力されたデバイス･アドレス･コードとが一致したデバイスが選択されます。

’Read/Write Ͼ‚Д (1 ОЎГ)

デバイス･アドレス･ワードの 8 ビット目は , R/W (Read/Write) コードです。“0” 入力の場合は書込み動作 , “1” 入力の場合は読出し動作です。なお , デバイス･コードが “1010” でない場合 , もしくはデバイス･アドレス･コードが一致しない場合は ,

読出し / 書込み動作に入らずスタンバイ状態のままです。

’ВЛ†Є’бДзЄ’к‚Д



■ В‚Њ Ѣ

I²C では , マスタがスタート･コンディションに続きデバイス･アドレス･ワード (8 ビット) を入力した後 , スレーブが 9 ビット目に ACK“L” レベルを出力します。マスタは ACK 応答を確認した後 , 続いて 8 ビット ×2 のメモリ • アドレスを入力します。

メモリ･アドレスの入力ごとに , スレーブは再び ACK“L” レベルを出力します。この後 , 入出力のデータが 8 ビット単位で続き , 以降 8 ビットごとに ACK“L” レベルを出力します。

デバイス･アドレス･ワードの 8 ビット目 , R/W コードに従って , データラインをマスタとスレーブどちらが駆動 するかを決定します。ただし , クロックは必ずマスタが駆動します。書込み動作時は , スレーブがマスターから 8 ビットを受信した後 , ACK 信号を返します。マスターがその ACK 信号を確認した後 , 次の 8 ビットを送信します。読出し動作時は , スレーブが 8 ビットを送信した後 , マスターからの ACK 信号を待ちます。

■ FRAM υ ϭ M Й e Ў Ѓ ' Ш ¸ e o ɱ ꝏ ς λ K ν (Acknowledge Polling)

FRAM デバイスは書込み時間が高速なため , アクノリッジ･ポーリングによる ACK 待ち * は発生しません。

＊：E^2PROM では , 書換え中か否かを判定する機能として , アクノリッジ・ポーリングがあります。書換えの期間中 , スタート・コンディションに続いてデバイス・アドレス・ワード (8 ビット) を入力し , 9 ビット目のアクノリッジによって書換え中か否かを判定するのが一般的です。

■ д † Г Т и Б М Г (WP)

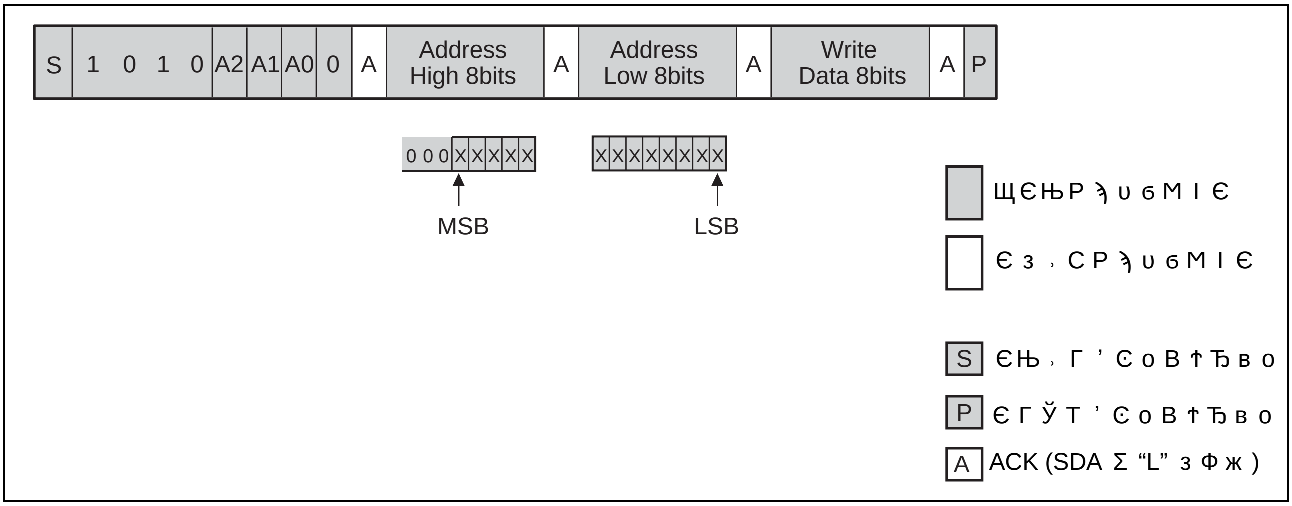
ライトプロテクト端子を “H” レベル にすることで , 全メモリアレイが書込み禁止になります。ライトプロテクト端子が “L” レベル の場合は , 全メモリアレイの書換えができます。読出しは , ライトプロテクト端子が “H” レベル /“L” レベル にかかわらず可能です。

（注意事項）ライトプロテクト端子は内部で VSS 端子にプルダウンされており , 端子がオープンの場合は “L” レベル (書込み可能状態) として認識します。

■ ЄЩ о Д

’ Byte Write

スタート･コンディションに続いてデバイス･アドレス･ワード (R/W “0” 入力) を送信することで , スレーブから ACK を応答します。この ACK 後 , 同様に書込みメモリアドレス , 書込みデータを送信し , 最後にストップ･コンディションを発行することで書込みが完了します。


S
1
0
1
0
A2
A1
A0
0
A
Address High 8bits
A
Address Low 8bits
A
Write Data 8bits
A
P
0 0 0 X X X X X
X X X X X X X X
MSB
LSB
ЩЄЊР Ӡ υ б М І Є
Є з ، С Р Ӡ υ б М І Є
S ЄЊ ، Г ’ Є о В ↑ Ђ в о
P Є Г Ў Т ’ Є о В ↑ Ђ в о
A ACK (SDA Σ “L” з Ф ж)

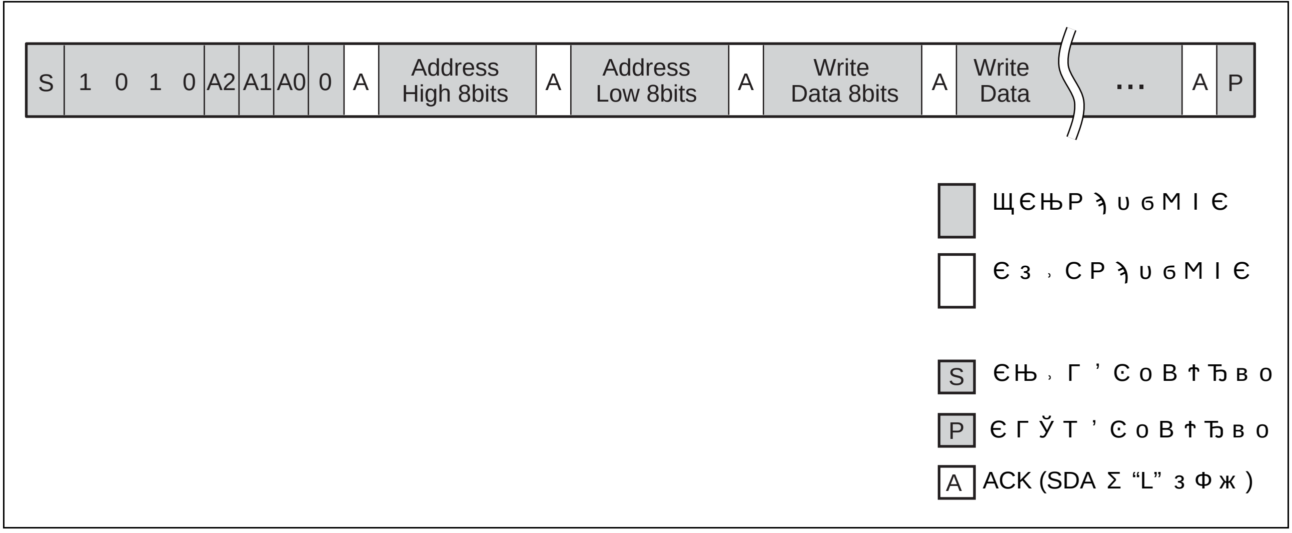
（注意事項） MB85RC64Vでは, アドレスは13ビットで表されるため, MSBの上位3ビットには“000”を入力してください。

’ Page Write

Byte Write と同様のコマンド (ストップ･コンディションを除く) を送信した後 , 連続してデータ送信することで , 次のメモリアドレス以降も書き込みます。

最終メモリアドレスに到達すると先頭メモリアドレス (0000H) にロールオーバします。したがって , 8 K バイト以上送信した場合 , 最初に書込みした FRAM メモリアドレスの先頭から順に上書きされていきます。

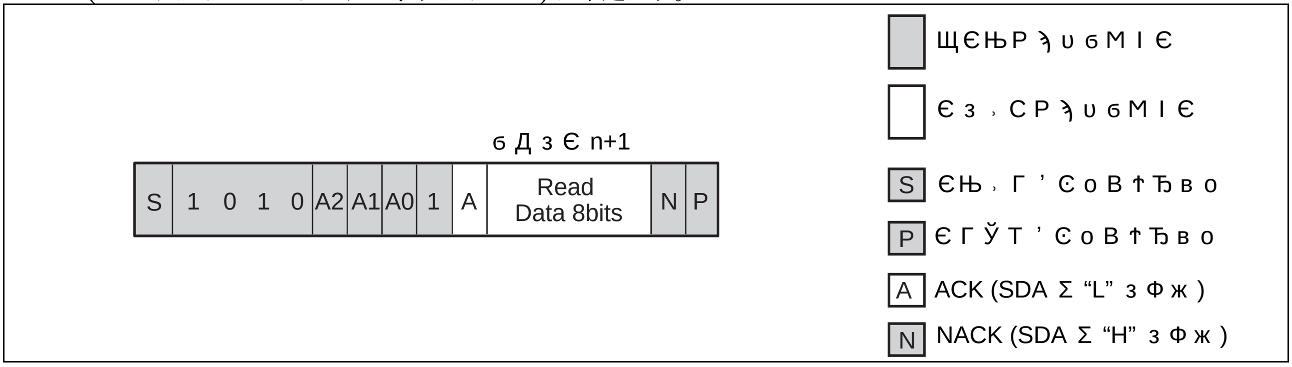
なお , FRAM は書込みが高速なため , ACK の応答が完了した直後には , FRAM へのデータ書込みが既に完了しています。


S
1
0
1
0
A2
A1
A0
0
A
Address High 8bits
A
Address Low 8bits
A
Write Data 8bits
A
Write Data
...
A
P
ЩЄЊР Ӡ υ б М І Є
Є з ، С Р Ӡ υ б М І Є
S ЄЊ ، Г ’ Є о В ↑ Ђ в о
P Є Г Ў Т ’ Є о В ↑ Ђ в о
A ACK (SDA Σ “L” з Ф ж)

（注意事項）ストップ･コンディション発行後, バッファからメモリへの内部書込みサイクル期間をとる必要はありません。

’ Current Address Read

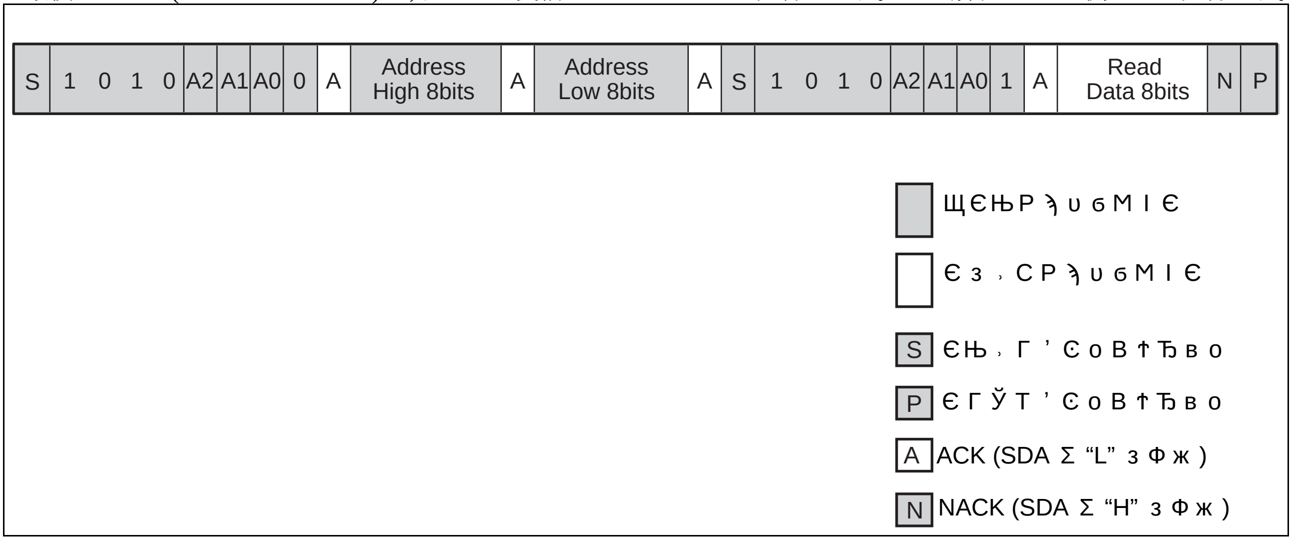
前回の書込みまたは読出し動作をストップ･コンディションまで正常終了した場合，その最後にアクセスしたアドレスを n とすると，そのまま電源 OFF せずに下記コマンドを送信することで，n+1 アドレスを読み出せます。前回アドレスが最終アドレスの場合は，先頭メモリアドレス (0000H) にロールオーバーして読み出します。電源立ち上げ直後の Current Address (メモリアドレスバッファが示すアドレス) は不定です。


б Д з Є n+1
S
1 0 1 0
A2
A1
A0
1
A
Read Data 8bits
N
P
ЩЄЊР ҙ υ б М І Є
Є з ˛ С Р ҙ υ б М І Є
S ЄЊ ˛ Г ’ Ͼ о В ↑ Ђ в о
P Є Г Ў Т ’ Ͼ о В ↑ Ђ в о
A ACK (SDA Σ “L” з Ф ж)
N NACK (SDA Σ “H” з Ф ж)

’ Random Read

書込みと同様にアドレス指定した後，再度スタート･コンディションを発行して，デバイス･アドレス･ワード (R/W “1” 入力) を送信することによって，メモリアドレスバッファに保存されていたアドレス番地から，1 バイトのデータを，SCL に同期して読み出せます。

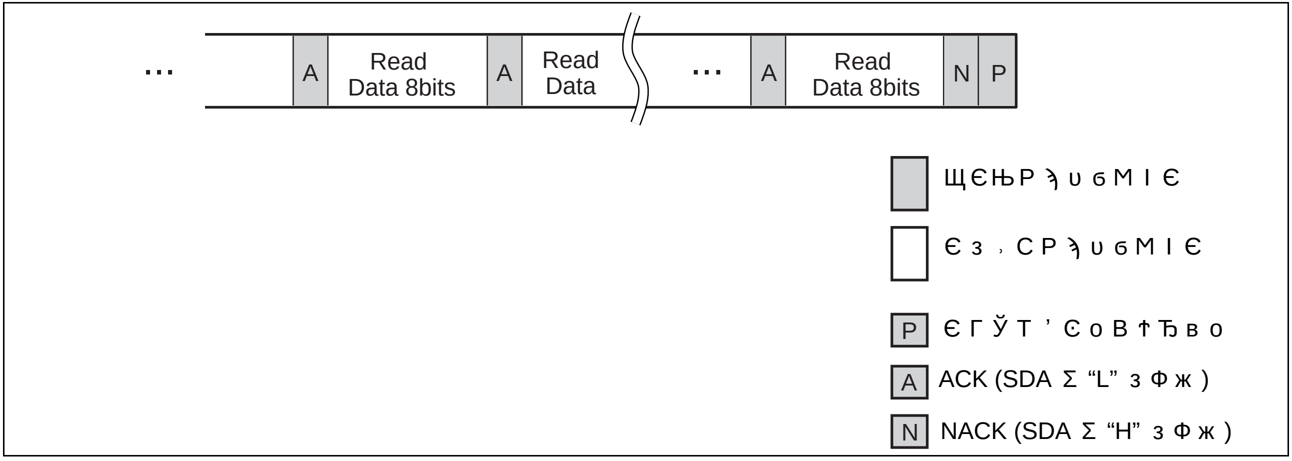
最後の NACK (SDA が “H” レベル) は，データを受信したレシーバから発行します。この場合はマスタ側からの発行です。


S
1 0 1 0
A2
A1
A0
0
A
Address High 8bits
A
Address Low 8bits
A
S
1 0 1 0
A2
A1
A0
1
A
Read Data 8bits
N
P
ЩЄЊР ҙ υ б М І Є
Є з ˛ С Р ҙ υ б М І Є
S ЄЊ ˛ Г ’ Ͼ о В ↑ Ђ в о
P Є Г Ў Т ’ Ͼ о В ↑ Ђ в о
A ACK (SDA Σ “L” з Ф ж)
N NACK (SDA Σ “H” з Ф ж)

’ Sequential Read

Random Read と同様のアドレス指定，デバイス･アドレス･ワード (R/W “1” 入力) に続けて，データを連続して受信できます。

最終アドレスに到達すると，読出しアドレスは自動的に先頭メモリアドレス (0000H) へロールオーバし読出しを続けます。

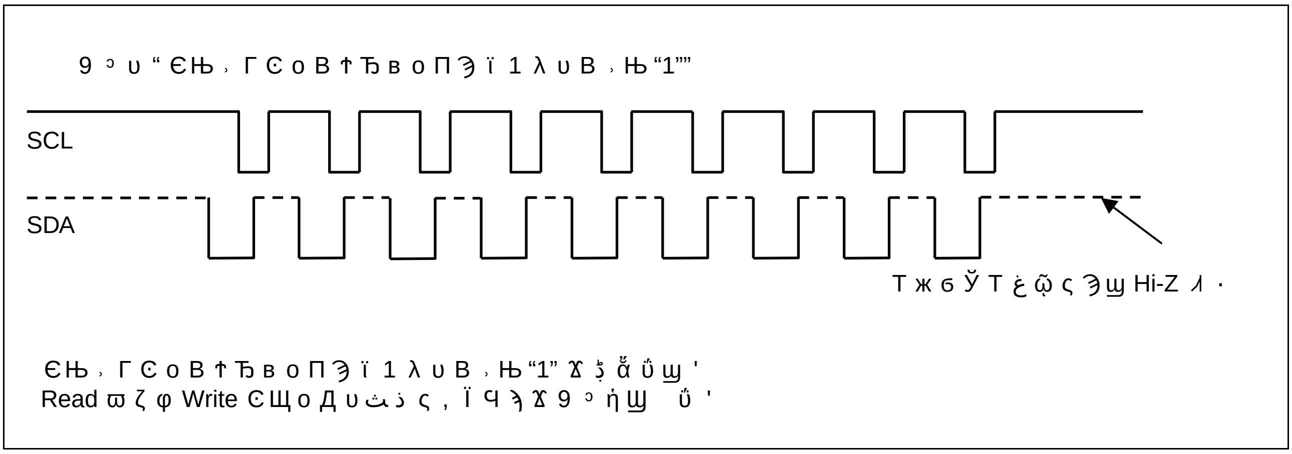

…
A
Read Data 8bits
A
Read Data
…
A
Read Data 8bits
N
P
ЩЄЊР ҙ υ б М І Є
Є з ˛ С Р ҙ υ б М І Є
P Є Г Ў Т ’ Ͼ о В ↑ Ђ в о
A ACK (SDA Σ “L” з Ф ж)
N NACK (SDA Σ “H” з Ф ж)

■ J P Γ ϱ c ϭ e l Ў Γ ϖ ζ φ Ꞓ Щ o Д e Г д †

電源立上げ後の誤動作, I²C 通信中にマスタ側が処理を中止した場合, または, 予期しない誤動作が発生した場合に, 次に示す, (1) ソフトウェアリセットを各コマンドの実行直前に, または, (2) コマンドリトライを各コマンドのエラー直後に, マスタ側から実行してください。

(1) J P Γ ϱ c ϭ e l Ў Γ

スレーブ側の SDA 出力が “L” を出力している場合がありますので, マスタ側から SDA を駆動する場合は, 強制的に “H” を駆動しないでください。バスコンフリクトを防ぐためです。ここに示すソフトウェアリセットは, ハードウェアの追加は不要です。


9 ɔ υ “ ЄЊ ˛ Γ Ꞓ o B ↿ Ђ в o П Ə ï 1 λ υ B ˛ Њ “1””
SCL
SDA
T ж ϭ Ў T ȩ ῷ ς Ə ɰ Hi-Z ⁄ ·
ЄЊ ˛ Γ Ꞓ o B ↿ Ђ в o П Ə ï 1 λ υ B ˛ Њ “1” Ϫ ʓ ᾰ ΰ ɰ '
Read ϖ ζ φ Write Ꞓ Щ o Д υ ث ذ ς , Ï Ч ϡ Ϫ 9 ɔ ή Щ ΰ '

(2) Ꞓ Щ o Д e Г д †

I²C の通信中に予期しない応答が返ってきた場合は, コマンドを再送してください。

■ 電気的特性

1. 直流特性

(推奨動作条件において)

項目	記号	条件	規格値			単位
			最小	標準	最大	
入力リーク電流 *¹	$\lvert I_{LI} \rvert$	V_{IN} ＝ 0 V 〜 V_{DD}	—	—	1	µA
出力リーク電流 *²	$\lvert I_{LO} \rvert$	V_{OUT} ＝ 0 V 〜 V_{DD}	—	—	1	µA
動作電源電流	I_{DD}	SCL ＝ 400 kHz	—	40	80	µA
		SCL ＝ 1000 kHz	—	90	130	µA
スタンバイ電流	I_{SB}	SCL, SDA ＝ V_{DD} WP ＝ 0 V または V_{DD} または オープン ストップ・コンディション時 T_A ＝＋ 25 °C	—	5	10	µA
“L” レベル出力電圧	V_{OL}	I_{OL} ＝ 3 mA	—	—	0.4	V
A0, A1, A2, WP 端子の入力抵抗	R_{IN}	V_{IN} ＝ V_{IL} (最大)	50	—	—	kΩ
		V_{IN} ＝ V_{IH} (最小)	1	—	—	MΩ

＊ 1: 該当端子 : SCL, SDA

＊ 2: 該当端子 : SDA

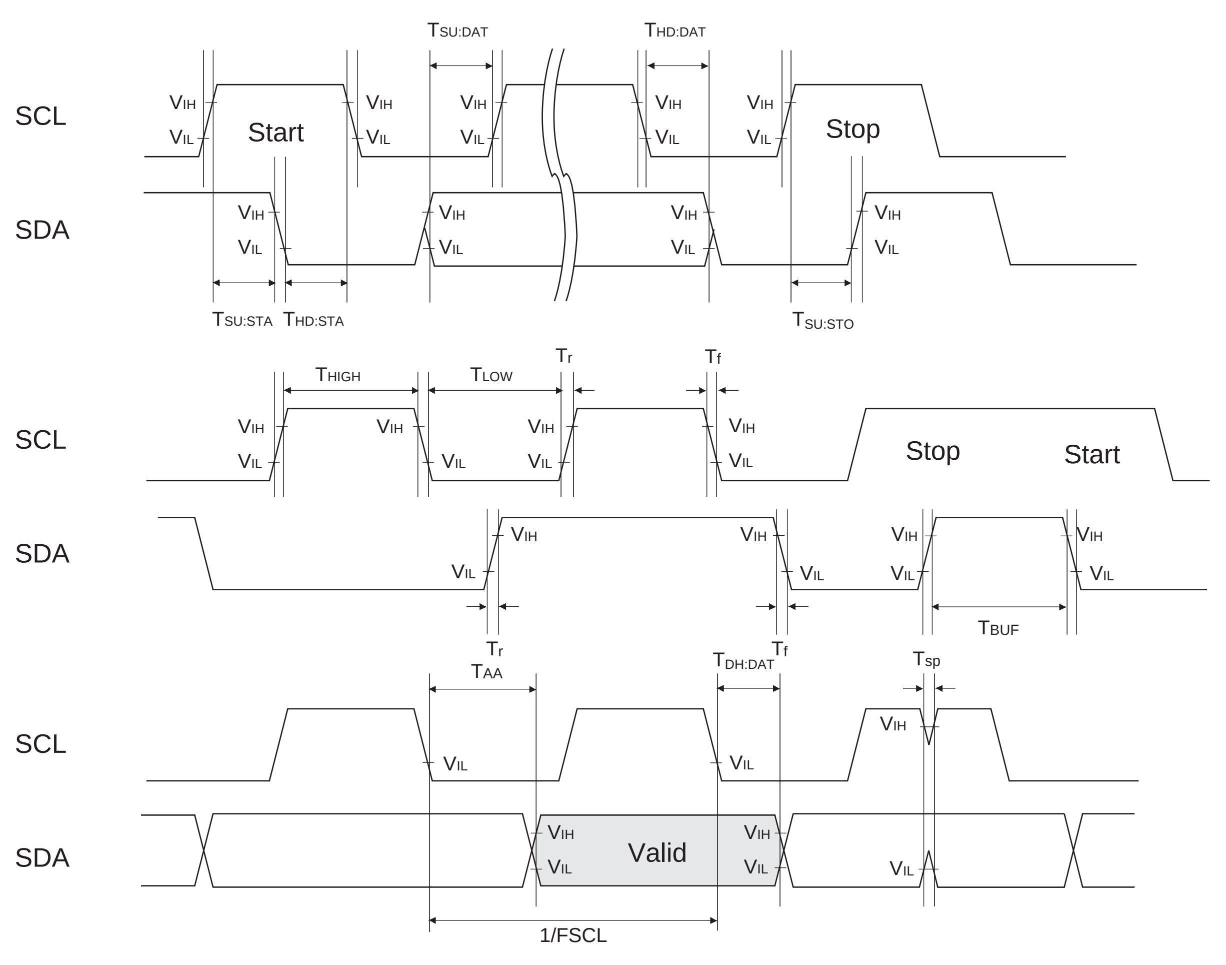
2. 交流特性

項目	記号	規格値						単位
		標準モード		高速モード		高速モードプラス		
		最小	最大	最小	最大	最小	最大	
SCL クロック周波数	FSCL	0	100	0	400	0	1000	kHz
クロックハイ時間	T_{HIGH}	4000	—	600	—	400	—	ns
クロックロー時間	T_{LOW}	4700	—	1300	—	600	—	ns
SCL/SDA 立上り時間	T_r	—	1000	—	300	—	300	ns
SCL/SDA 立下り時間	T_f	—	300	—	300	—	100	ns
Start コンディション条件のホールド	$T_{HD:STA}$	4000	—	600	—	250	—	ns
Start コンディション条件のセットアップ	$T_{SU:STA}$	4700	—	600	—	250	—	ns
SDA 入力ホールド	$T_{HD:DAT}$	20	—	20	—	20	—	ns
SDA 入力セットアップ	$T_{SU:DAT}$	250	—	100	—	100	—	ns
SDA 出力ホールド	$T_{DH:DAT}$	0	—	0	—	0	—	ns
Stop コンディション条件のセットアップ	$T_{SU:STO}$	4000	—	600	—	250	—	ns
SCL 立下りからの SDA 出力アクセス	T_{AA}	—	3000	—	900	—	550	ns
プリチャージ時間	T_{BUF}	4700	—	1300	—	500	—	ns
ノイズサプレッション時間 (SCL 端子 , SDA 端子)	T_{SP}	—	50	—	50	—	50	ns

交流特性は , 以下の測定条件とする。

電源電圧 : 標準モードおよび高速モード 3.0 V 〜 5.5 V
高速モードプラス 4.5 V 〜 5.5 V
動作周囲温度 :− 40 °C 〜＋ 85 °C
入力電圧振幅 :V_{DD}×0.2 〜 V_{DD}×0.8
入力立上り時間 :5 ns
入力立下り時間 :5 ns
入力判定レベル :V_{DD}/2
出力判定レベル :V_{DD}/2

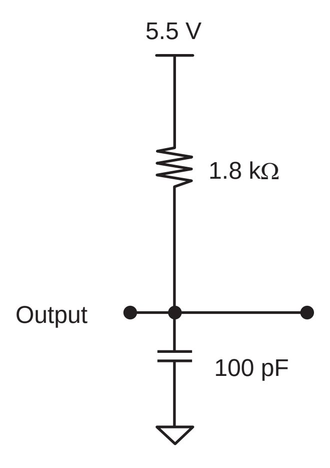
3. ỉ Њƚ Ъ о м υ ظ T̲


TSU:DAT
THD:DAT
SCL
VIH
VIL
Start
Stop
SDA
TSU:STA
THD:STA
TSU:STO
THIGH
TLOW
Tr
Tf
TBUF
TAA
TDH:DAT
Tsp
Valid
1/FSCL

4. ڎ ◗

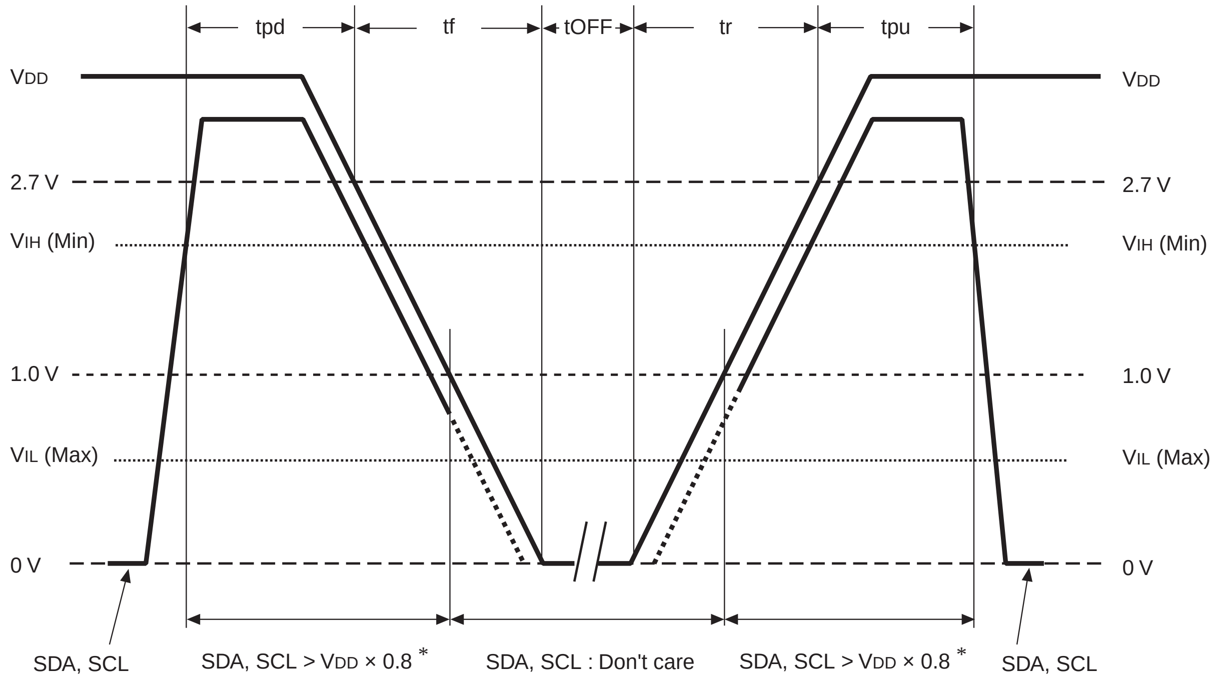
ꞁ	Ṛ ″	ɺ ̈Ω	ṙ ꞵ ڲ			ڇ ̈3
			Ⓟ ٩	ض ٧	Ⓟ ۑ	
入出力容量	$C_{I/O}$	$V_{DD} = V_{IN} = V_{OUT} = 0$ V, f = 1 MHz, $T_A = +25$ °C	—	—	15	pF
入力容量	C_{IN}		—	—	15	pF

5. AC ♫ ῆ تخي M ɔ


5.5 V
1.8 kΩ
Output
100 pF

■ ‥ Ḥ ڿ ݣ ’ ɰ ݣ Ћ ، ꝑ o Є

VDD が 2V を切った後に電源の再立ち上げを行う場合は , 誤動作を回避するために VDD を 0V から立ち上げる必要があります (下図参照)。


tpd
tf
tOFF
tr
tpu
VDD
2.7 V
VIH (Min)
1.0 V
VIL (Max)
0 V
VDD
2.7 V
VIH (Min)
1.0 V
VIL (Max)
0 V
SDA, SCL
SDA, SCL > VDD × 0.8 *
SDA, SCL : Don't care
SDA, SCL > VDD × 0.8 *
SDA, SCL

˘ ˈ SDA, SCL (Max) ˹ VDD ¸ 0.5 V

ꞁ	Ṛ ″	ṙ ꝑ ᶊ		ڿ ӟ	М д Ь ، Њ
		Ⓟ ᕁ	Ⓟ ٍ		
電源 OFF 時の SDA, SCL レベル保持時間	tpd	85	—	ns	—
電源 ON 時の SDA, SCL レベル保持時間	tpu	85	—	ns	VDD=5.0 V±0.5 V 動作時
		0.5	—	ms	VDD=3.3 V±0.3 V 動作時
電源の立上げ時間	tr	0.5	50	ms	VDD=5.0 V±0.5 V 動作時
		0.005	50	ms	VDD=3.3 V±0.3 V 動作時
電源の立下げ時間	tf	0.5	50	ms	—
電源遮断時間	tOFF	50	—	ms	—

規定されたリードサイクル, ライトサイクルまたは電源投入･切断シーケンスを守らない動作が実行された場合, 記憶データの保証はできません。

■ FRAM υ ݣ ɰ

ꞁ	Ⓟ ᕁ	Ⓟ ٍ	ڿ ӟ	М д Ь ، Њ
書込み / 読出し耐性 *1	10^{12}	—	回 / バイト	動作周囲温度　TA ＝＋ 85 °C
データ保持特性 *2	10	—	年	動作周囲温度　TA ＝＋ 85 °C
	95	—		動作周囲温度　TA ＝＋ 55 °C
	≧ 200	—		動作周囲温度　TA ＝＋ 35 °C

＊1： FRAM は破壊読出しを行っているため , 書込みおよび読出し回数の合計が書込み / 読出し耐性の最小値です。

＊2： データ保持特性の最小年数は , 出荷直後に初めて読み書きしたデータの保持時間です。
これらの保持時間は , 信頼性評価結果からの換算値です。

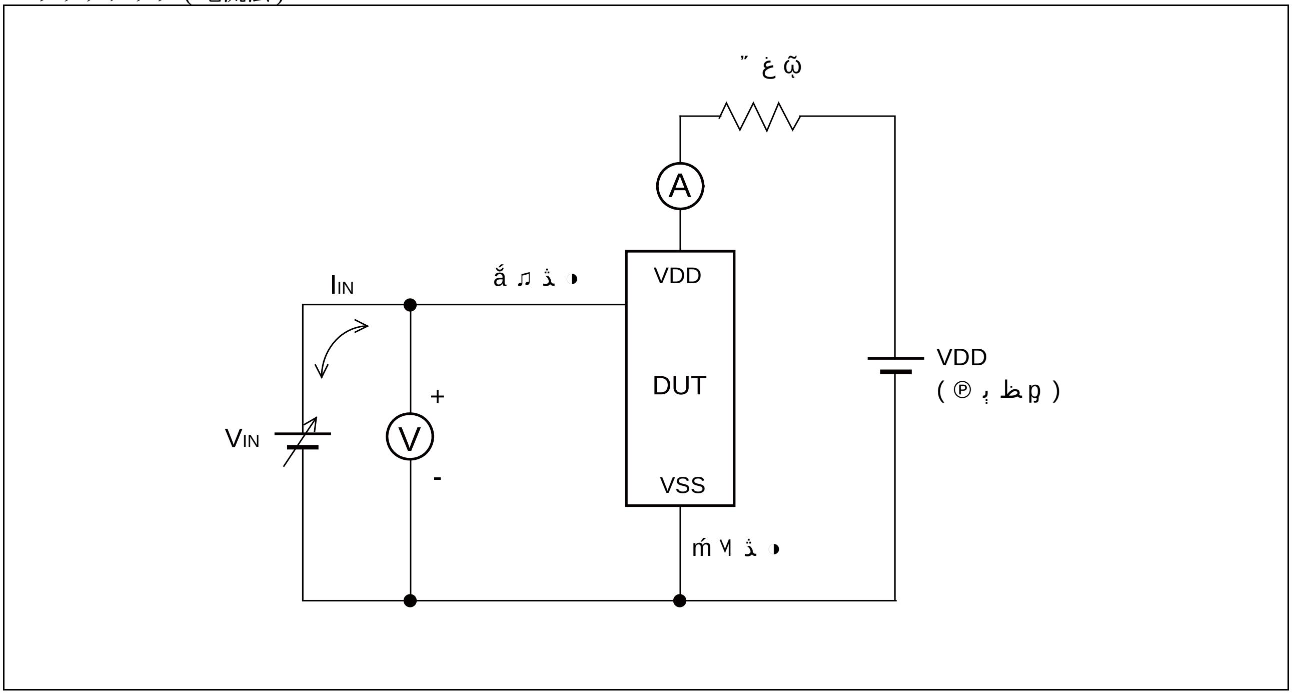
■ ▬　Ꮑ υ ˛ Θ

- リフロー後にデータの書き込みを行ってください。リフロー前に書き込まれたデータは保証できません。
- スタート・コンディション からストップ・コンディションまでのアクセス期間中 , WP, A0, A1, A2 信号は VDD 端子レベルまたは VSS 端子レベルに固定してください。
- ストップコンディション後の通信停止時間が長い場合に , まれに , 最初のスタートコンディションを受付けないことがあります。予期しない応答があった場合 , 次のいずれかをマスタ側から実行し対処してください。
  (1) ソフトウェアリセット
  (2) ソフトウェアリセットの一部 (一つのスタートコンディションとデータ “1”)
  (3) 同じコマンドの再送 (コマンドリトライ)

■ ESD ’ д Ў Ḱ б Ў Т

♬ ᶇ̇ᶅ	DUT	ṙ ᶈ ᶊ
ESD HBM(人体帯電モデル) JESD22-A114 準拠	MB85RC64VPNF-G-JNE1	＋ 2000 V 以上 － 2000 V 以下
ESD MM(マシンモデル) JESD22-A115 準拠		＋ 200 V 以上 － 200 V 以下
ESD CDM(デバイス帯電モデル) JESD22-C101 準拠		＋ 1000 V 以上 － 1000 V 以下
ラッチアップ (パルス電流注入法) JESD78 準拠		—
ラッチアップ (電源過電圧法) JESD78 準拠		—
ラッチアップ (電流法) Proprietary method		—
ラッチアップ (C-V 法) Proprietary method		＋ 200V 以上 － 200V 以下

- ラッチアップ (電流法)



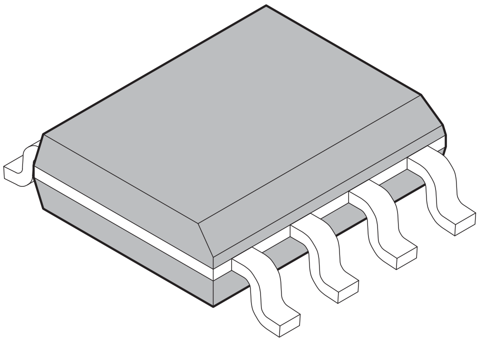
(注意事項) VIN の電圧を徐々に増加させ , IIN を最大 300 mA まで流し込みます (または流し出します)。
IIN ＝ ±300 mA まで , ラッチアップが発生しないことを確認します。
ただし , I/O に特別な規格があり IIN を 300 mA とすることができない場合は , その特別な規格値まで電圧レベルをあげます。

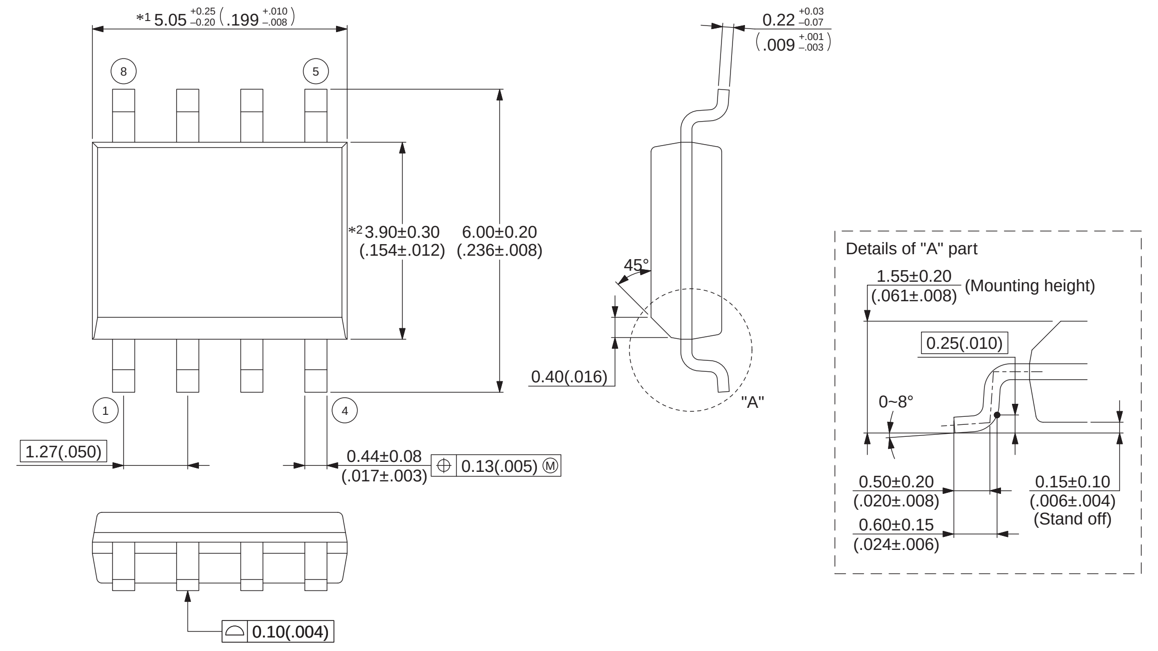
■ ϵ ˛Ћ ĭ ꝑ

ĭ ꝑ	MY̆ ꝑ ˛ Ѓ	˥ᴹ ĩ ·	ⓟ ᛋ ˥ᴹ ꝑ ӟ
MB85RC64VPNF-G-JNE1	プラスチック・SOP, 8 ピン (FPT-8P-M02)	チューブ	—*
MB85RC64VPNF-G-JNERE1	プラスチック・SOP, 8 ピン (FPT-8P-M02)	エンボステーピング	1500

＊：最小出荷単位については , 営業部門にご確認ください。

■ MЎρ ¸ Ѓ ’ ɟ Ĩ Ҷ ˜

↨ ≤ ꝙ %№₦ ‖ SOP, 8 ↓ └  (FPT-8P-M02)	≥ ╒ ╛ ↓ №%	1.27mm
	←№Rs ╒𝒟ρ Ö ←№Rs ╒𝒟ρ	3.9mm × 5.05mm
	≥ ╒ ╛	ガルウィング
		プラスチックモールド
	ﷲ η ˈ	1.75mm MAX
		0.06g



↨ ≤ ꝙ %№₦ ‖ SOP, 8 ↓ └
FPT-8P-M02

1 *1 ﰈ „ ⌐𝒟ρ └ † ₀ › ˜
2 *2 ﰈ „ ⌐𝒟ρ └ † ₀ ‴ ˜
3 ῶ↑ • ﲜ „ ∞№₤ ﲜ ₀ › ˜
4 „ ฿ ₐ ɔ ﱴ † ₀ ‴ ˜

*1 5.05 +0.25 −0.20 (.199 +.010 −.008)
8
5
1
4
*2 3.90±0.30 (.154±.012)
6.00±0.20 (.236±.008)
0.22 +0.03 −0.07 (.009 +.001 −.003)
45°
0.40(.016)
"A"
1.27(.050)
0.44±0.08 (.017±.003)
0.13(.005) Ⓜ
0.10(.004)
Details of "A" part
1.55±0.20 (.061±.008) (Mounting height)
0.25(.010)
0~8°
0.50±0.20 (.020±.008)
0.60±0.15 (.024±.006)
0.15±0.10 (.006±.004) (Stand off)

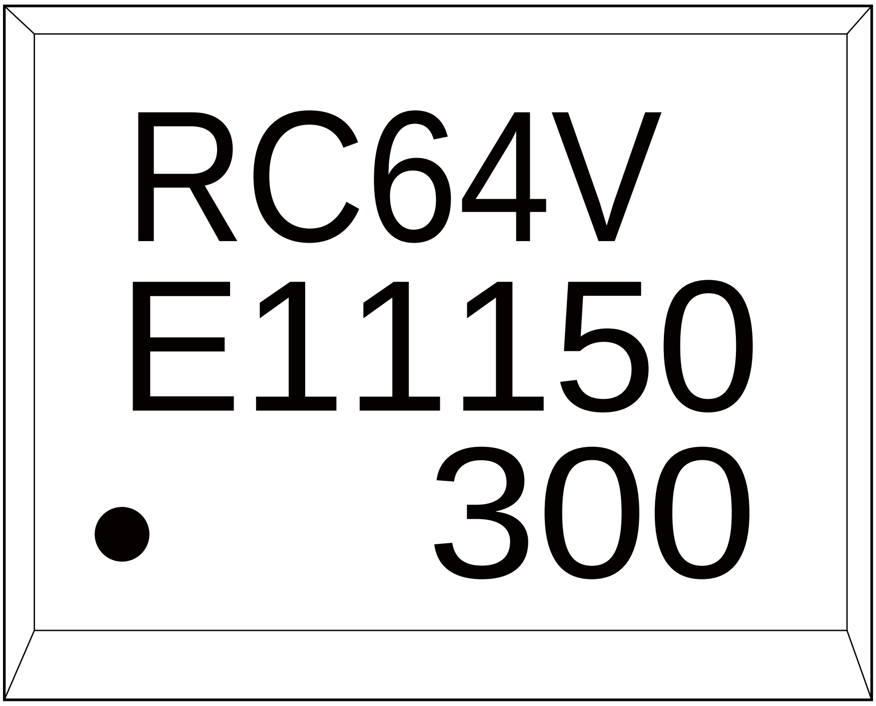
© 2002-2012 FUJITSU SEMICONDUCTOR LIMITED F08004S-c-5-10

ﶕ ° mm inches
ﱴ ” ﭻ „ ﳊ ﭻ ‖ ˜

最新の外形寸法図については , 下記 URL にてご確認ください。
http://edevice.fujitsu.com/package/jp-search/

■ [illegible]

[MB85RC64VPNF-G-JNE1]
[MB85RC64VPNF-G-JNERE1]


RC64V
E11150
300

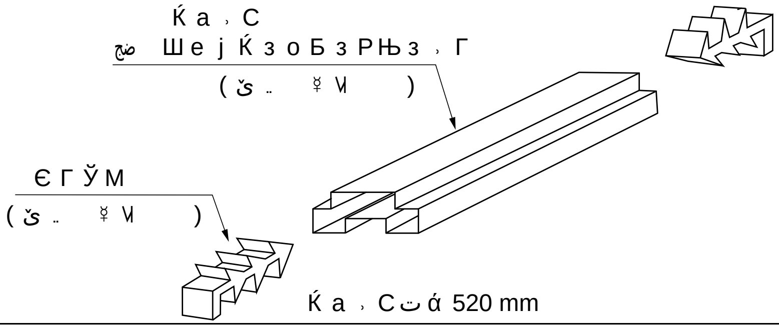
[FPT-8P-M02]

■ ڑ

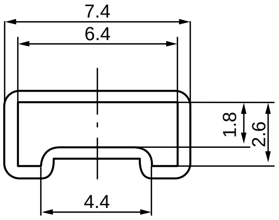
1. Ḱ a ¸ C

1.1 Ḱ a ¸ C Ҷ ˜

・チューブ･ストッパ形状


Ḱ a ¸ C
ضج Ш e j Ḱ з о Б з Р Њ з ¸ Г
(ێ ‥ ¤ Ⅵ)
Є Г Ў М
(ێ ‥ ¤ Ⅵ)
Ḱ a ¸ C ت ά 520 mm

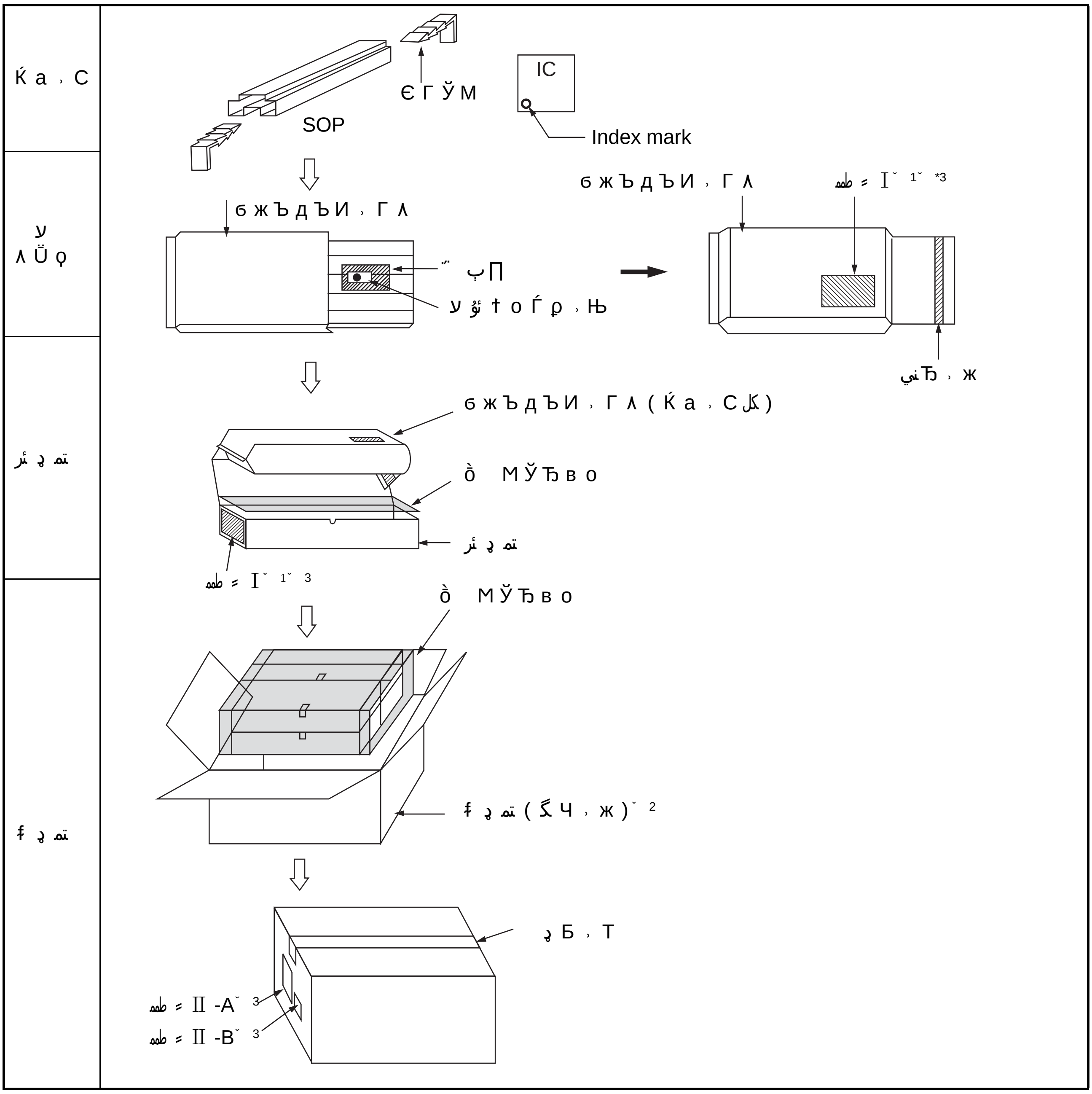
' Ḱ a ¸ C گ ٱ ۸ , ℗ ٍ ´ بخ

M Ў ϱ ¸ Ѓ ٱ ۸	M Ў ϱ ¸ Ѓ Ͼ ¸ Д	℗ ٍ ´ بخ ῴ		
		ῴ / Ḱ a ¸ C	ῴ / تم ڕ ئر	ῴ / ɟ ڕ تم
SOP, 8 Т д Є Ḱ Ў М (2)  ©2006-2010 FUJITSU SEMICONDUCTOR LIMITED F08008-SET1-PET:FJ99L-0022-E0008-1-K-3 t ˷ 0.5 ضج Ш e j Ḱ з о Б з Р Њ з ¸ Г	FPT-8P-M02	95	7600	30400

7.4
6.4
1.8
2.6
4.4

(単位：mm)

1.2 Ḱ a ‚ C у ږ □ 1


Ḱ a ‚ C
у ʌ Ŭ ϙ
تم ږ ئر
ʄ ږ تم
SOP
Є Г Ў М
IC
Index mark
б ж Ъ д Ъ И ‚ Г ʌ
طمه ⸗ I ˇ 1ˇ *3
ˆ̈ بП
у ۊ ł o Ѓ ϼ ‚ Њ
نيЂ ‚ ж
б ж Ъ д Ъ И ‚ Г ʌ (Ḱ a ‚ C ڬ)
ò М Ў Ђ в о
تم ږ ئر
طمه ⸗ I ˇ 1ˇ 3
ò М Ў Ђ в о
ʄ ږ تم (ڲ Ч ‚ ж) ˇ 2
ږ Б ‚ Т
طمه ⸗ II -Aˇ 3
طمه ⸗ II -Bˇ 3

＊1：製品末尾に「E1」が付与された製品には , 内装製品表示ラベルに鉛フリー表示マーク「 G Pb 」が付きます。

＊2：内装箱が端数の場合には , 空内装箱 , 緩衝材またはスペーサー等により , 隙間を調整いたします。

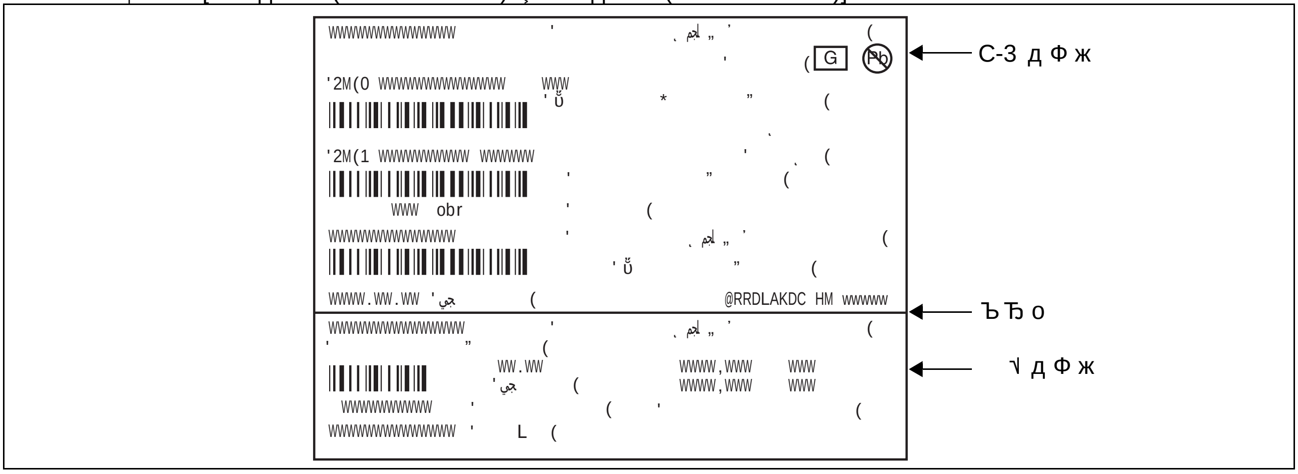
＊3：表示ラベルは別紙参照

(注意事項) 上記は , 富士通セミコンダクター株式会社から出荷される包装形態を示しているため , 特約店経由の場合には , 異なる場合があります。

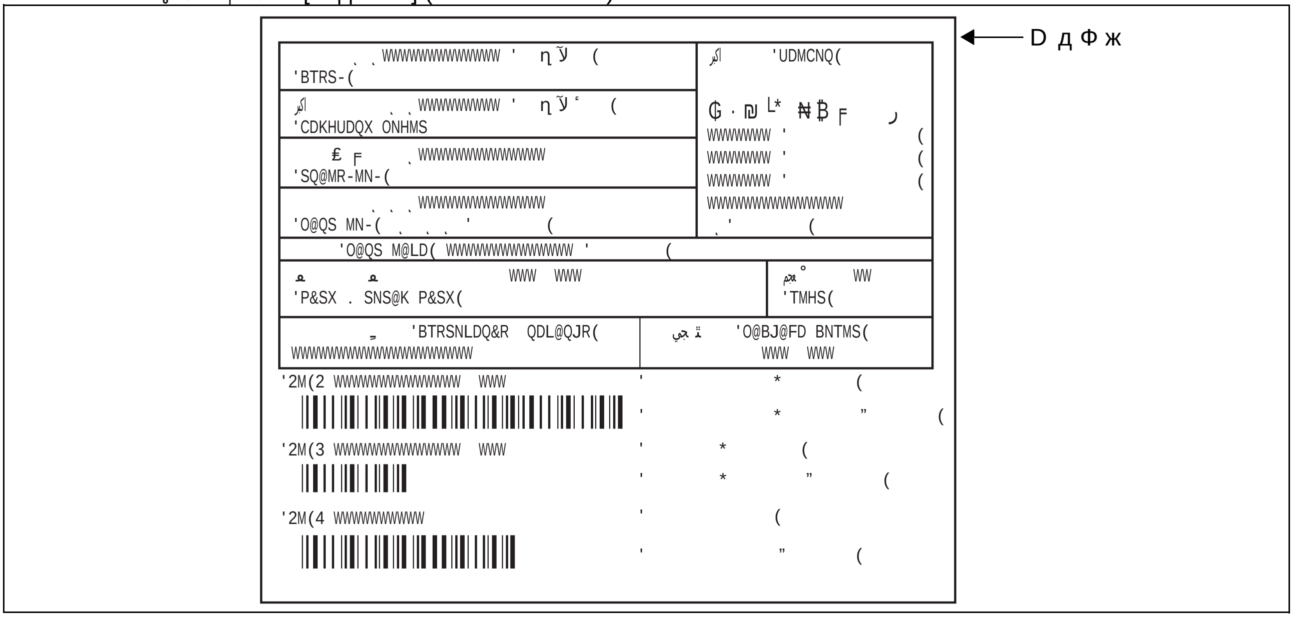
1.3 U طمحلم ≠ д Ф ж

طمه ≠ ʻ تم ﻯ ﺋر ˖ б ж Ъ д Ъ И ˒ Г ʌ ˖ (j о Ч Є Б ˒ П о ɱ ʋ ꟿ ‴ ς φ , е ˒ ж ς ς ﻵ مجي)

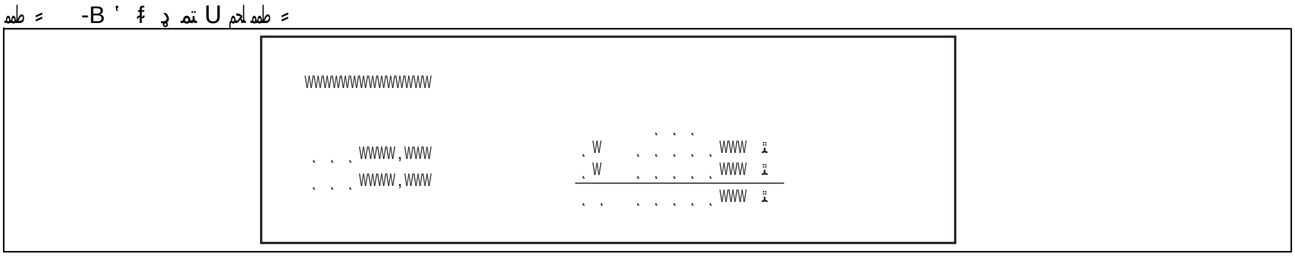
U طمحلم ≠ [C-3 д Ф ж (50mm×100mm) ˛ Ꞁ д Ф ж (20mm×100mm)]


'2M(0
'2M(1
obr
@RRDLAKDC HM
C-3 д Ф ж
ЪЂо
Ꞁ д Ф ж

طمه ≠ -A ʻ ﻻ ﻯ تم U طمحلم ≠ [D д Ф ж] (100mm×100mm)


'BTRS-(
'UDMCNQ(
'CDKHUDQX ONHMS
'SQ@MR-MN-(
'O@QS MN-(
'O@QS M@LD(
'P&SX . SNS@K P&SX(
'TMHS(
'BTRSNLDQ&R QDL@QJR(
'O@BJ@FD BNTMS(
'2M(2
'2M(3
'2M(4
D д Ф ж

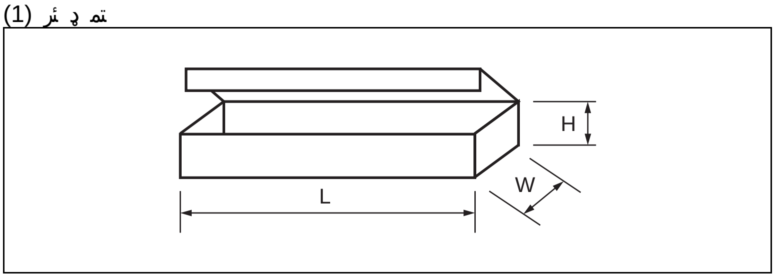
طمه ≠ -B ʻ ﻻ ﻯ تم U طمحلم ≠



(注意事項) 発送状況により , 外装箱製品表示Ⅱ -A, B は貼付されない場合があります。

1.4 ړ تم f آ ٩ ˜

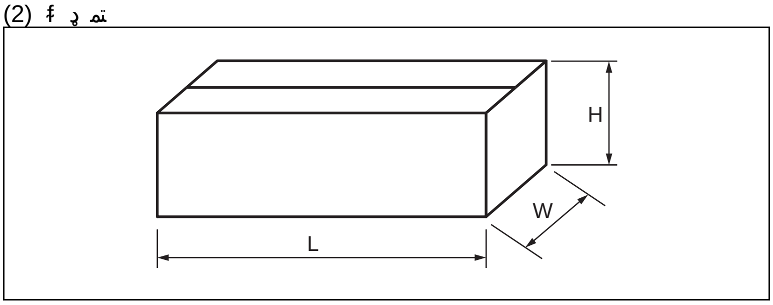
(1) ئر ړ تم



L	W	H
540	125	75

(単位：mm)

(2) f ړ تم



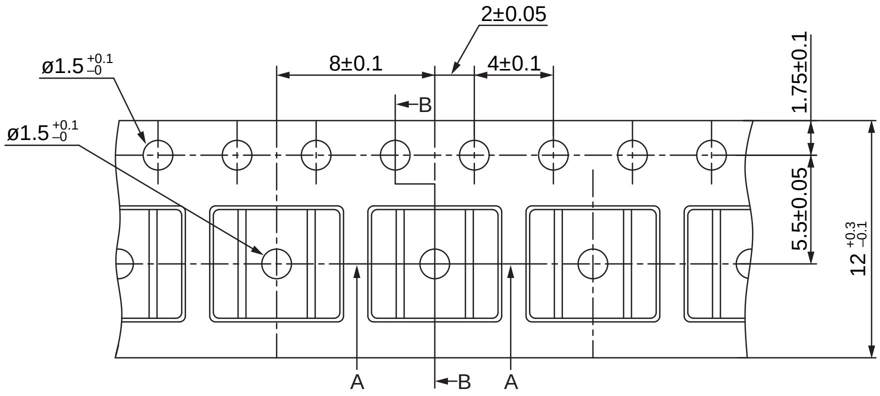
L	W	H
565	270	180

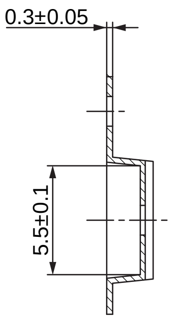
(単位：mm)

2. ј о Ч Є Б ˎ Т

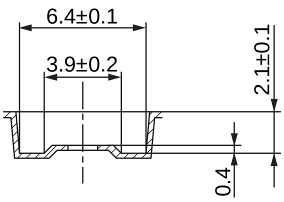
2.1 Б ˎ Т Գ ˘

М Ў ƍ ˎ Ѓ Ͼ ˎ Д	е ˎ ж No	℗ ؚ ˊ بخ ᾧ		
		ᾧ / е ˎ ж	ᾧ / ئر ڍ تم	ᾧ / ɫ ڍ تم
FPT-8P-M02	3	1500	1500	10500


2±0.05
ø1.5 +0.1 −0
8±0.1
4±0.1
ø1.5 +0.1 −0
B
1.75±0.1
5.5±0.05
12 +0.3 −0.1
A
B
A



SEC.B-B


6.4±0.1
3.9±0.2
2.1±0.1
0.4

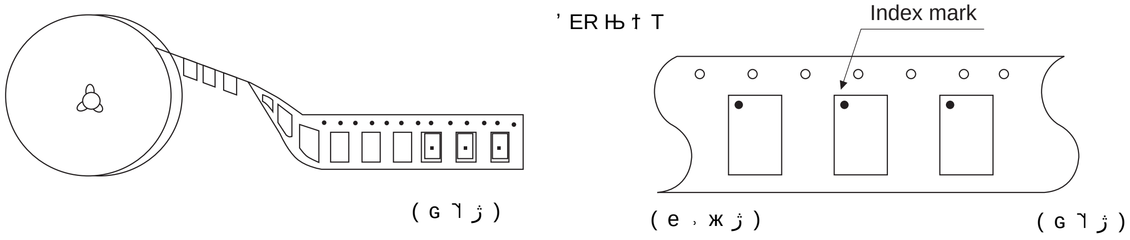
SEC.A-A

© 2012 FUJITSU SEMICONDUCTOR LIMITED SOL8-EMBOSSTAPE9 : NFME-EMB-X0084-1-P-1

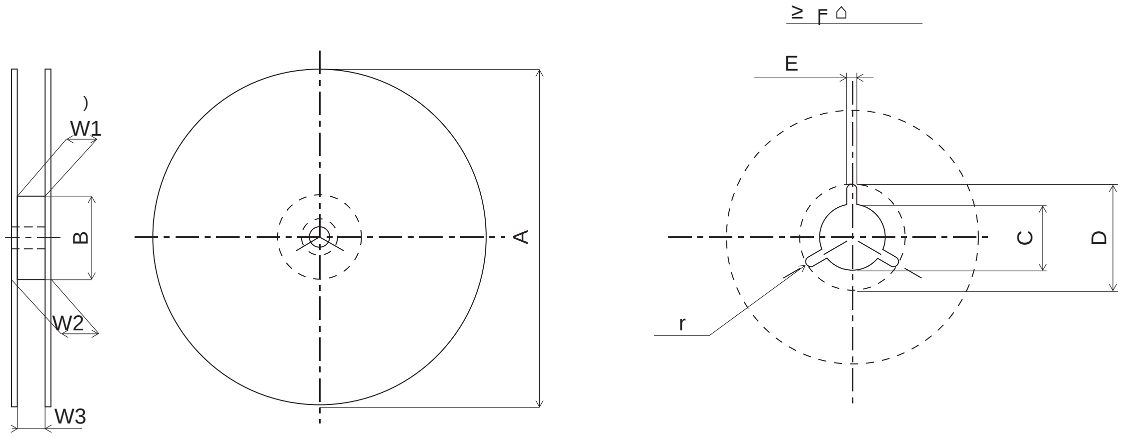
ڇ ӟ ʿ mm

− ה ʿ غم ̤ ƕШ е Є Ḱ з о
ڨ ني Я ئۇ ʿ ڨ نيƕ ξ φ Θ Щ ϖ β ɤ '
Б ˎ Т " е ˎ ж ξ υ Ф ˎ þ о м Ӎ φ ξ Т ϖ β ɤ '

2.2 IC υ ῡ



2.3 e ، ж υ Ϥ

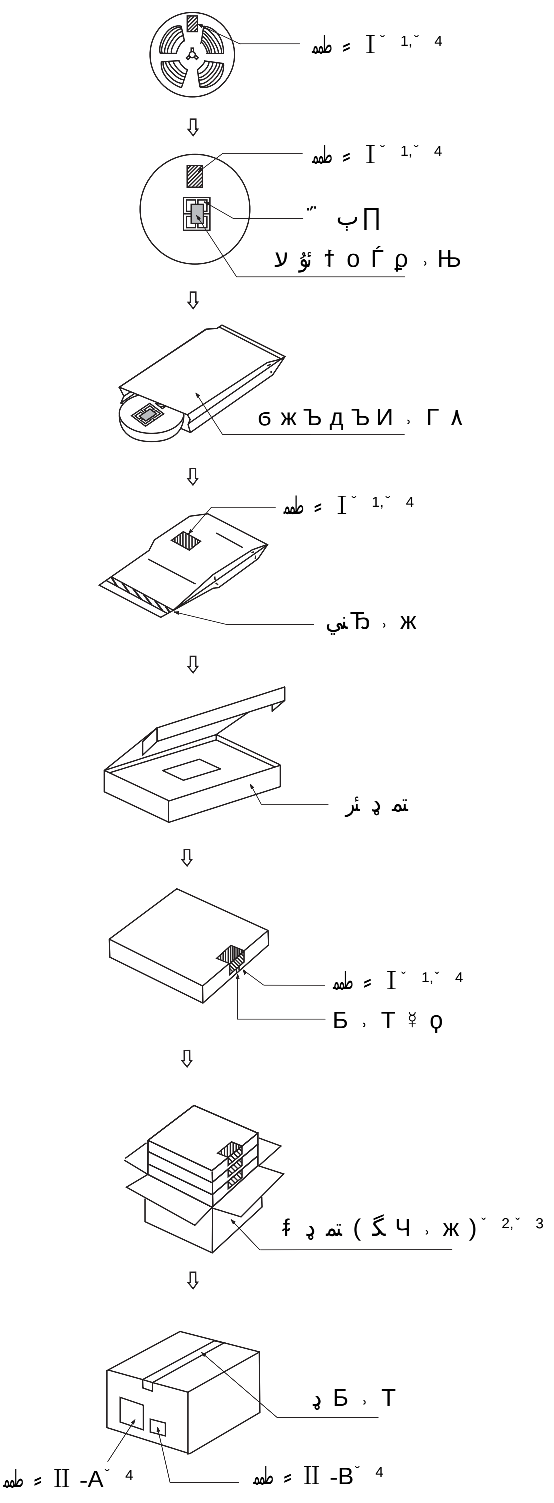


) ⅞ ↕ ”

ڿ ӟ ‘ mm

e ، ж No	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Б ، T ﻼ Ŗ ″	8	12		16		24		32		44		56	12	16	24
A	254 ±2	254 ±2	330 ±2	254 ±2	330 ±2	254 ±2	330 ±2	330±2							
B	100^{+2}_{-0}							100^{+2}_{-0}	150^{+2}_{-0}	100^{+2}_{-0}	150^{+2}_{-0}	100^{+2}_{-0}	100±2		
C	13±0.2												$13^{+0.5}_{-0.2}$		
D	21±0.8												$20.5^{+1}_{-0.2}$		
E	2±0.5														
W1	8.4^{+2}_{-0}	12.4^{+2}_{-0}		16.4^{+2}_{-0}		24.4^{+2}_{-0}		32.4^{+2}_{-0}		44.4^{+2}_{-0}		56.4^{+2}_{-0}	12.4^{+1}_{-0}	16.4^{+1}_{-0}	$24.4^{+0.1}_{-0}$
W2	14.4 ӂ υ	18.4 ӂ υ		22.4 ӂ υ		30.4 ӂ υ		38.4 ӂ υ		50.4 ӂ υ		62.4 ӂ υ	18.4 ӂ υ	22.4 ӂ υ	30.4 ӂ υ
W3	7.9 - 10.9	11.9 - 15.4		15.9 - 19.4		23.9 - 27.4		31.9 - 35.4		43.9 - 47.4		55.9 - 59.4	12.4 - 14.4	16.4 - 18.4	24.4 - 26.4
r	1.0														

2.4　Б ¸ П о м (ϕ330mm е ¸ ж)　у　ʢ □　1

	ɬ Ί ' ϕ330 mm е ¸ ж
ϳ о Ч Є Б ¸ П о м	
у ʌ Ű ϙ	
تم ʢ ئر	
ɬ ʢ تم	

طمہ ≈ Ι˘ 1,˘ 4
طمہ ≈ Ι˘ 1,˘ 4
˝ بП
у ؤ ɫ о Ѓ ϼ ¸ Њ
ϭ ж Ъ д Ъ И ¸ Г ʌ
طمہ ≈ Ι˘ 1,˘ 4
نيЂ ¸ ж
ئر ʢ تم
طمہ ≈ Ι˘ 1,˘ 4
Б ¸ Т ☿ ϙ
ɬ ʢ تم (ݣ Ч ¸ ж)˘ 2,˘ 3
ʢ Б ¸ Т
طمہ ≈ Π -A˘ 4
طمہ ≈ Π -B˘ 4

＊１：製品末尾に「E1」が付与された製品には , 内装製品表示ラベルに鉛フリー表示マーク「 G Pb 」が付きます。

＊２：出荷数量により , 他の外装箱を使用する場合があります。

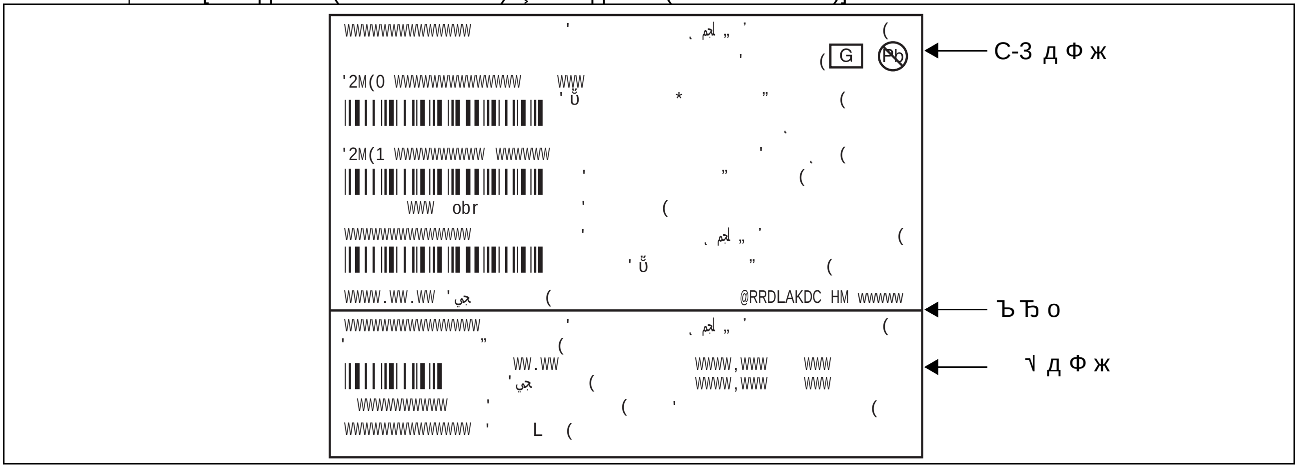
＊３：内装箱が端数の場合には , 空内装箱 , 緩衝材またはスペーサー等により , 隙間を調整いたします。

＊４：表示ラベルは別紙参照

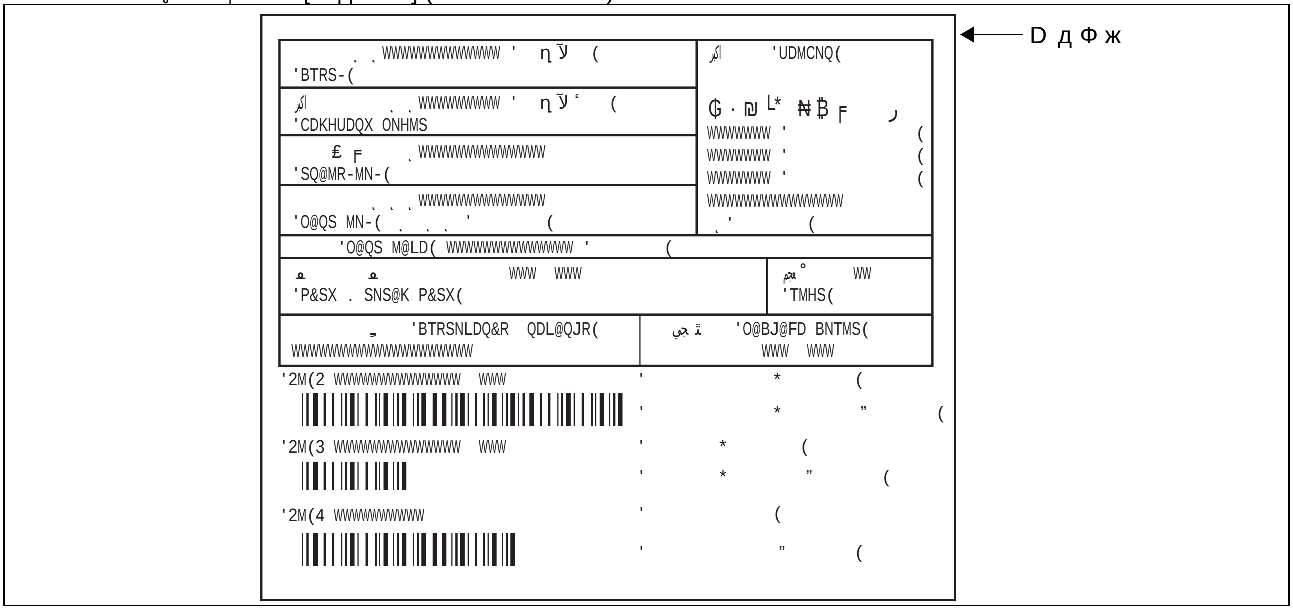
(注意事項) 上記は , 富士通セミコンダクター株式会社から出荷される包装形態を示しているため , 特約店経由の場合には , 異なる場合があります。

2.5 U ﻄﻤﺔ ﻰ д Ф ж

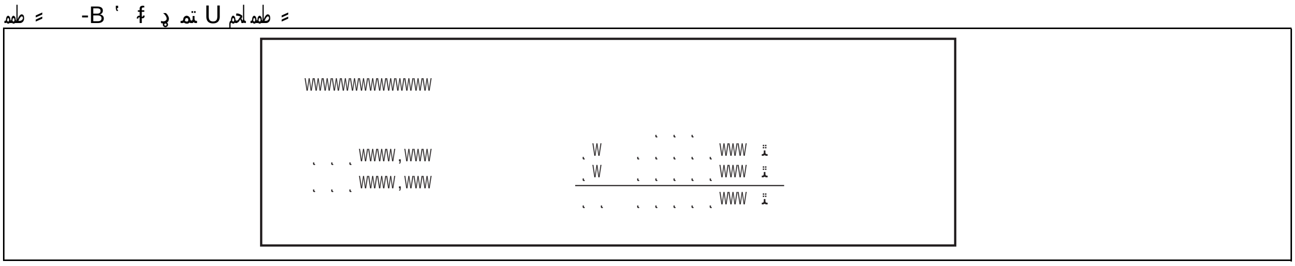
ﻄﻤﺔ ﻰ ' ﺭﺋ ﻮ ﺘﻤ ، б ж Ъ д Ъ И ، Г Λ ، (j о Ч Є Б ، П о м υ ﻻ ‴ ς φ , е ، ж ς ʕ ﻷ ﻣﺤﻲ)
U ﻄﻤﺔ ﻰ [C-3 д Ф ж (50mm×100mm) ¸ ˀl д Ф ж (20mm×100mm)]



ﻄﻤﺔ ﻰ -A ' ƒ ﻮ ﺘﻤ U ﻄﻤﺔ ﻰ [D д Ф ж] (100mm×100mm)



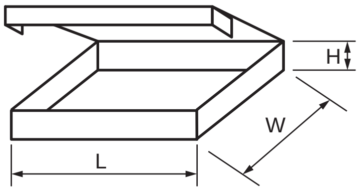
ﻄﻤﺔ ﻰ -B ' ƒ ﻮ ﺘﻤ U ﻄﻤﺔ ﻰ



(注意事項) 発送状況により , 外装箱製品表示Ⅱ -A, B は貼付されない場合があります。

2.6 ڔ تم ƒ آ ٩ ˜

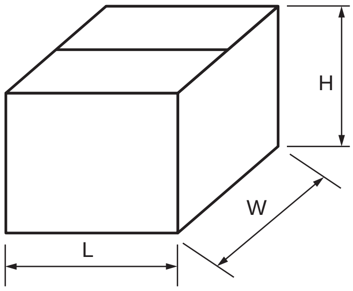
(1) ئر ڔ تم



Б ، T لحم	L	W	H
12, 16	365	345	40
24, 32			50
44			65
56			75

(単位：mm)

(2) ƒ ڔ تم



L	W	H
415	400	315

(単位：mm)

■ شخ ξ υ ߬פ ρ ´ ئر

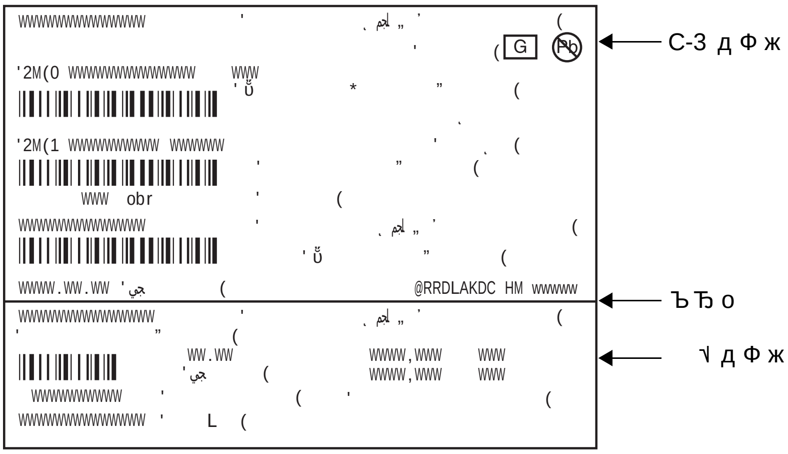
変更箇所は , 本文中のページ左側の | によって示しています。

X ¸ Ґ	ʎ |	´ ˡ |
13	ˏ ¨ Ḧ بج ݣ ʼ ɲuگЂ ¸ ꝑ o Є	tpu および tr の値を動作電圧別に定義。 最小　最大　単位　条件 tpu　85　—　ns　V_{DD}=5.0 V±0.5 V 動作時 0.5　—　ms　V_{DD}=3.3 V±0.3 V 動作時 tr　0.5　50　ms　V_{DD}=5.0 V±0.5 V 動作時 0.005　50　ms　V_{DD}=3.3 V±0.3 V 動作時
14	ˏ ▬ ʎ υ ، Ɵ	次の記述を変更。 IR リフロー前に書き込まれたデータを IR リフロー後に保持することは , 保証していません。 →リフロー後にデータの書き込みを行ってください。リフロー前に書き込まれたデータは保証できません。
15	ˏ e P и ¸ ʎΏΠ ϶ ï Ḙ ṋ ώ	次の記述に変更。 JEDEC 条件 , Moisture Sensitivity Level 3 (IPC / JEDEC J-STD-020D)。
	ˏ ḭ ṙ ϴ ב į ﮭ ה ۇ ᴀ	項目を規制物質から含有規制化学物質対応と変更し , リンク先を参照する方法に変更。
16	ˏ ϵ ¸ Ћ ï ꞵ	チューブの最小出荷単位を変更。 1 → —* 表の下に注記を追加。 ＊：最小出荷単位については , 営業部門にご確認ください。
20	1.2 Ḱ a ¸ C ע ȩ □ 1	湿度インジケータの位置を変更。

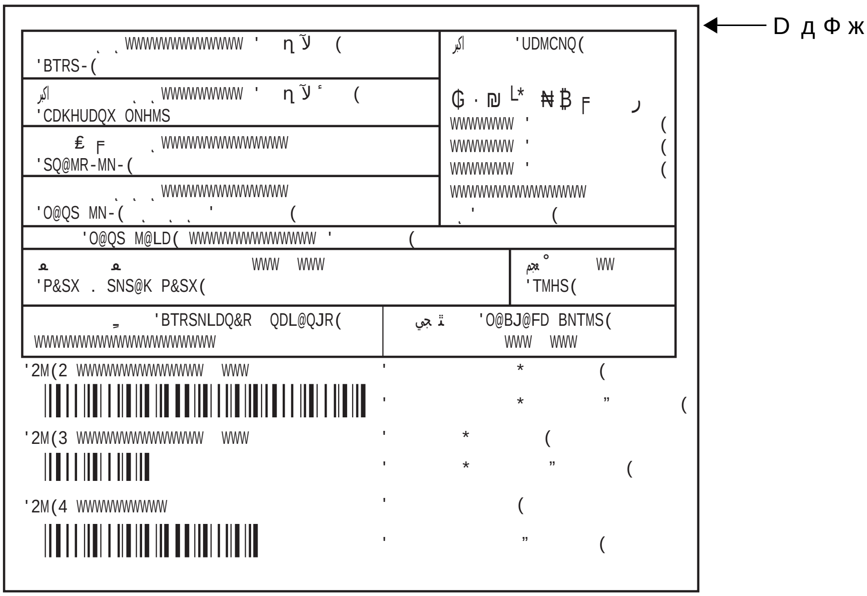
2.5 U طمعلم ≠ д Ф ж

طمع ≠ ' ئر ﭽ تم ﹶ б ж Ъ д Ъ И ˎ Г ʌ ﹶ (ј о Ч Є Б ˎ П о м υ ⩘ ‴ ς φ , е ˎ ж ς Ϛ ﻷ محي)

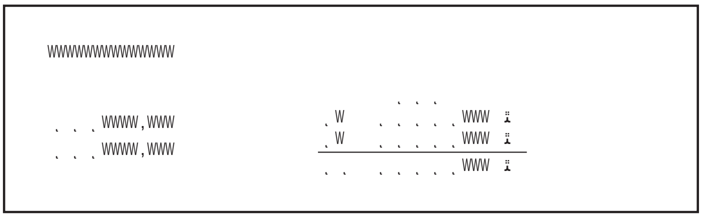
U طمعلم ≠ [C-3 д Ф ж (50mm×100mm) ˛ ⌉ д Ф ж (20mm×100mm)]



طمع ≠ -A ' ⨍ ﭽ تم U طمعلم ≠ [D д Ф ж] (100mm×100mm)



طمع ≠ -B ' ⨍ ﭽ تم U طمعلم ≠



(注意事項) 発送状況により , 外装箱製品表示Ⅱ -A, B は貼付されない場合があります。

MEMO

MEMO

MB85RC64V

222-0033
[illegible] 2-10-23 [illegible]
http://jp.fujitsu.com/fsl/

[illegible]
0120-198-610
[illegible] 9 [illegible] - 17 [illegible]
[illegible] PHS [illegible]
[illegible]

[illegible]

[illegible]