■

		چ		مجم °
電源電圧 *	V_{DD}	− 0.5	＋ 4.0	V
入力電圧 *	V_{IN}	− 0.5	V_{DD} ＋ 0.5 (≦ 4.0)	V
出力電圧 *	V_{OUT}	− 0.5	V_{DD} ＋ 0.5 (≦ 4.0)	V
動作周囲温度	T_A	− 40	＋ 85	°C
保存温度	Tstg	− 55	＋ 125	°C

＊：VSS ＝ 0 V を基準にした値です。

＜注意事項＞ 絶対最大定格を超えるストレス (電圧 , 電流 , 温度など) の印加は , 半導体デバイスを破壊する可能性があります。したがって , 定格を一項目でも超えることのないようご注意ください。

■ عى ٩ :

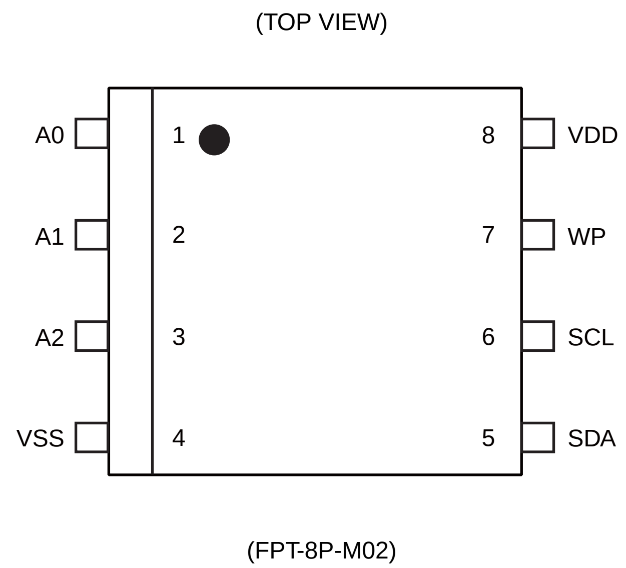
		چ			مجم °
電源電圧 *	V_{DD}	2.7	3.3	3.6	V
“H” レベル入力電圧 *	V_{IH}	V_{DD} × 0.8	—	V_{DD} ＋ 0.5 (≦ 4.0)	V
“L” レベル入力電圧 *	V_{IL}	− 0.5	—	＋ 0.6	V
動作周囲温度	T_A	− 40	—	＋ 85	°C

＊：VSS ＝ 0 V を基準にした値です。

＜注意事項＞ 推奨動作条件は , 半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は , すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると ，信頼性に悪影響を及ぼすことがあります。

データシートに記載されていない項目 , 使用条件 , 論理の組合せでの使用は , 保証していません。記載されている以外の条件での使用をお考えの場合は , 必ず事前に営業部門までご相談ください。

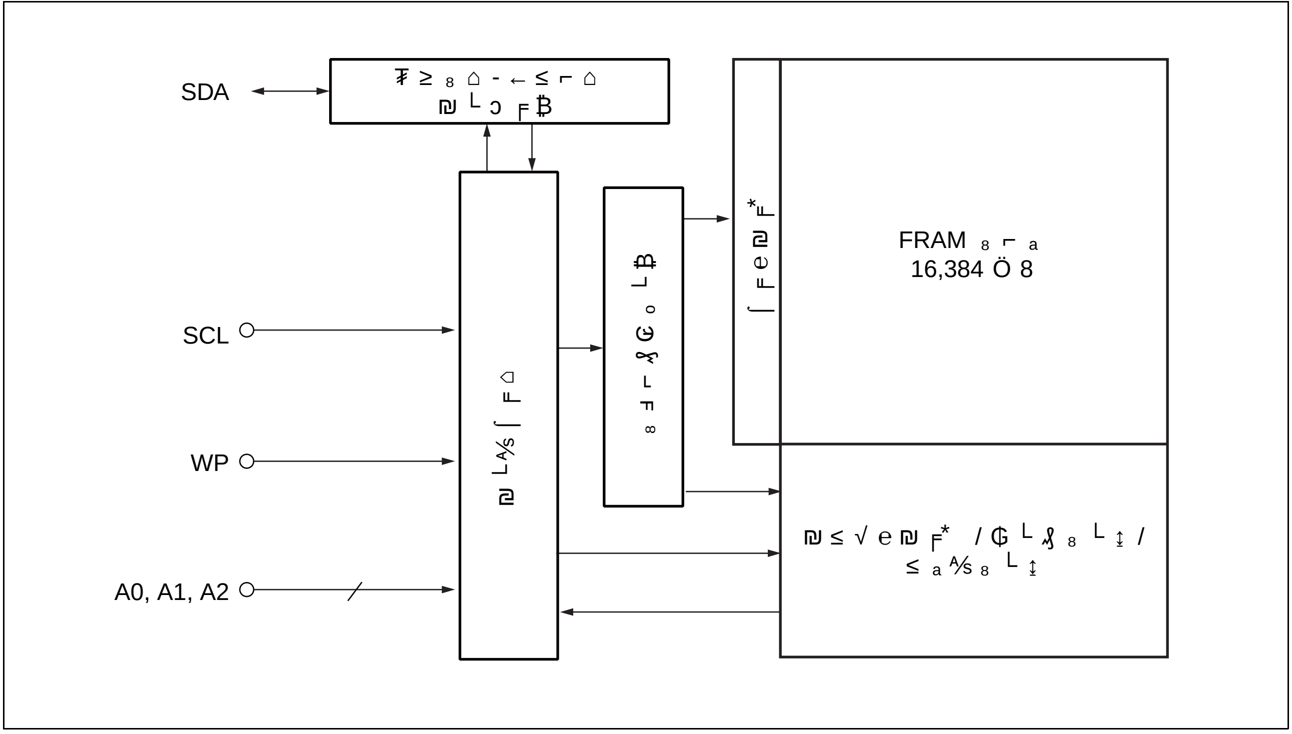
■ تى



■

1 ～ 3	A0 ～ A2	デバイスアドレス端子 本製品は同一データバス上に複数個 (最大 8 個) のデバイスを接続できます。デバイスアドレスは , 各々のデバイスを認識するために使用します。外部で VDD 端子または VSS 端子に接続してください。この VDD, VSS 端子の組み合わせが , SDA 端子から入力されるデバイス • アドレス • コードと一致したデバイスのみ動作します。A0, A1, A2 端子は内部で VSS 端子に各々プルダウンされており , 端子がオープンの場合は “L” レベルとして認識します。
4	VSS	グランド端子
5	SDA	シリアルデータ入出力端子 メモリアドレスやデータを送受信する双方向端子です。複数のデバイスを接続できます。出力はオープンドレインになっていますので , 外部回路にプルアップ抵抗が必要です。
6	SCL	シリアルクロック端子 シリアルデータ入出力タイミングのためのクロックを入力する端子です。クロック立上りでデータを取り込み , 立下りでデータを出力します。
7	WP	ライトプロテクト端子 ライトプロテクト端子が “H” レベルのとき , 書込み不可です。“L” レベルのとき , すべてのメモリ領域が書換え可能です。読出しは , ライトプロテクト端子の状態にかかわらず常に可能です。ライトプロテクト端子は内部で VSS 端子にプルダウンされており , 端子がオープンの場合は “L” レベル (書込み可能状態) として認識します。
8	VDD	電源電圧端子

■ ↕ ⌠№₦* ａ ∫₧ ≤ √

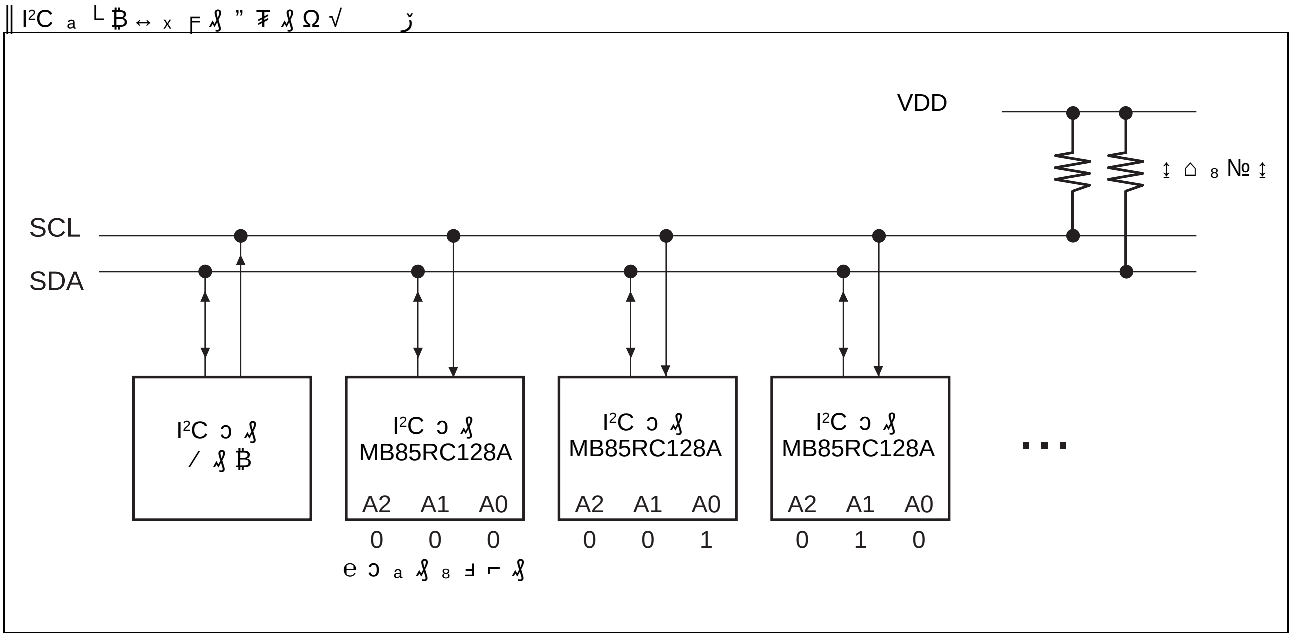

SDA
SCL
WP
A0, A1, A2
FRAM
16,384 Ö 8

■ I²C (Inter-Integrated Circuit)

MB85RC128A は , 2 線式シリアルインタフェース , I²C バスに対応しており , スレーブデバイスとして動作します。I²C バスは , 通信の役割が「マスタ」側と「スレーブ」側で明確に異なり , マスタ側が制御の主導権を持ちます。

また , パーティライン構成が可能となっており , 1 つのマスタで複数のスレーブデバイスと接続できます。このときスレーブ側はそれぞれ固有アドレスを持ち , マスタ側は , 通信するスレーブをアドレスで指定してから通信を開始します。

‖ I²C ａ └฿↔ ₓ ╒∮ ” ₮∮Ω√ ڕ


VDD
SCL
SDA
I²C
I²C
MB85RC128A
A2 A1 A0
0 0 0
I²C
MB85RC128A
A2 A1 A0
0 0 1
I²C
MB85RC128A
A2 A1 A0
0 1 0
...

■ I²C ∧ ” ＿ Ը

I²C バスは , 2 線だけで通信を実現するため , SDA 入力の切り換えを SCL が “L” レベルの期間内に行ってください。
ただし例外的に , 通信の開始と終了については SCL が “H” レベルの期間内に SDA を切り換えてください。

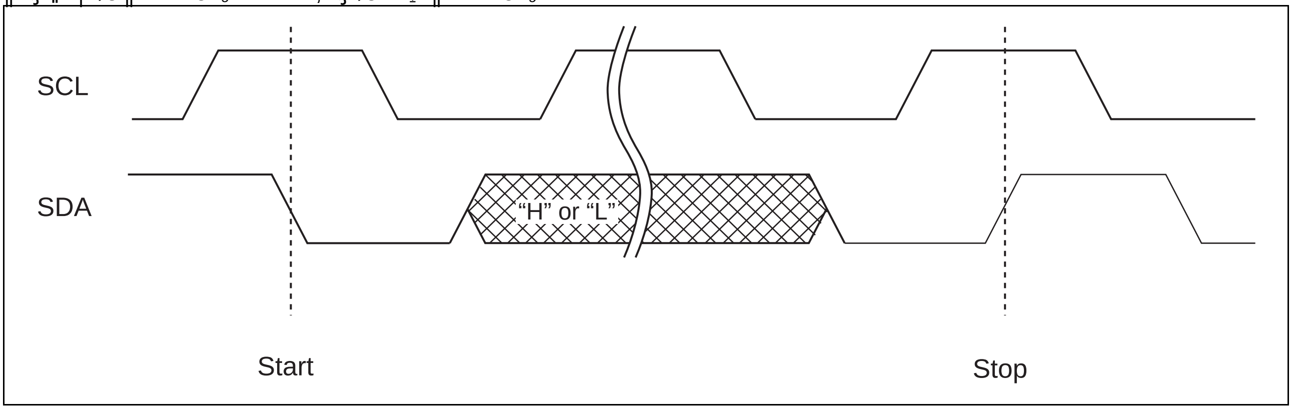
‖ ℵ ฿ ╒⅍ ‖ ₪ └ e ₉ ₮ ≡ └

I²C バスが , 読出しまたは書込みの動作を開始するには , SCL 入力が “H” レベルの期間に , SDA 入力を “H” レベルから “L” レベルに設定してください。

‖ ℵ ⅍№ ↨ ‖ ₪ └ e ₉ ₮ ≡ └

I²C バスの通信を終了するには , SCL 入力が “H” レベルの期間に , SDA 入力を “L” レベルから “H” レベルに設定してください。読出し動作の場合には , ストップ･コンディションを入力することで読出しが終了し , スタンバイ状態になります。書込み動作の場合には , ストップ･コンディション入力で書換えデータの入力が終了し , スタンバイ状態になります。

‖ ℵ ฿ ╒⅍ ‖ ₪ └ e ₉ ₮ ≡ └ , ℵ ⅍№ ↨ ‖ ₪ └ e ₉ ₮ ≡ └



（注意事項）FRAM デバイスでは書込み動作時 , ストップ・コンディション 後のメモリ書込み待ち期間 (twc) は必要ありません。

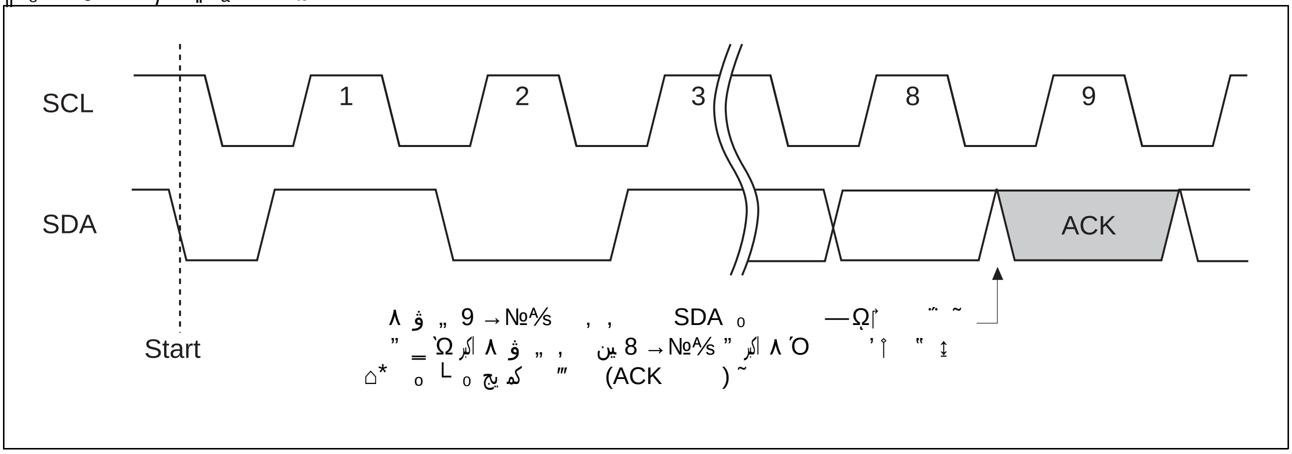
■ ₈ ₦ ⅝ ≥ №𝒟ρ (ACK)

I²C では , アドレス情報や , メモリ情報などのシリアルデータを 8 ビット 単位で送受信します。ACK 信号とは , この 8 ビットデータごとに , 正常に送信 , または受信されたことを示す信号です。8 ビットの送受信が行われるたび SCL の 9 クロック目に , 受信側が毎回 “L” レベルを出力します。送信側では , この 9 クロック目で ACK 信号を受信確認するため , 一時的にバスを解放します。この解放期間中に , 受信側では SDA ラインにプルダウンを返して通信が正常なことを示します。

Slave 側が , ACK “L” レベル応答前または受信前にストップ･コンディションを受信した場合 , 動作を終了してスタンバイ状態になります。

一方 , Slave 側は , NACK “H” レベル応答後または受信後にバスを解放状態にします。Master 側は , このバス開放期間に , ストップ･コンディションまたはスタート･コンディションを生成します。

‖ ₈ ₦ ⅝ ≥ №𝒟ρ ” ฿ ₐ · └Pts



■ ｅ ɔ ａ ꕷ ║ ８ ɟ ⌐ ꕷ ║ ─ ╒ ɟ (Slave address)

スタート･コンディションに続いて , 8 ビットのデバイス･アドレス･ワードを入力します。この入力で , デバイスは読出しまたは書込み動作のいずれかを決定します。デバイス･アドレス･ワード (8 ビット) は , デバイス･コード (4 ビット), デバイス･アドレスコード (3 ビット), Read / Write コード (1 ビット) の 3 コードで構成されます。

║ ｅ ɔ ａ ꕷ ║ ₪ ╒ ɟ (4 → №⅍)

デバイス･アドレス･ワードの上位 4 ビットはデバイス･タイプを識別するデバイス･コードで , 本製品では “1010” で固定です。

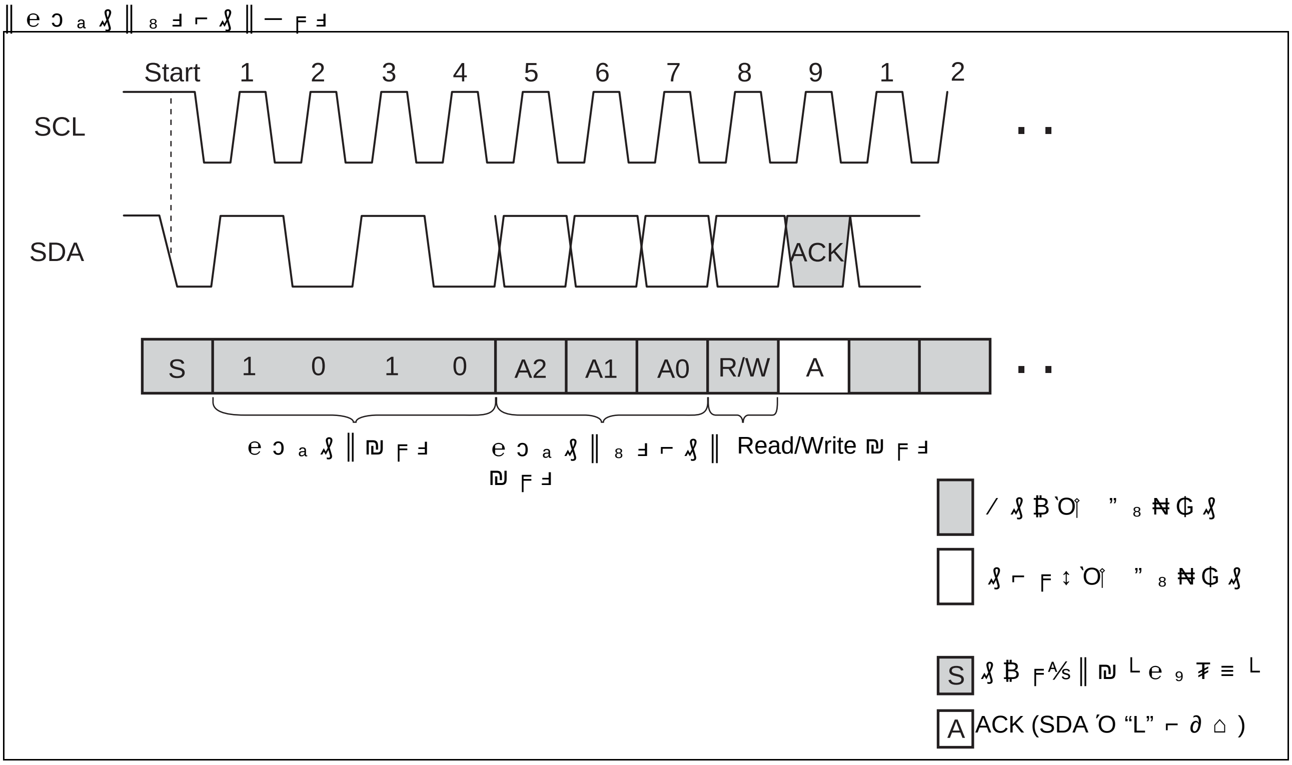
║ ｅ ɔ ａ ꕷ ║ ８ ɟ ⌐ ꕷ ║ ₪ ╒ ɟ (3 → №⅍)

デバイス･コードに続けてデバイス･アドレス･コード (3 ビット) を A2, A1, A0 端子 の順に入力します。デバイス･アドレス･コードは , バスに最大 8 個接続されたデバイスのうち , どれを選択するかを決定します。デバイスアドレス端子には , 3 ビットのユニークな値を割り振ります。デバイスアドレス端子に割り振られたこの値と , 入力されたデバイス･アドレス･コードとが一致したデバイスが選択されます。

║ Read/Write ₪ ╒ ɟ (1 → №⅍)

デバイス･アドレス･ワードの 8 ビット目は , R/W (Read/Write) コードです。“0” 入力の場合は書込み 動作 , “1” 入力の場合は読出し動作です。なお , デバイス･コードが “1010” でない場合 , もしくはデバイス･アドレス･コードが一致しない場合は , 読出し / 書込み動作に入らずスタンバイ状態のままです。

║ ｅ ɔ ａ ꕷ ║ ８ ɟ ⌐ ꕷ ║ ─ ╒ ɟ


Start
1
2
3
4
5
6
7
8
9
1
2
SCL
SDA
ACK
S
1
0
1
0
A2
A1
A0
R/W
A
ｅ ɔ ａ ꕷ ║ ₪ ╒ ɟ
ｅ ɔ ａ ꕷ ║ ８ ɟ ⌐ ꕷ ║ ₪ ╒ ɟ
Read/Write ₪ ╒ ɟ
⁄ ꕷ ฿ Ό ” ８ ₦ ₲ ꕷ
ꕷ ⌐ ╒ ↕ Ό ” ８ ₦ ₲ ꕷ
S ꕷ ฿ ╒⅍ ║ ₪ ᴸ ｅ ９ ₮ ≡ ᴸ
A ACK (SDA Ό “L” ⌐ ∂ ⌂)

■ e ╒ ฿

I^{2}C では , マスタが スタート･コンディションに続きデバイス･アドレス･ワード (8 ビット) を入力した後 , スレーブが 9 ビット目に ACK “L” レベルを出力します。マスタは ACK 応答を確認した後 , 続いて 8 ビット× 2 のメモリ • アドレスを入力します。

メモリ･アドレスの入力ごとに , スレーブは再び ACK “L” レベルを出力します。この後 , 入出力のデータが 8 ビット単位で続き , 以降 8 ビットごとに ACK “L” レベルを出力します。

デバイス･アドレス･ワードの 8 ビット目 , R/W コードに従って , データラインをマスタとスレーブどちらが駆動するかを決定します。ただし , クロックは必ずマスタが駆動します。書込み動作時は , スレーブがマスターから 8 ビットを受信した後 , ACK 信号を返します。マスタがその ACK 信号を確認した後 , 次の 8 ビットを送信します。読出し動作時は , スレーブが 8 ビットを送信した後 , マスタからの ACK 信号を待ちます。

■ FRAM ” ₈ ₦ ⅝ ≥ №𝒟ᵨ ‖ − ╒ ≥ └₧ ȉ , − ˝ — (Acknowledge Polling)

FRAM デバイスは書込み時間が高速なため , アクノリッジ･ポーリングによる ACK 待ち * は発生しません。

＊：E^{2}PROM では , 書換え中か否かを判定する機能として , アクノリッジ・ポーリングがあります。書換えの期間中 , スタート・コンディションに続いてデバイス・アドレス・ワード (8 ビット) を入力し , 9 ビット目のアクノリッジによって書換え中か否かを判定するのが一般的です。

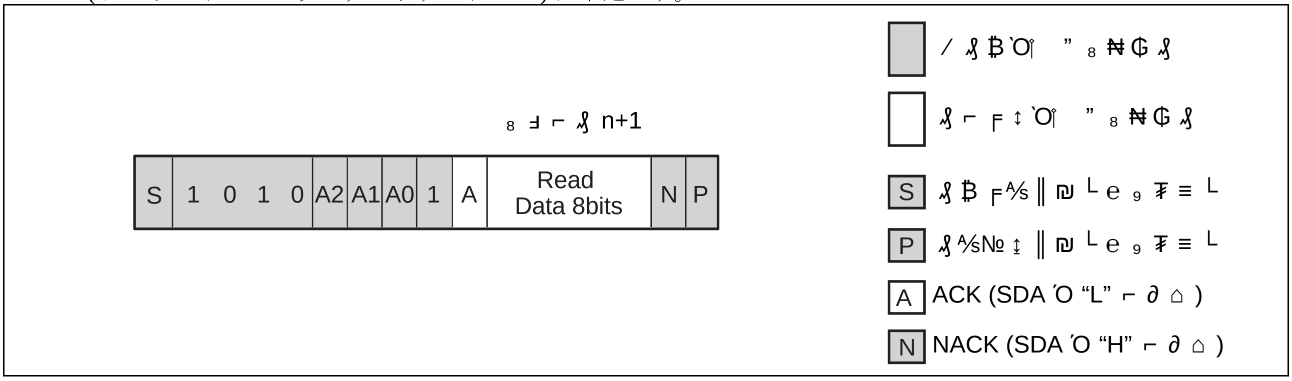
■ ≤ ₐ ⅍ ↨ ⌠ Ω ₦ ⅍ (WP)

ライトプロテクト端子を “H” レベル にすることで , 全メモリアレイが書込み禁止になります。ライトプロテクト端子が “L” レベル の場合は, 全メモリアレイの書換えができます。読出しは, ライトプロテクト端子が “H” レベル, “L” レベル にかかわらず可能です。

（注意事項）ライトプロテクト 端子は内部で VSS 端子にプルダウンされており , 端子がオープンの場合は “L” レベル (書込み可能状態) として認識します。

‖ Current Address Read

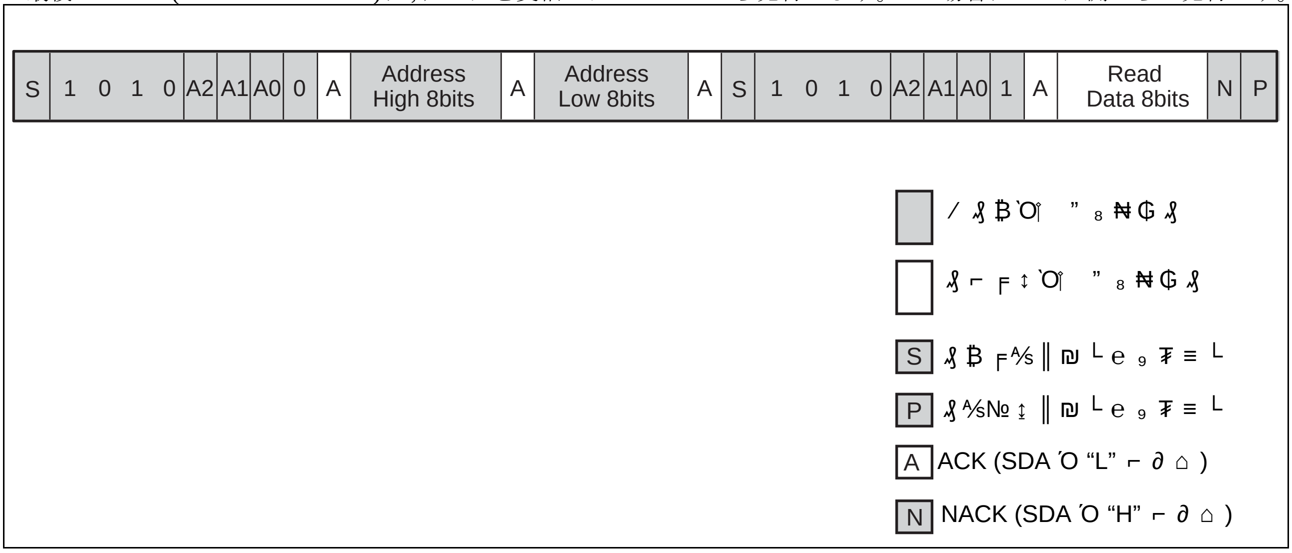
前回の書込みまたは読出し動作をストップ･コンディションまで正常終了した場合，その最後にアクセスしたアドレスを n とすると，そのまま電源 OFF せずに下記コマンドを送信することで，n+1 アドレスを読み出せます。前回アドレスが最終アドレスの場合は，先頭メモリアドレス (0000H) にロールオーバして読み出します。電源立ち上げ直後の Current Address (メモリアドレスバッファが示すアドレス) は不定です。


8 ɟ ⌐ ꞩ n+1
S
1
0
1
0
A2
A1
A0
1
A
Read Data 8bits
N
P
⁄ ꞩ ฿ ̀Oῗ ” 8 ₦ ₲ ꞩ
ꞩ ⌐ ╒ ↕ ̀Oῗ ” 8 ₦ ₲ ꞩ
S ꞩ ฿ ╒⅍ ‖ ₪ └ e 9 ₮ ≡ └
P ꞩ ⅍№ ↨ ‖ ₪ └ e 9 ₮ ≡ └
A ACK (SDA ′O “L” ⌐ ∂ ⌂)
N NACK (SDA ′O “H” ⌐ ∂ ⌂)

‖ Random Read

書込みと同様にアドレス指定した後，再度スタート･コンディションを発行して，デバイス･アドレス･ワード (R/W “1” 入力) を送信することによって，メモリアドレスバッファに保存されていたメモリアドレス番地から，1 バイトのデータを，SCL に同期して読み出せます。

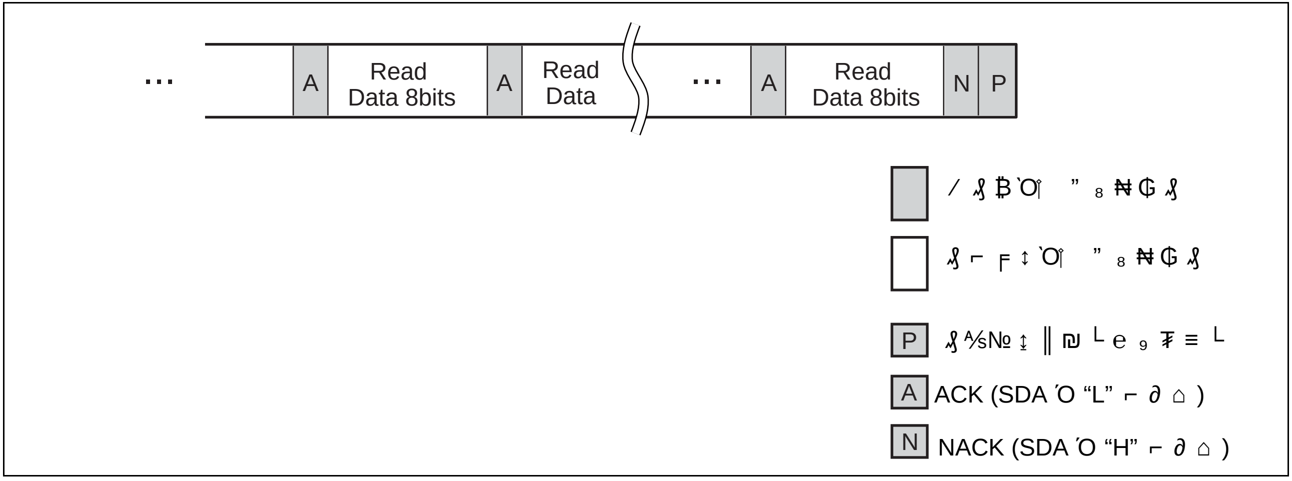
最後の NACK (SDA が “H” レベル) は，データを受信したレシーバから発行します。この場合はマスタ側からの発行です。


S
1
0
1
0
A2
A1
A0
0
A
Address High 8bits
A
Address Low 8bits
A
S
1
0
1
0
A2
A1
A0
1
A
Read Data 8bits
N
P
⁄ ꞩ ฿ ̀Oῗ ” 8 ₦ ₲ ꞩ
ꞩ ⌐ ╒ ↕ ̀Oῗ ” 8 ₦ ₲ ꞩ
S ꞩ ฿ ╒⅍ ‖ ₪ └ e 9 ₮ ≡ └
P ꞩ ⅍№ ↨ ‖ ₪ └ e 9 ₮ ≡ └
A ACK (SDA ′O “L” ⌐ ∂ ⌂)
N NACK (SDA ′O “H” ⌐ ∂ ⌂)

‖ Sequential Read

Random Read と同様のアドレス指定 , デバイス･アドレス･ワード (R/W “1” 入力) に続けて , データを連続して受信できます。

最終アドレスに到達すると , 読出しアドレスは自動的に先頭メモリアドレス (0000H) へロールオーバし読出しを続けます。

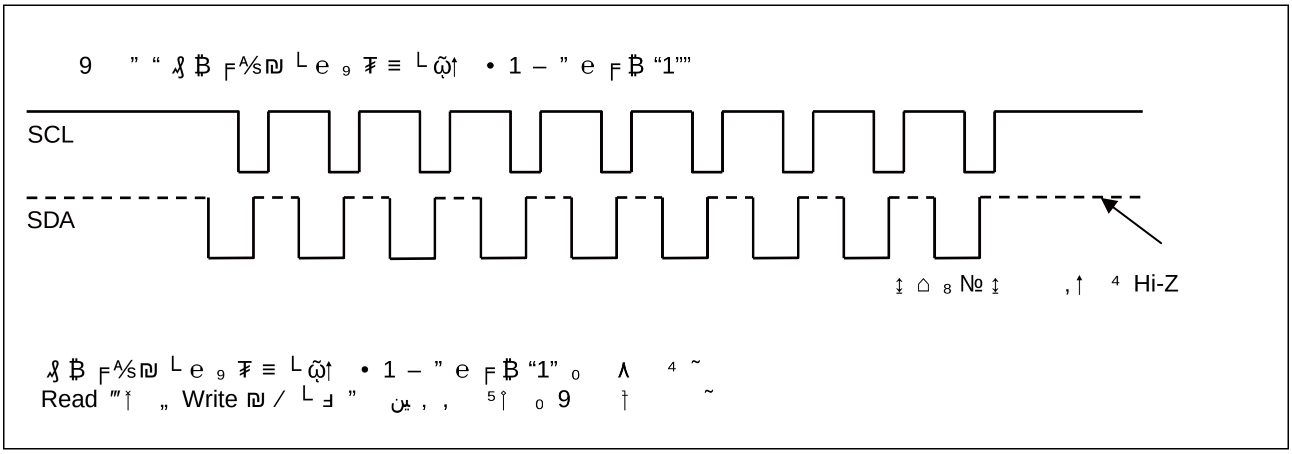

…
A
Read Data 8bits
A
Read Data
…
A
Read Data 8bits
N
P
⁄ ₰ ฿ ̀Oꞁ ” ₈ ₦ ₲ ₰
₰ ⌐ ╒ ↕ ̀Oꞁ ” ₈ ₦ ₲ ₰
P ₰ ⅍№ ↨ ‖ ₪ ╘ e ₉ ₮ ≡ ╘
A ACK (SDA ́O “L” ⌐ ∂ ⌂)
N NACK (SDA ́O “H” ⌐ ∂ ⌂)

■ ₴ ↔ ⅍ ₒ ₓ ₈ ≥ ₲№⅍ ‴ꞁ „ ₪ ⁄ ╘ ⅎ ≥ ⅍ ≤ ₐ

電源立上げ後の誤動作 , I²C 通信中にマスタ側が処理を中止した場合 , または , 予期しない誤動作が発生した場合に , 次に示す , (1) ソフトウェアリセットを各コマンドの実行直前に , または , (2) コマンドリトライを各コマンドのエラー直後に , マスタ側から実行してください。

(1) ₴ ↔ ⅍ ₒ ₓ ₈ ≥ ₲№⅍

スレーブ側の SDA 出力が “L” を出力している場合がありますので , マスタ側から SDA を駆動する場合は , 強制的に “H” を駆動しないでください。バスコンフリクトを防ぐためです。ここに示すソフトウェアリセットは , ハードウェアの追加は不要です。


9 ” “ ₰ ฿ ╒⅍₪ ╘ e ₉ ₮ ≡ ╘ῶꞁ • 1 – ” e ╒ ฿ “1””
SCL
SDA
↨ ⌂ ₈ № ↨ ,ꞁ ⁴ Hi-Z
₰ ฿ ╒⅍₪ ╘ e ₉ ₮ ≡ ╘ῶꞁ • 1 – ” e ╒ ฿ “1” ₀ ∧ ⁴ ˜
Read ‴ꞁ „ Write ₪ ⁄ ╘ ⅎ ” ين , , ⁵ꞁ ₀ 9 ꞁ ˜

(2) ₪ ⁄ ╘ ⅎ ≥ ⅍ ≤ ₐ

I²C の通信中に予期しない応答が返ってきた場合は , コマンドを再送してください。

■

		چ		عجم °
電源電圧 *	V_{DD}	− 0.5	＋ 4.0	V
入力電圧 *	V_{IN}	− 0.5	V_{DD} ＋ 0.5 (≦ 4.0)	V
出力電圧 *	V_{OUT}	− 0.5	V_{DD} ＋ 0.5 (≦ 4.0)	V
動作周囲温度	T_A	− 40	＋ 85	°C
保存温度	Tstg	− 55	＋ 125	°C

＊：VSS ＝ 0 V を基準にした値です。

＜注意事項＞ 絶対最大定格を超えるストレス (電圧 , 電流 , 温度など) の印加は , 半導体デバイスを破壊する可能性があります。したがって , 定格を一項目でも超えることのないようご注意ください。

■ عى ٩ :

		چ			عجم °
電源電圧 *	V_{DD}	2.7	3.3	3.6	V
“H” レベル入力電圧 *	V_{IH}	V_{DD} × 0.8	—	V_{DD} ＋ 0.5 (≦ 4.0)	V
“L” レベル入力電圧 *	V_{IL}	− 0.5	—	＋ 0.6	V
動作周囲温度	T_A	− 40	—	＋ 85	°C

＊：VSS ＝ 0 V を基準にした値です。

＜注意事項＞ 推奨動作条件は , 半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は , すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると ，信頼性に悪影響を及ぼすことがあります。

データシートに記載されていない項目 , 使用条件 , 論理の組合せでの使用は , 保証していません。記載されている以外の条件での使用をお考えの場合は , 必ず事前に営業部門までご相談ください。

■

1.

(推奨動作条件において)

		:				
入力リーク電流	$\lvert I_{LI} \rvert$	SCL, SDA ＝ 0 V 〜 V_{DD}	—	—	1	μA
出力リーク電流	$\lvert I_{LO} \rvert$	SDA ＝ 0 V 〜 V_{DD}	—	—	1	μA
動作電源電流	I_{DD}	SCL ＝ 1 MHz	—	250	375	μA
スタンバイ電流	I_{SB}	SCL, SDA ＝ V_{DD} A0, A1, A2, WP ＝ 0 V または V_{DD}	—	5	20	μA
“L” レベル出力電圧	V_{OL}	I_{OL} ＝ 3 mA	—	—	0.4	V
WP, A0, A1, A2 端子の入力抵抗	R_{IN}	V_{IN} ＝ V_{IL} (最大)	50	—	—	kΩ
		V_{IN} ＝ V_{IH} (最小)	1	—	—	MΩ

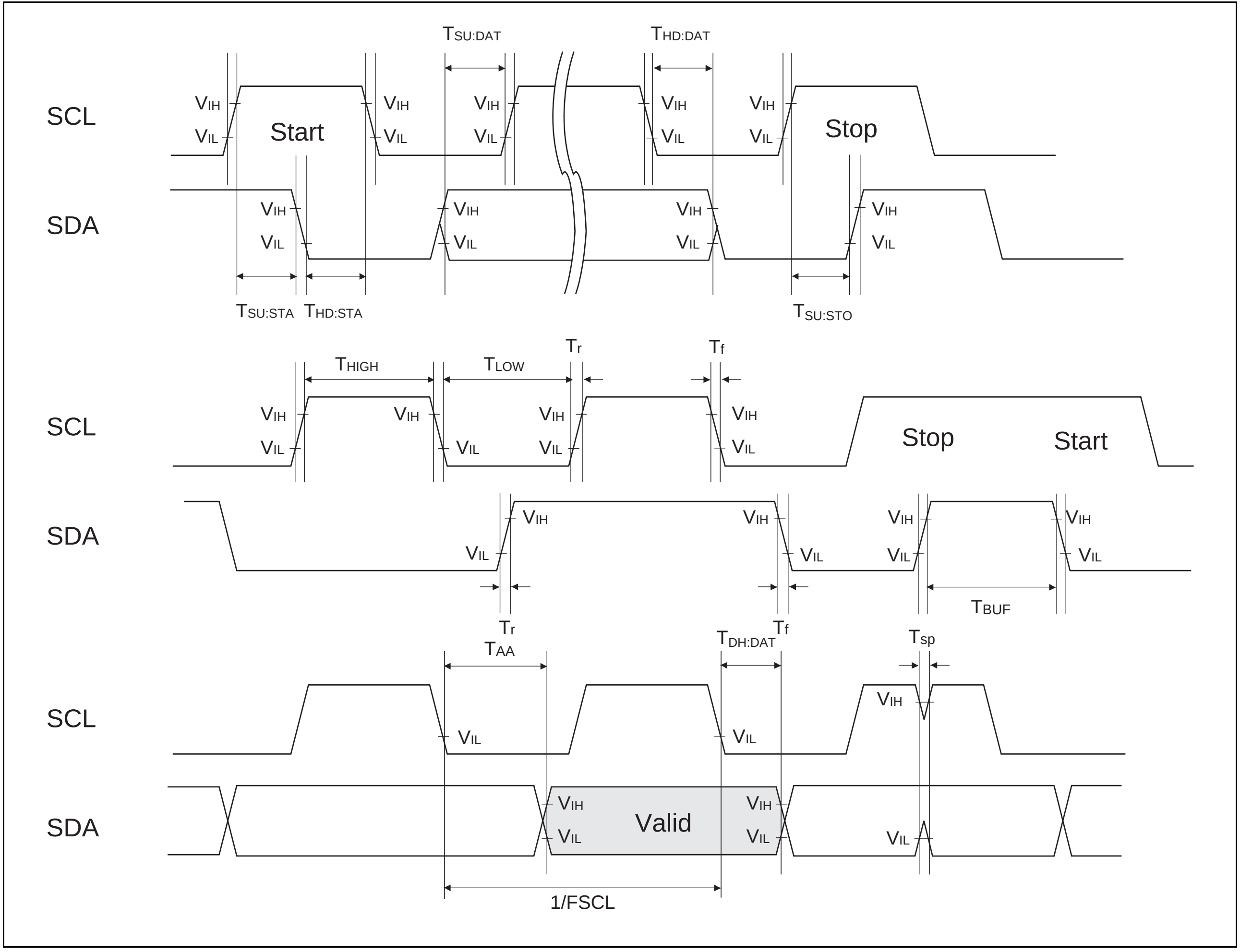
2.

SCL クロック周波数	FSCL	0	100	0	400	0	1000	kHz
クロックハイ時間	T_{HIGH}	4000	—	600	—	400	—	ns
クロックロー時間	T_{LOW}	4700	—	1300	—	600	—	ns
SCL/SDA 立上り時間	T_r	—	1000	—	300	—	300	ns
SCL/SDA 立下り時間	T_f	—	300	—	300	—	100	ns
Start コンディション条件のホールド	$T_{HD:STA}$	4000	—	600	—	250	—	ns
Start コンディション条件のセットアップ	$T_{SU:STA}$	4700	—	600	—	250	—	ns
SDA 入力ホールド	$T_{HD:DAT}$	0	—	0	—	0	—	ns
SDA 入力セットアップ	$T_{SU:DAT}$	250	—	100	—	100	—	ns
SDA 出力ホールド	$T_{DH:DAT}$	0	—	0	—	0	—	ns
Stop コンディション条件のセットアップ	$T_{SU:STO}$	4000	—	600	—	250	—	ns
SCL 立下りからの SDA 出力アクセス	T_{AA}	—	3000	—	900	—	550	ns
プリチャージ時間	T_{BUF}	4700	—	1300	—	500	—	ns
ノイズサプレッション時間 (SCL 端子 , SDA 端子)	T_{SP}	—	50	—	50	—	50	ns

交流特性は , 以下の測定条件とする。

電源電圧	:2.7 V 〜 3.6 V
動作周囲温度	:− 40 °C 〜＋ 85 °C
入力電圧振幅	:0.3 V 〜 2.7 V
入力立上り時間	:5 ns
入力立下り時間	:5 ns
入力判定レベル	:V_{DD}/2
出力判定レベル	:V_{DD}/2

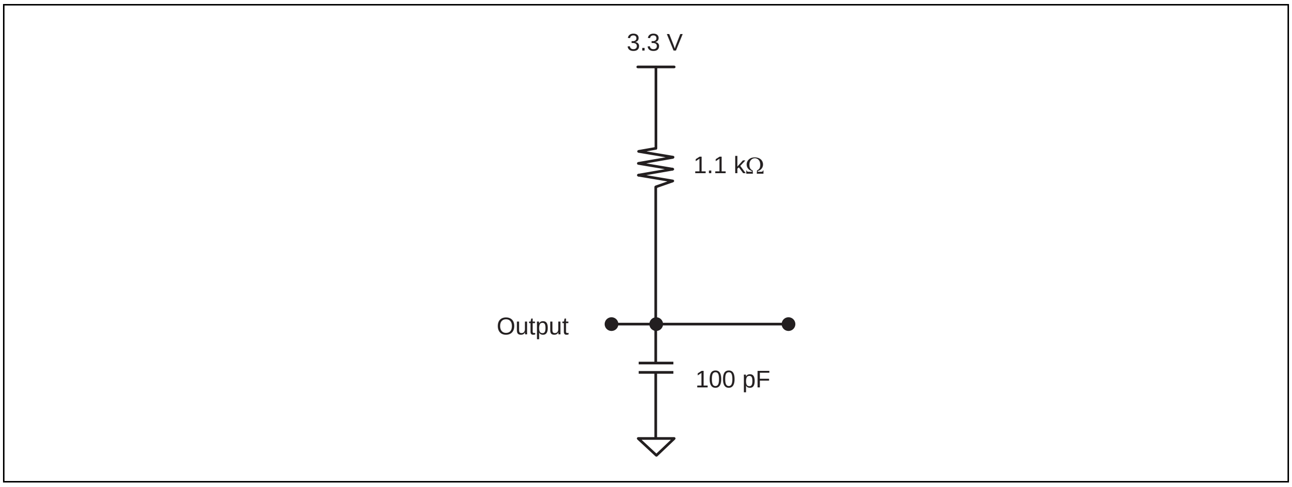
3. ᒋ ฿ a ・ ᒪPts ”


SCL
SDA
Start
Stop
VIH
VIL
TSU:DAT
THD:DAT
TSU:STA
THD:STA
TSU:STO
THIGH
TLOW
Tr
Tf
TBUF
TAA
TDH:DAT
Tsp
Valid
1/FSCL

4.

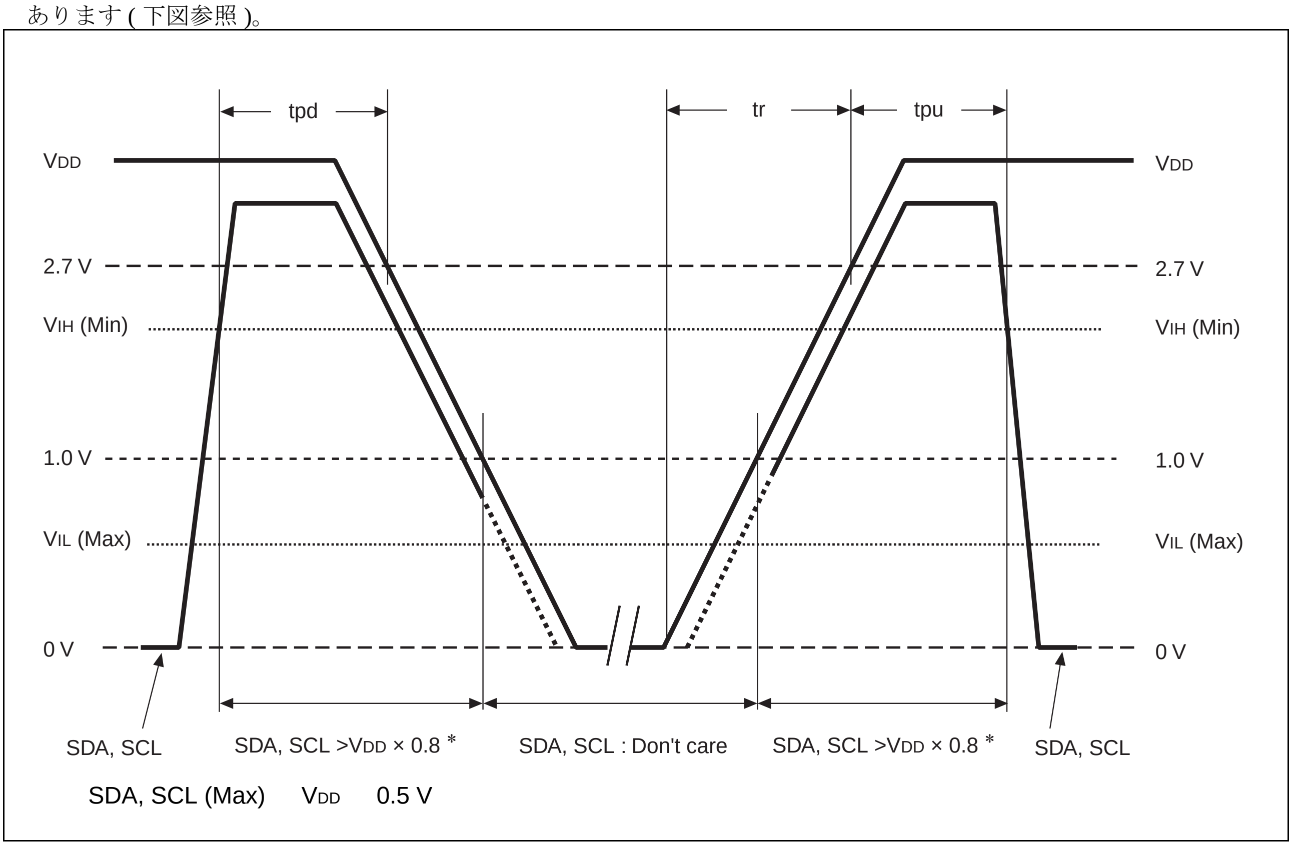
		:	ج			عجم °
入出力容量	$C_{I/O}$	$V_{DD} = V_{IN} = V_{OUT} = 0$ V, f = 1 MHz, $T_A = +25$ °C	—	—	15	pF
入力容量	C_{IN}		—	—	15	pF

5. AC


3.3 V
1.1 kΩ
Output
100 pF

■ ﻋ ║ ﺋﯽ ₮ ╒Rs └ ﻮ

VDD が 2V を切った後に電源の再立ち上げを行う場合は , 誤動作を回避するために VDD を 0V から立ち上げる必要があります (下図参照)。


tpd
tr
tpu
VDD
VDD
2.7 V
2.7 V
VIH (Min)
VIH (Min)
1.0 V
1.0 V
VIL (Max)
VIL (Max)
0 V
0 V
SDA, SCL
SDA, SCL >VDD × 0.8 *
SDA, SCL : Don't care
SDA, SCL >VDD × 0.8 *
SDA, SCL
SDA, SCL (Max) VDD 0.5 V

		ﭽ		ﻣﻌ°
電源 OFF 時の SDA, SCL レベル保持時間	tpd	85	—	ns
電源 ON 時の SDA, SCL レベル保持時間	tpu	85	—	ns
電源立上げ時間	tr	10	—	µs

規定されたリードサイクル , ライトサイクルまたは電源投入･切断シーケンスを守らない動作が実行された場合 , 記憶データの保証はできません。

■ FRAM ”

			ﻣﻌ°	← ≤ ∞ ╒฿
書込み / 読出し耐性 *1	10^{12}	—	回 / バイト	動作周囲温度 TA =＋ 85 °C
データ保持特性 *2	10	—	年	動作周囲温度 TA =＋ 85 °C
	95	—		動作周囲温度 TA =＋ 55 °C
	≧ 200	—		動作周囲温度 TA =＋ 35 °C

＊ 1 : FRAM は破壊読出しを行っているため , 書込みおよび読出し回数の合計が書込み / 読出し耐性の最小値です。

＊ 2 : データ保持特性の最小年数は , 出荷直後に初めて読み書きしたデータの保持時間です。
これらの保持時間は , 信頼性評価結果からの換算値です。

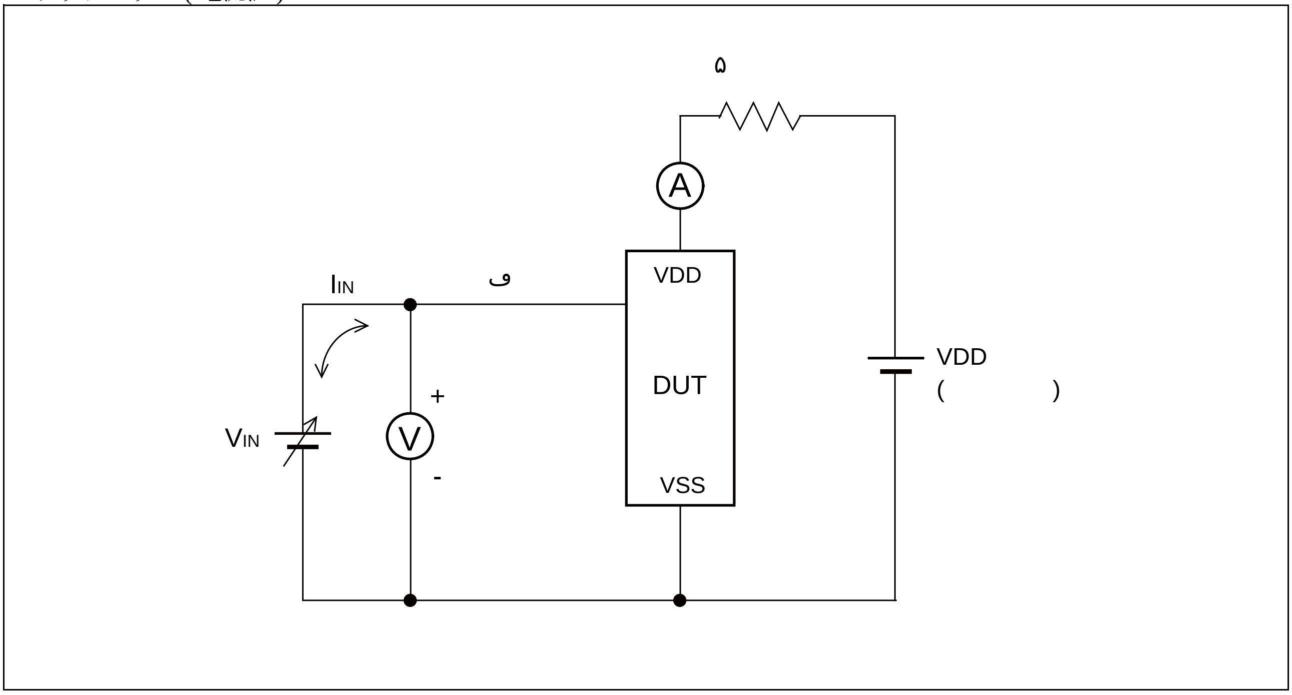
■ ڑ Ǚ ”

- IR リフロー前に書き込まれたデータを IR リフロー後に保持することは , 保証していません。
- スタート･コンディションからストップ･コンディションまでのアクセス期間中 , WP, A0, A1, A2 信号は VDD 端子レベルまたは VSS 端子レベルに固定してください。

■ ESD ‖ ≤№% ₈ № ↕

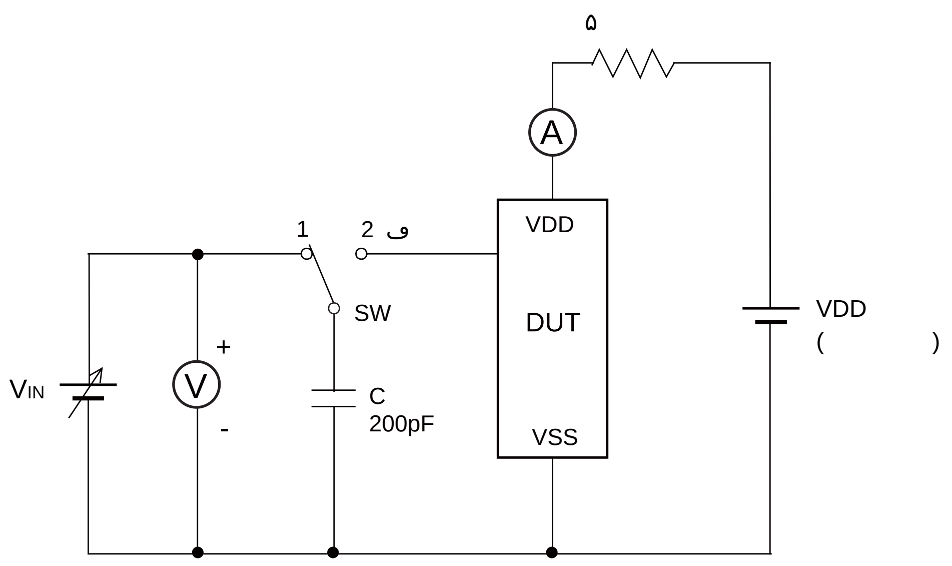
	DUT	چ
ESD HBM (人体帯電モデル) JESD22-A114 準拠	MB85RC128APNF-G-JNE1	＋ 2000 V 以上 － 2000 V 以下
ESD MM (マシンモデル) JESD22-A115 準拠		＋ 200 V 以上 － 200 V 以下
ESD CDM(デバイス帯電モデル) JESD22-C101 準拠		—
ラッチアップ (パルス電流注入法) JESD78 準拠		—
ラッチアップ (電源過電圧法) JESD78 準拠		—
ラッチアップ (電流法) Proprietary method		—
ラッチアップ (C-V 法) Proprietary method		—

・ ラッチアップ (電流法)



(注意事項) V_{IN} の電圧を徐々に増加させ , I_{IN} を最大 300 mA まで流し込みます (または流し出します)。
I_{IN} ＝± 300 mA まで , ラッチアップが発生しないことを確認します。
ただし , I/O に特別な規格があり I_{IN} を 300 mA とすることができない場合は , その特別な規格値まで電圧レベルをあげます。

・ラッチアップ (C-V 法)

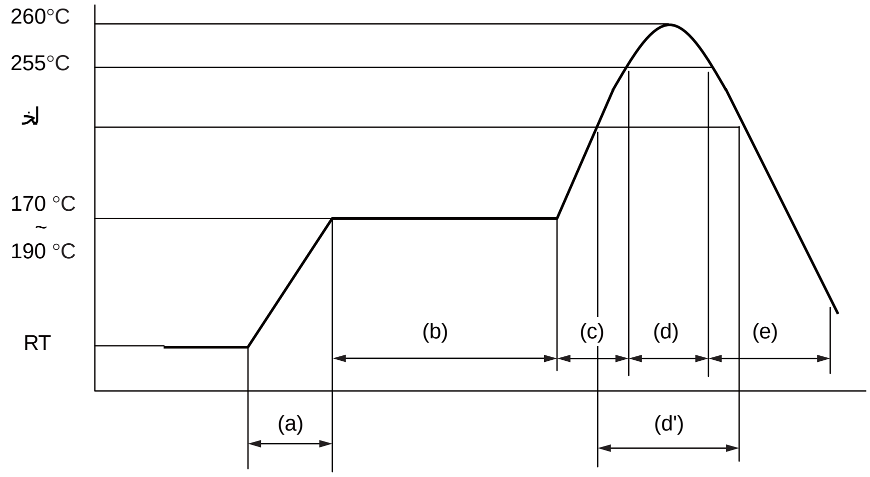

۵
A
1
2 ف
VDD
DUT
VSS
SW
+
-
V
VIN
C
200pF
VDD
(　　　)

(注意事項) SW を約 2 秒間隔で 1 ～ 2 に交互に切り替え , 電圧を印加します。
これを 1 回とし , 5 回行います。
ただし , 5 回までにラッチアップ現象が発生した場合は , 直ちに試験を中止します。

■ ≥ ↔ ⌠ ╒ : ῷ↑ • ۵

	ئى	
実装方法	IR (赤外線リフロー) , 温風リフロー	
実装回数	2 回	
保管期間	開梱前	製造後 2 年以内にご使用ください。
	開梱～ 2 回目リフロー迄の 保管期間	8 日以内
	開梱後の保管期間を 超えた場合	ベーキング (125 °C ± 3 °C, 24hrs ＋ 2H/ － 0H) を実施の上 , 8 日以内に処理願います。 ベーキングは 2 回まで可能です。
保管条件	5 °C ～ 30 °C, 70%RH 以下 (できるだけ低湿度)	

≥ ↔ ⌠ ╒ ↨ ⌠ ↔ 7 a ⌂



(a) ǘ سي	1 °C/s 4 °C/s
(b) ߦ ۔ لخ	170 °C 190 °C, 60 s 180 s
(c) ǘ سي	1 °C/s 4 °C/s
(d) ↓ ╒ ₦	260 °C Max 255 °C up 10 s կ ئى
(d’) لخ	230 °C up 40 s կ ئى or 225 °C up 60 s կ ئى or 220 °C up 80 s կ ئى
(e) محبّ ضم	ضم ‴ ǂ „ كي ضم

(L) ←№Rs ╒𝒟ρ ∑ e ₉ ǘ ₀

■ كي

本製品は下記の法規制に適合しています (2011 年 11 月現在)。

- ・ EU RoHS 指令 (2002/95/EC および関連 EU 委員会決定)
- ・ 中国 RoHS (電子情報製品汚染制御管理弁法 (电子信息产品污染控制管理办法))
- ・ ベトナム RoHS (30/2011/TT-BCT)

下表に各規制物質の含有状況を示します。

كي	چ	
鉛およびその化合物	1,000 ppm	○
水銀およびその化合物	1,000 ppm	○
カドミウムおよびその化合物	100 ppm	○
六価クロム化合物	1,000 ppm	○
ポリ臭化ビフェニール (PBB)	1,000 ppm	○
ポリ臭化ジフェニルエーテル (PBDE)	1,000 ppm	○

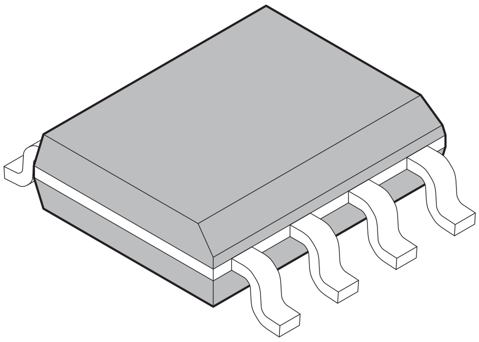
＊：○は , 閾値以下を示します。

■ ₵ ╒*

	←№Rs ╒𝒟ρ	يج	يج ﻌﺠﻢ°
MB85RC128APNF-G-JNE1	プラスチック・SOP, 8 ピン (FPT-8P-M02)	チューブ	1
MB85RC128APNF-G-JNERE1	プラスチック・SOP, 8 ピン (FPT-8P-M02)	エンボステーピング	1500

■ ←№Rs F𝒟ρ ‖

プラスチック・SOP, 8 ピン

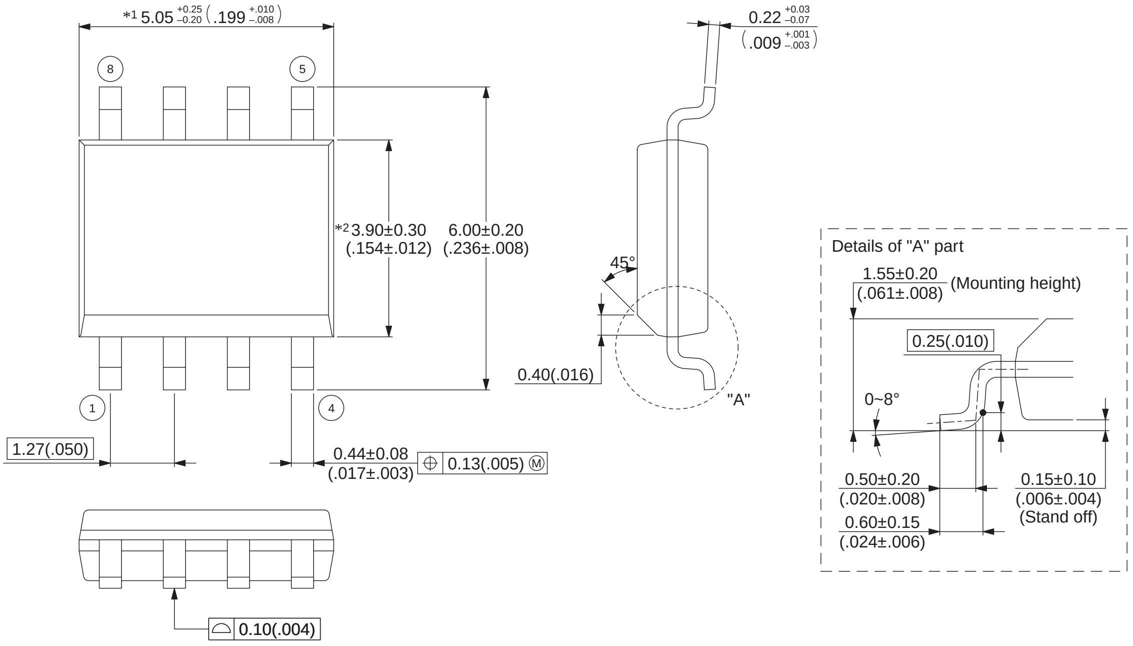


(FPT-8P-M02)

リードピッチ	1.27mm
パッケージ幅× パッケージ長さ	3.9mm × 5.05mm
リード形状	ガルウィング
封止方法	プラスチックモールド
取付け高さ	1.75mm MAX
質量	0.06g

プラスチック・SOP, 8 ピン
（FPT-8P-M02）

注 1）*1 印寸法はレジン残りを含む。
注 2）*2 印寸法はレジン残りを含まず。
注 3）端子幅および端子厚さはメッキ厚を含む。
注 4）端子幅はタイバ切断残りを含まず。


*1 5.05 +0.25 −0.20 (.199 +.010 −.008)
8
5
*2 3.90±0.30 (.154±.012)
6.00±0.20 (.236±.008)
1
4
1.27(.050)
0.44±0.08 (.017±.003)
⊕ 0.13(.005) Ⓜ
0.10(.004)
0.22 +0.03 −0.07 (.009 +.001 −.003)
45°
0.40(.016)
"A"
Details of "A" part
1.55±0.20 (.061±.008) (Mounting height)
0.25(.010)
0~8°
0.50±0.20 (.020±.008)
0.60±0.15 (.024±.006)
0.15±0.10 (.006±.004) (Stand off)

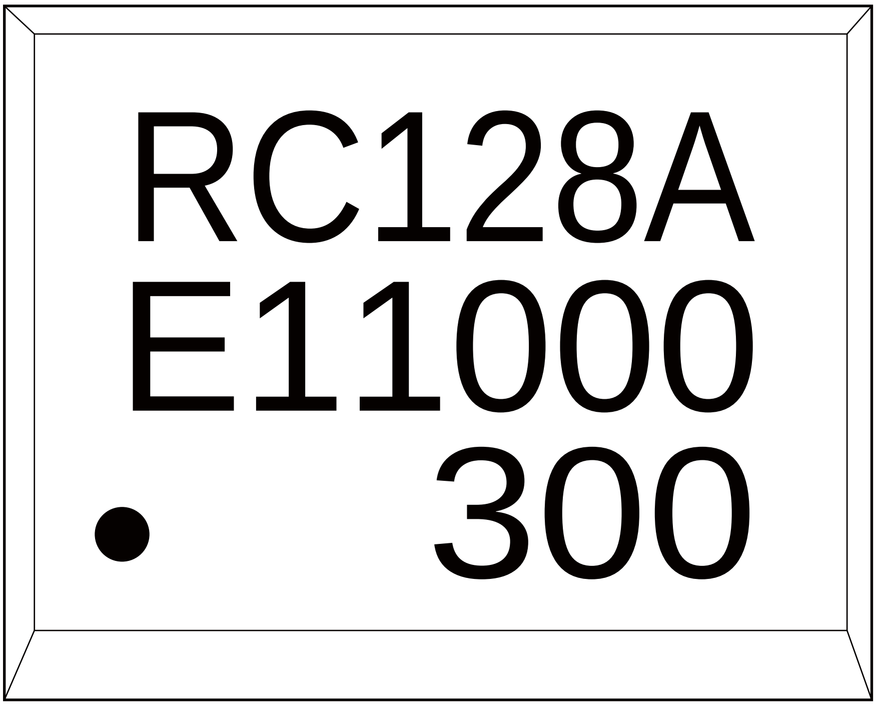
© 2002-2012 FUJITSU SEMICONDUCTOR LIMITED F08004S-c-5-10

単位：mm （inches）
注意：括弧内の値は参考値です。

最新の外形寸法図については , 下記 URL にてご確認ください。
http://edevice.fujitsu.com/package/jp-search/

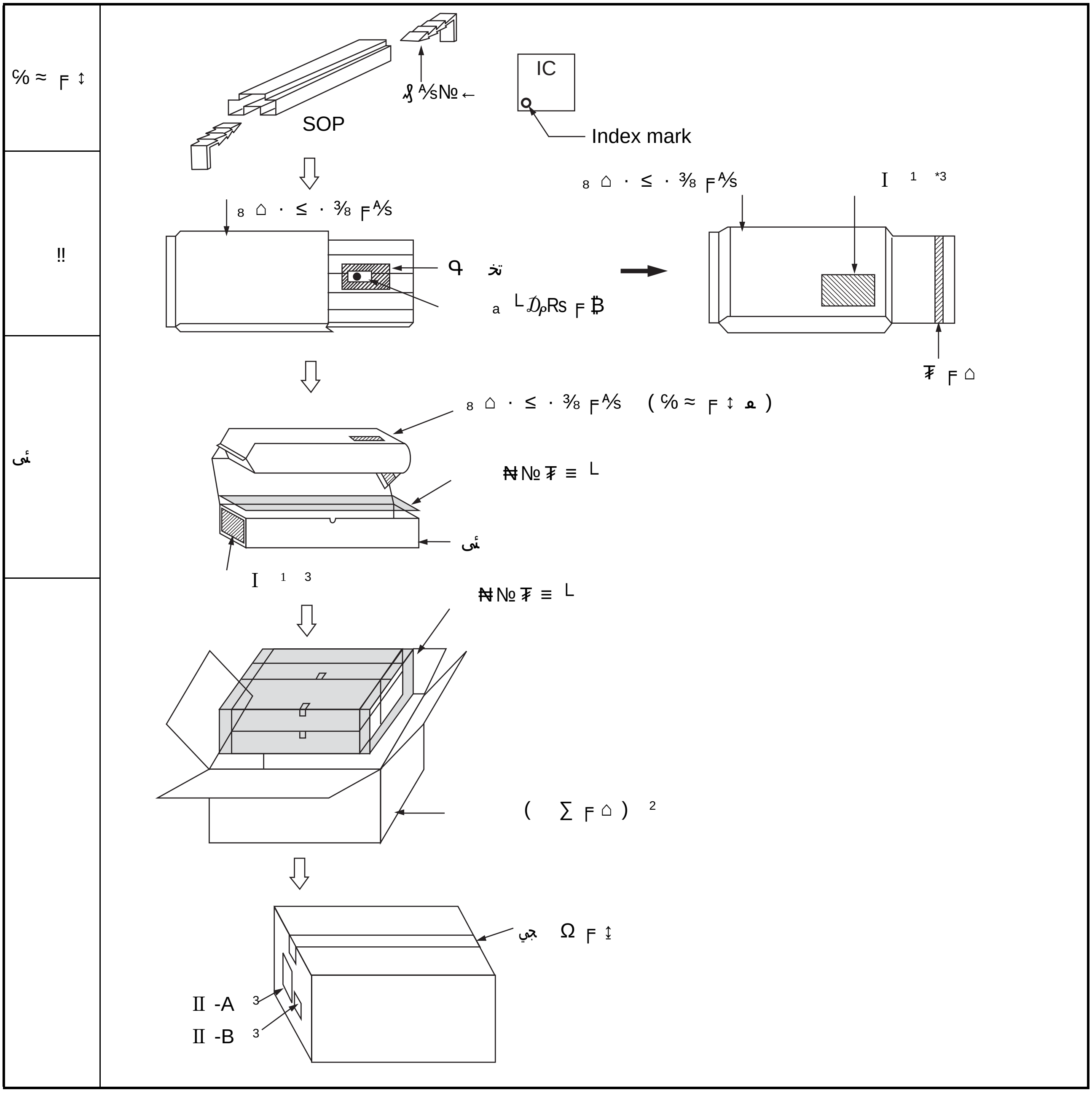
■ لخم

[MB85RC128APNF-G-JNE1]
[MB85RC128APNF-G-JNERE1]


RC128A
E11000
300

[FPT-8P-M02]

1.2 ℅ ≈ ╒ ↕ جي ɥ


℅ ≈ ╒ ↕
‼
ئ
SOP
ᶅ ⅍№←
IC
Index mark
₈ ⌂ · ≤ · ⅜ ╒⅍
Ч تخ
ₐ ᴸ𝒟ₚ₨ ╒ ฿
₈ ⌂ · ≤ · ⅜ ╒⅍
I ¹ *3
₮ ╒ ⌂
₈ ⌂ · ≤ · ⅜ ╒⅍ (℅ ≈ ╒ ↕ ⅇ)
₦№₮ ≡ ᴸ
ئ
I ¹ 3
₦№₮ ≡ ᴸ
(∑ ╒ ⌂) 2
جي Ω ╒ ↨
Ⅱ -A 3
Ⅱ -B 3

＊ 1 : 製品末尾に「E1」が付与された製品には , 内装製品表示ラベルに鉛フリー表示マーク「 G Pb 」が付きます。

＊ 2 : 内装箱が端数の場合には , 空内装箱 , 緩衝材またはスペーサー等により , 隙間を調整いたします。

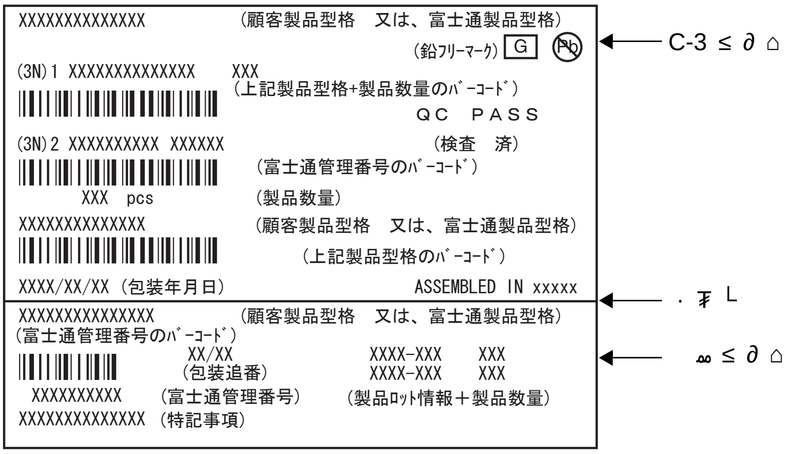
＊ 3 : 表示ラベルは別紙参照

(注意事項) 上記は , 富士通セミコンダクター株式会社から出荷される包装形態を示しているため , 特約店経由の場合には , 異なる場合があります。

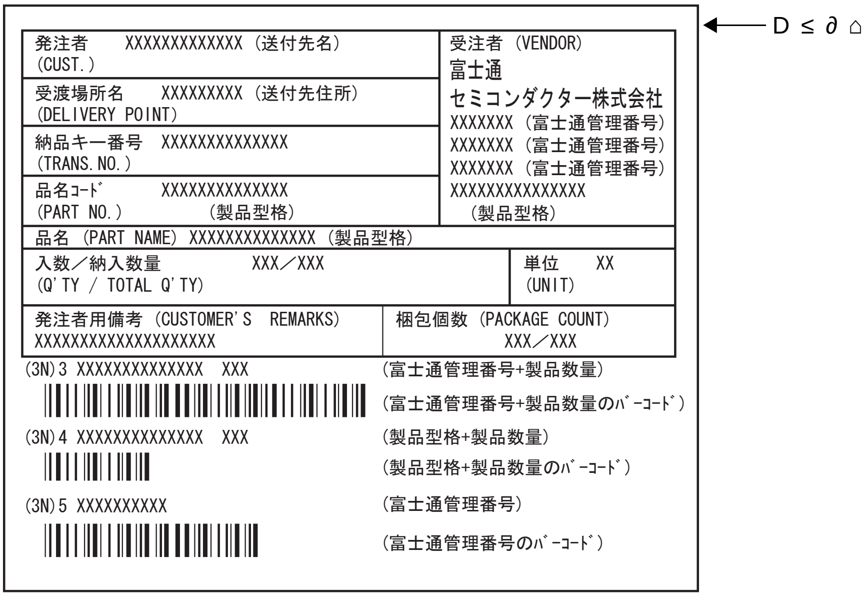
1.3 ≤ ∂ ⌂

c ئى ₈ ⌂ · ≤ · ⅜ ╒ ⅍ (ₔ └ ∑ ∦ Ω ╒ ↓ └ ₧ ” , „ , ≥ ╒ ⌂ , ¯ ɳ)

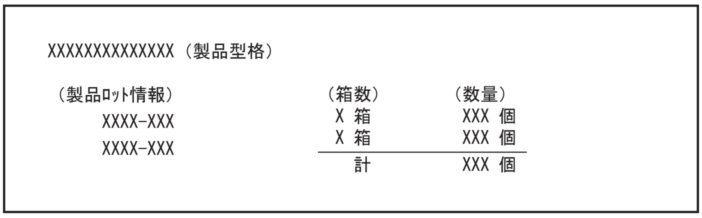
[C-3 ≤ ∂ ⌂ (50mm Ö 100mm) ﻣ ≤ ∂ ⌂ (20mm Ö 100mm)]


XXXXXXXXXXXXXX （顧客製品型格　又は、富士通製品型格）
（鉛フリーマーク） G Pb
(3N)1 XXXXXXXXXXXXXX XXX
（上記製品型格+製品数量のバーコード）
QC PASS
(3N)2 XXXXXXXXXX XXXXXX （検査　済）
（富士通管理番号のバーコード）
XXX pcs （製品数量）
XXXXXXXXXXXXXX （顧客製品型格　又は、富士通製品型格）
（上記製品型格のバーコード）
XXXX/XX/XX（包装年月日） ASSEMBLED IN xxxxx
XXXXXXXXXXXXXXX （顧客製品型格　又は、富士通製品型格）
（富士通管理番号のバーコード）
XX/XX
（包装追番）
XXXX-XXX XXX
XXXX-XXX XXX
XXXXXXXXXX （富士通管理番号）
（製品ロット情報＋製品数量）
XXXXXXXXXXXXXX （特記事項）

j -A [D ≤ ∂ ⌂] (100mm Ö 100mm)


発注者 XXXXXXXXXXXXX （送付先名）
（CUST.）
受渡場所名 XXXXXXXXX （送付先住所）
（DELIVERY POINT）
納品キー番号 XXXXXXXXXXXXXX
（TRANS.NO.）
品名コード XXXXXXXXXXXXXX
（PART NO.） （製品型格）
受注者（VENDOR）
富士通
セミコンダクター株式会社
XXXXXXX（富士通管理番号）
XXXXXXX（富士通管理番号）
XXXXXXX（富士通管理番号）
XXXXXXXXXXXXXXX
（製品型格）
品名（PART NAME） XXXXXXXXXXXXXX（製品型格）
入数／納入数量 XXX／XXX
（Q'TY / TOTAL Q'TY）
単位 XX
（UNIT）
発注者用備考（CUSTOMER'S REMARKS）
XXXXXXXXXXXXXXXXXXXXX
梱包個数（PACKAGE COUNT）
XXX／XXX
(3N)3 XXXXXXXXXXXXXX XXX （富士通管理番号+製品数量）
（富士通管理番号+製品数量のバーコード）
(3N)4 XXXXXXXXXXXXXX XXX （製品型格+製品数量）
（製品型格+製品数量のバーコード）
(3N)5 XXXXXXXXXX （富士通管理番号）
（富士通管理番号のバーコード）

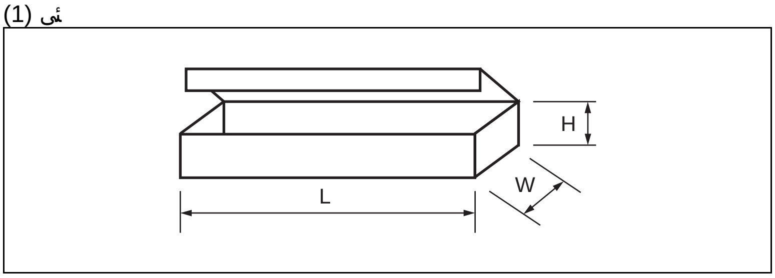
j -B


XXXXXXXXXXXXXX（製品型格）
（製品ロット情報） （箱数） （数量）
XXXX-XXX X 箱 XXX 個
XXXX-XXX X 箱 XXX 個
計 XXX 個

(注意事項) 発送状況により , 外装箱製品表示Ⅱ -A, B は貼付されない場合があります。

1.4 جي

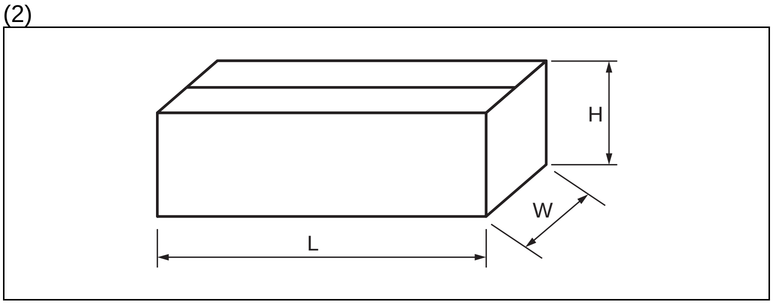
(1) ئى



L	W	H
540	125	75

(単位：mm)

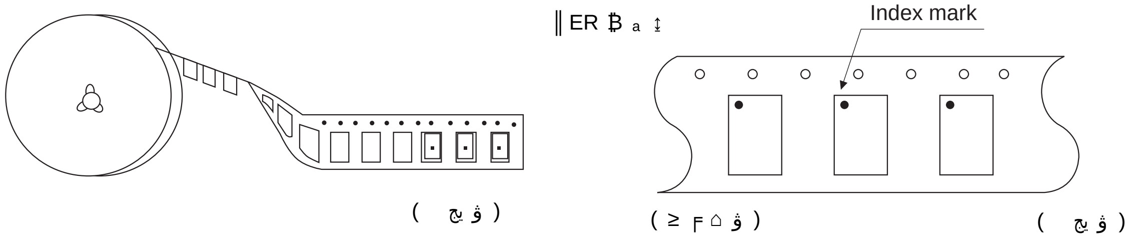
(2)



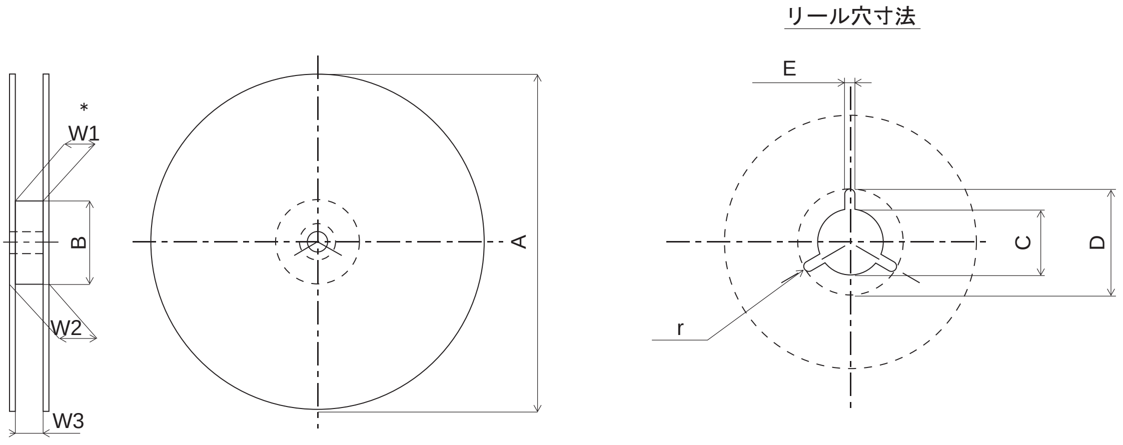
L	W	H
565	270	180

(単位：mm)

2.2 IC ”



2.3 ≥ ╒ ⌂ ”



*：ハブ部の幅寸法

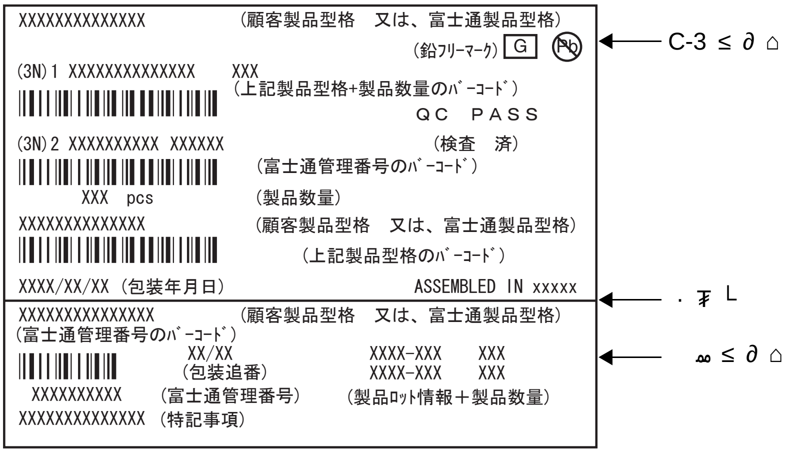
ﻢ° mm

≥ ╒ ⌂ No	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Ω ╒ ↨	8	12		16		24		32		44		56	12	16	24
A	254 ° 2	254 ° 2	330 ° 2	254 ° 2	330 ° 2	254 ° 2	330 ° 2	330 ° 2							
B	100^{+2}_{-0}							100^{+2}_{-0}	150^{+2}_{-0}	100^{+2}_{-0}	150^{+2}_{-0}	100^{+2}_{-0}	100 ° 2		
C	13 ° 0.2												$13^{+0.5}_{-0.2}$		
D	21 ° 0.8												$20.5^{+1}_{-0.2}$		
E	2 ° 0.5														
W1	8.4^{+2}_{-0}	12.4^{+2}_{-0}		16.4^{+2}_{-0}		24.4^{+2}_{-0}		32.4^{+2}_{-0}		44.4^{+2}_{-0}		56.4^{+2}_{-0}	12.4^{+1}_{-0}	16.4^{+1}_{-0}	$24.4^{+0.1}_{-0}$
W2	14.4 џ ΰ	18.4 џ ΰ		22.4 џ ΰ		30.4 џ ΰ		38.4 џ ΰ		50.4 џ ΰ		62.4 џ ΰ	18.4 џ ΰ	22.4 џ ΰ	30.4 џ ΰ
W3	7.9 10.9	11.9 15.4		15.9 19.4		23.9 27.4		31.9 35.4		43.9 47.4		55.9 59.4	12.4 14.4	16.4 18.4	24.4 26.4
r	1.0														

2.5 ≤ ∂ ⌂

c ئ ₈ ⌂ · ≤ · ⅜ ╒⅍ (ə ᒪ ∑ ꭍ Ω ╒ ↓ ᒪPts ” , „ , ≥ ╒ ⌂ , ‾ ɳ)

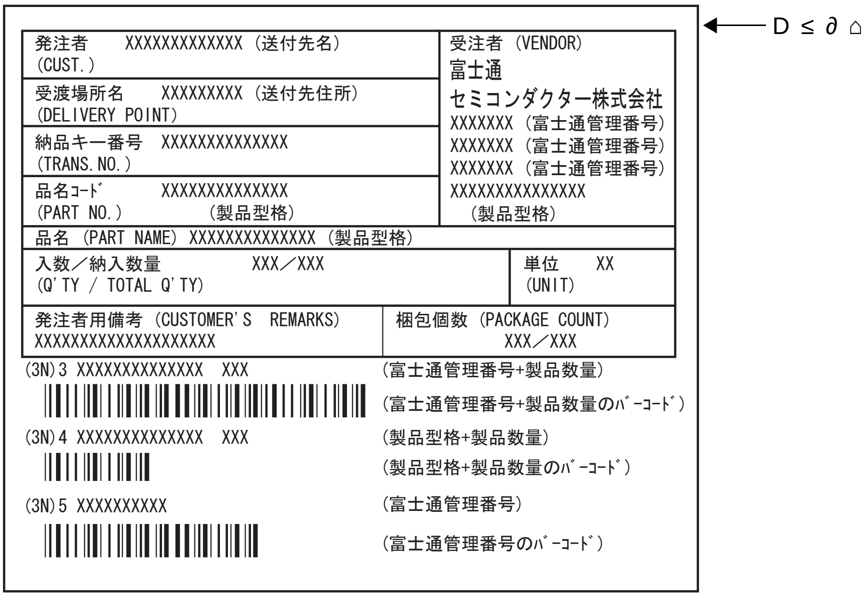
[C-3 ≤ ∂ ⌂ (50mm Ö 100mm) ₘ ≤ ∂ ⌂ (20mm Ö 100mm)]



XXXXXXXXXXXXXX （顧客製品型格 又は、富士通製品型格）
（鉛ﾌﾘｰﾏｰｸ） G Pb
(3N)1 XXXXXXXXXXXXXX XXX
（上記製品型格+製品数量のﾊﾞｰｺｰﾄﾞ）
QC PASS
(3N)2 XXXXXXXXXX XXXXXX （検査 済）
（富士通管理番号のﾊﾞｰｺｰﾄﾞ）
XXX pcs （製品数量）
XXXXXXXXXXXXXX （顧客製品型格 又は、富士通製品型格）
（上記製品型格のﾊﾞｰｺｰﾄﾞ）
XXXX/XX/XX（包装年月日） ASSEMBLED IN xxxxx

XXXXXXXXXXXXXXX （顧客製品型格 又は、富士通製品型格）
（富士通管理番号のﾊﾞｰｺｰﾄﾞ）
XX/XX （包装追番） XXXX-XXX XXX
XXXX-XXX XXX
XXXXXXXXXX （富士通管理番号） （製品ﾛｯﾄ情報＋製品数量）
XXXXXXXXXXXXXX（特記事項）

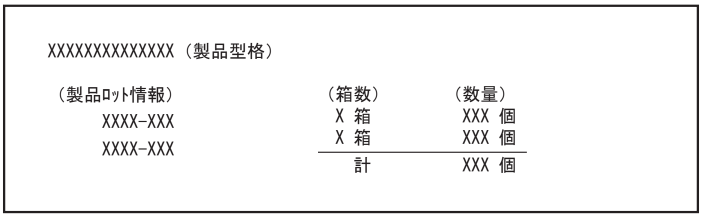
j -A [D ≤ ∂ ⌂] (100mm Ö 100mm)



発注者 XXXXXXXXXXXXX（送付先名） (CUST.)	受注者 (VENDOR) 富士通 セミコンダクター株式会社 XXXXXXX（富士通管理番号） XXXXXXX（富士通管理番号） XXXXXXX（富士通管理番号） XXXXXXXXXXXXXXX （製品型格）
受渡場所名 XXXXXXXXX（送付先住所） (DELIVERY POINT)	
納品キー番号 XXXXXXXXXXXXXX (TRANS.NO.)	
品名ｺｰﾄﾞ XXXXXXXXXXXXXX (PART NO.) （製品型格）	
品名 (PART NAME) XXXXXXXXXXXXXX（製品型格）	
入数／納入数量 XXX／XXX (Q'TY / TOTAL Q'TY)	単位 XX (UNIT)
発注者用備考 (CUSTOMER'S REMARKS) XXXXXXXXXXXXXXXXXXXX	梱包個数 (PACKAGE COUNT) XXX／XXX

(3N)3 XXXXXXXXXXXXXX XXX （富士通管理番号+製品数量）
（富士通管理番号+製品数量のﾊﾞｰｺｰﾄﾞ）
(3N)4 XXXXXXXXXXXXXX XXX （製品型格+製品数量）
（製品型格+製品数量のﾊﾞｰｺｰﾄﾞ）
(3N)5 XXXXXXXXXX （富士通管理番号）
（富士通管理番号のﾊﾞｰｺｰﾄﾞ）

j -B



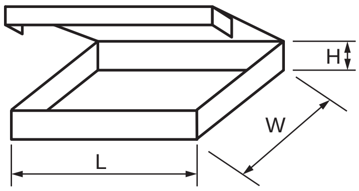
XXXXXXXXXXXXXX（製品型格）

（製品ﾛｯﾄ情報）	（箱数）	（数量）
XXXX-XXX	X 箱	XXX 個
XXXX-XXX	X 箱	XXX 個
	計	XXX 個

(注意事項) 発送状況により , 外装箱製品表示Ⅱ -A, B は貼付されない場合があります。

2.6 جي

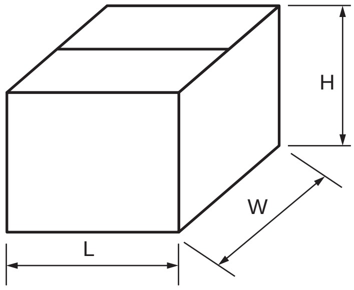
(1) ئى



Ω ╒ ↨	L	W	H
12, 16	365	345	40
24, 32			50
44			65
56			75

(単位 : mm)

(2)



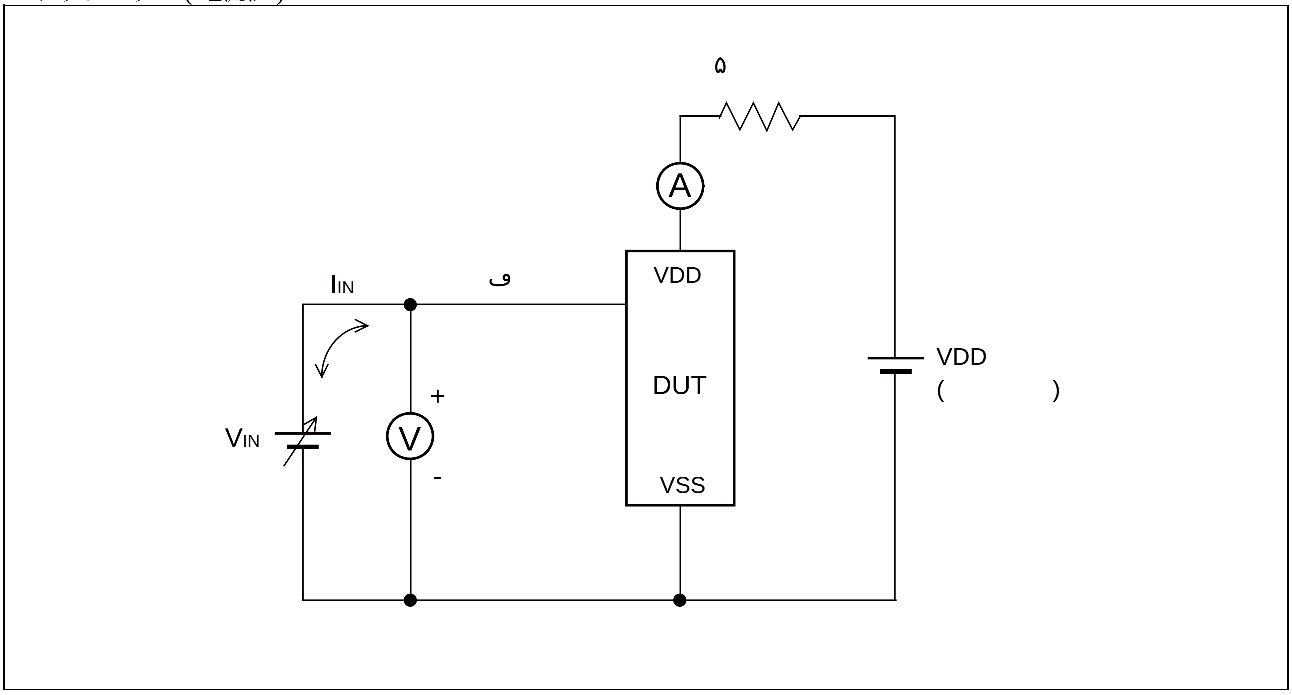
L	W	H
415	400	315

(単位 : mm)

■ ESD ║ ≤№% ₈ № ↕

	DUT	چ
ESD HBM (人体帯電モデル) JESD22-A114 準拠	MB85RC128APNF-G-JNE1	＋ 2000 V 以上 － 2000 V 以下
ESD MM (マシンモデル) JESD22-A115 準拠		＋ 200 V 以上 － 200 V 以下
ESD CDM(デバイス帯電モデル) JESD22-C101 準拠		—
ラッチアップ (パルス電流注入法) JESD78 準拠		—
ラッチアップ (電源過電圧法) JESD78 準拠		—
ラッチアップ (電流法) Proprietary method		—
ラッチアップ (C-V 法) Proprietary method		—

・ ラッチアップ (電流法)



(注意事項) V_{IN} の電圧を徐々に増加させ , I_{IN} を最大 300 mA まで流し込みます (または流し出します)。
I_{IN} ＝± 300 mA まで , ラッチアップが発生しないことを確認します。
ただし , I/O に特別な規格があり I_{IN} を 300 mA とすることができない場合は , その特別な規格値まで電圧レベルをあげます。

富士通セミコンダクター株式会社
ī 222-0033
[illegible] 2-10-23 [illegible]
http://jp.fujitsu.com/fsl/

[illegible]
0120-198-610
[illegible] 9 17 ([illegible])
PHS [illegible]
[illegible]

[illegible]

[illegible]