



= Preliminary =

AK4616**24bit 3ch/5ch Audio CODEC with Mic Amplifier****概 要**

AK4616は3ch ADCと5ch DACを内蔵する24bit オーディオCODECです。アナログ入力は差動/シングルエンドに対応した入力セクタ付きステレオADCに加え、ガイダンス音声等の入力用モノラルADCを内蔵します。デジタルボリュームを内蔵した高特性な5chDACは105dBのダイナミックレンジを実現しシングルエンドでアナログ出力されます。Audio DSP と組み合わせることで、カーオーディオシステムを容易に構成することができます。48ピンLQFPパッケージに実装され、基板スペースを削減します。

特 長

- 2ch ADC
 - サンプリング周波数: 8kHz~48kHz
 - 4 System in / 1 out (差動x3, シングルエンドx1)
 - ADC S/N: 99dB, S/ (N+D): 88dB
 - I/Fフォーマット: 前詰め, I²S or TDM
- 1ch ADC モノラルオーディオ入力用
 - サンプリング周波数: 8kHz~48kHz
 - ADC S/N: 97dB, S/ (N+D): 87dB
 - I/Fフォーマット: 前詰め, I²S or TDM
- 4ch DAC
 - サンプリング周波数: 8kHz~48kHz
 - DAC S/N: 105dB, S/ (N+D): 95dB
 - I/Fフォーマット: 前詰め, 後詰め (16bit, 20bit, 24bit), I²S or TDM
- モノラルDAC
 - サンプリング周波数: 8kHz~48kHz
 - DAC S/N: 107dB, S/ (N+D): 100dB
 - I/Fフォーマット: 前詰め, 後詰め (16bit, 20bit, 24bit), I²S or TDM
- マイクインタフェース
 - 差動入力
 - プログラマブル ゲイン (+33dB ~ +15dB and 0dB, 3dB step)
 - 低ノイズ マイクバイアス
- デジタルプロセス
 - DAC チャンネル独立デジタルボリューム (0dB ~ -127dB, 0.5dB step)
 - モノラルオーディオ入力ミキシング、ADC チャンネル独立デジタルボリューム (0dB~-127dB, 0.5dB step)
 - ソフトミュート
- マスタクロック
 - 256fs, 384fs, 512fs
- μ Pインタフェース: I²C-slave
- 電源電圧
 - アナログ電源: A3V31, A3V32 = 3.0V ~ 3.6V (typ.3.3V)
 - デジタル電源1: D3V3 = 3.0V ~ 3.6V (typ.3.3V)
 - デジタル電源2: D1V8 = 1.7 ~ 1.9V (typ.1.8V)
- 動作温度: -40°C ~ 85°C
- パッケージ: 48-pin LQFP

■ ブロック図

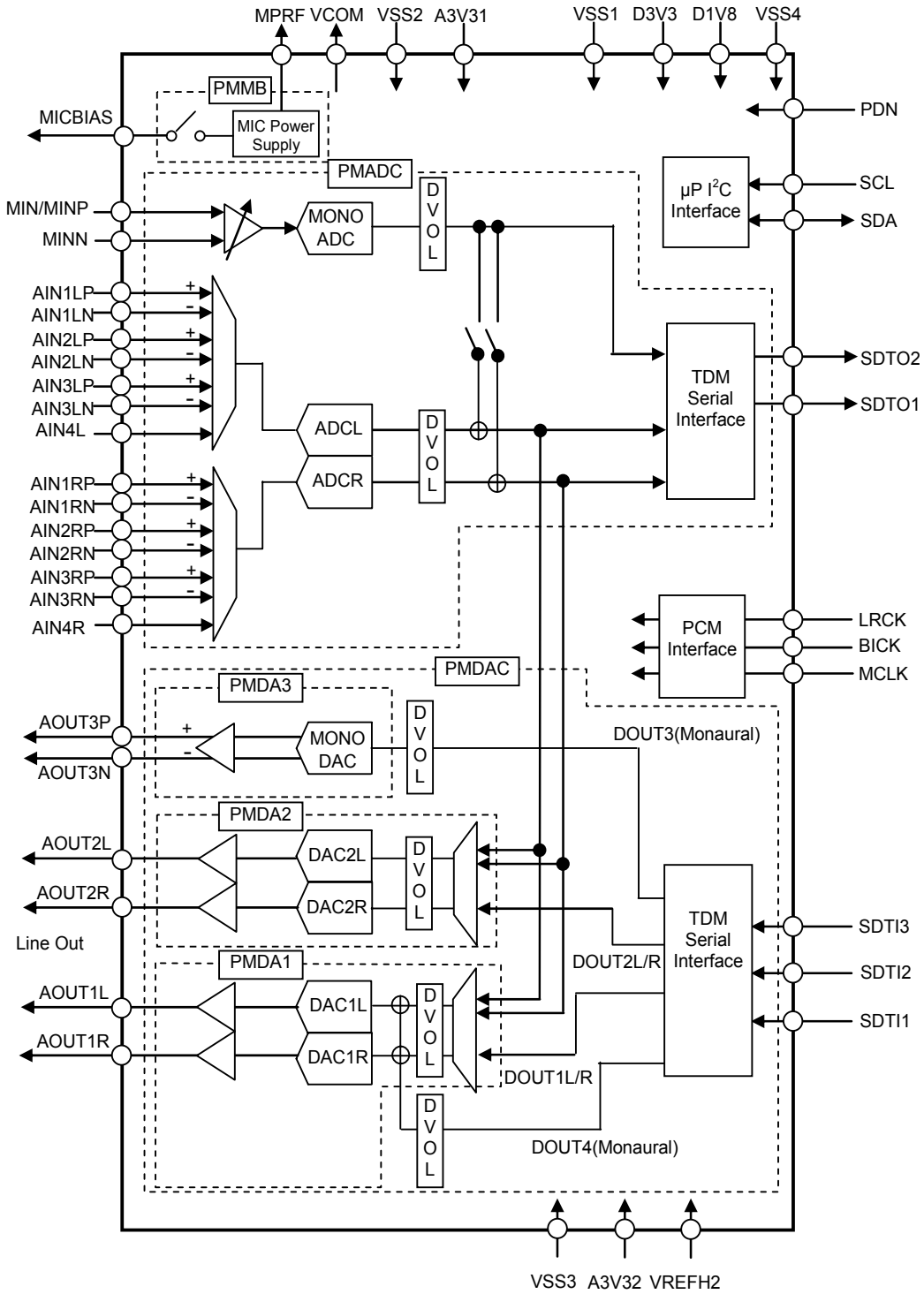


Figure 1. ブロック図

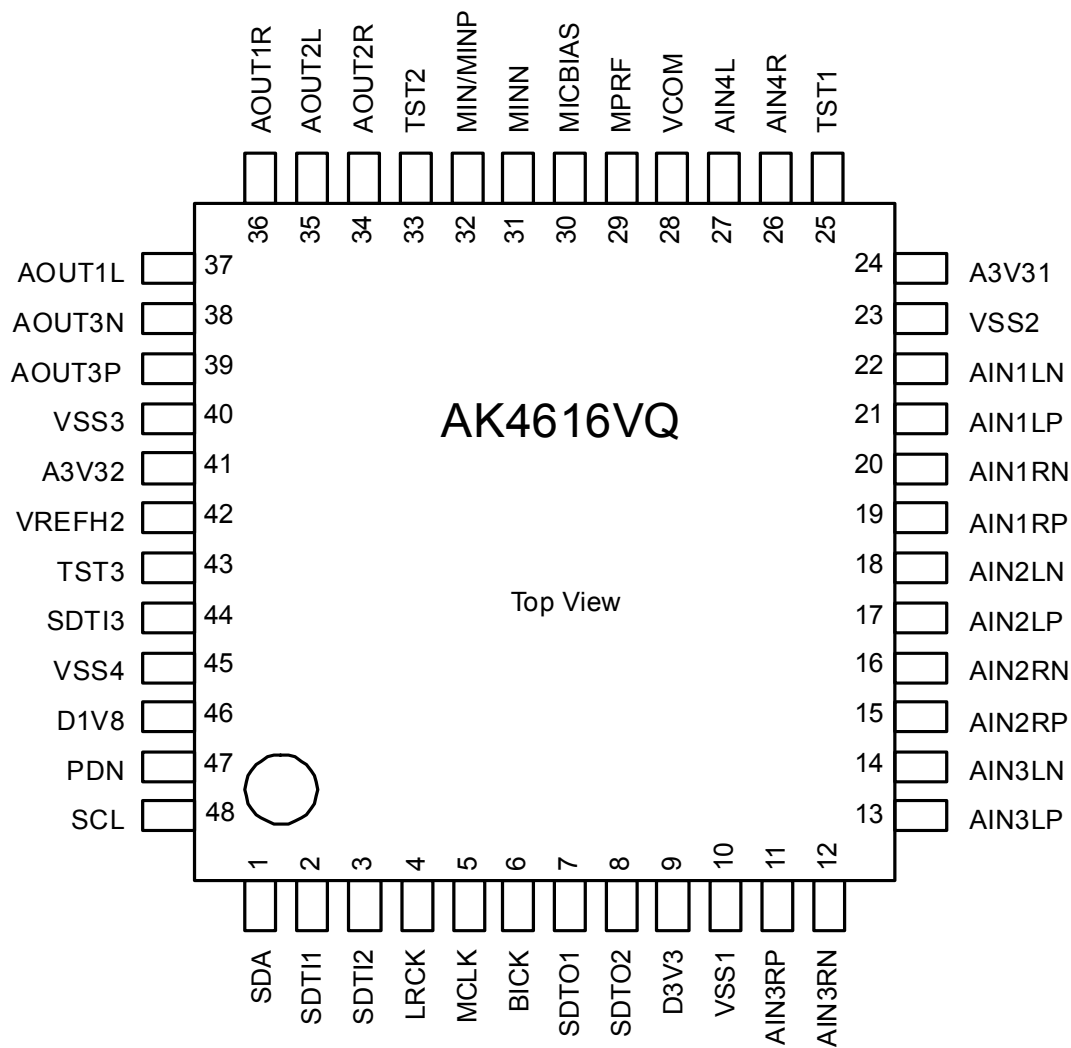
■ オーダリングガイド

AK4616VQ
AKD4616

-40 ~ +85°C
評価ボード

48pin LQFP(0.5mm pitch)

■ ピン配置



ピン／機能

No.	Pin Name	I/O	Function
1	SDA	I/O	Control Data Input Pin
2	SDTI1	I	Audio Serial Data Input 1 Pin
3	SDTI2	I	Audio Serial Data Input 2 Pin
4	LRCK	I	Input Channel Clock Pin
5	MCLK	I	External Master Clock Input Pin
6	BICK	I	Audio Serial Data Clock Pin
7	SDTO1	O	Audio Serial Data Output 1 Pin
8	SDTO2	O	Audio Serial Data Output 2 Pin
9	D3V3	-	Digital Power Supply Pin, 3.0V~3.6V
10	VSS1	-	Ground Pin, 0V
11	AIN3RP	I	Rch Analog Positive Input 3 Pin
12	AIN3RN	I	Rch Analog Negative Input 3 Pin
13	AIN3LP	I	Lch Analog Positive Input 3 Pin
14	AIN3LN	I	Lch Analog Negative Input 3 Pin
15	AIN2RP	I	Rch Analog Positive Input 2 Pin
16	AIN2RN	I	Rch Analog Negative Input 2 Pin
17	AIN2LP	I	Lch Analog Positive Input 2 Pin
18	AIN2LN	I	Lch Analog Negative Input 2 Pin
19	AIN1RP	I	Rch Analog Positive Input 1 Pin
20	AIN1RN	I	Rch Analog Negative Input 1 Pin
21	AIN1LP	I	Lch Analog Positive Input 1 Pin
22	AIN1LN	I	Lch Analog Negative Input 1 Pin
23	VSS2	-	Ground Pin, 0V
24	A3V31	-	Analog Power Supply Pin, 3.0V~3.6V
25	TST1	-	This pin must be connected to A3V31 pin.
26	AIN4R	I	Rch Analog Input 4 Pin
27	AIN4L	I	Lch Analog Input 4 Pin
28	VCOM	O	Common Voltage Output Pin, A3V31x1/2 Large external capacitor around 1 μ F is used to reduce power-supply noise.
29	MPRF	O	Output Pin for Ripple Filter of MICBIAS Circuit Connect 1.0 μ F capacitor to VSS2. Outputs A3V31 during initial reset.
30	MICBIAS	O	Microphone bias. Outputs Hi-Z during initial reset.
31	MINN	I	Microphone Negative input pin (MDIF bit = "1")
32	MIN	I	Single-ended Analog Input pin (MDIF bit = "0")
	MINP	I	Microphone Positive input pin (MDIF bit = "1")
33	TST2	-	This pin must be connected to VSS3 pin.
34	AOUT2R	O	Rch Analog Output 2 Pin
35	AOUT2L	O	Lch Analog Output 2 Pin
36	AOUT1R	O	Rch Analog Output 1 Pin
37	AOUT1L	O	Lch Analog Output 1 Pin
38	AOUT3N	O	Analog Negative Output 3 Pin
39	AOUT3P	O	Analog Positive Output 3 Pin
40	VSS3	-	Ground Pin, 0V
41	A3V32	-	Analog Power Supply Pin, 3.0V~3.6V
42	VREFH2	I	Positive Voltage Reference Input Pin, AVDD2
43	TST3	-	This pin must be connected to VSS4 pin.
44	SDTI3	I	Audio Serial Data Input 3 Pin
45	VSS4	-	Ground Pin, 0V
46	D1V8	-	Digital Power Supply Pin, 1.7V~1.9V
47	PDN	I	Power-Down & Reset Pin When "L", the AK4616 is powered-down and the control registers are reset to default state.
48	SCL	I	Control Data Clock Pin

Note 1. 全てのデジタル入力ピンはフローティングにしないで下さい。

■ 使用しないピンの処理について

使用しない入出力ピンは下記の設定を行い、適切に処理して下さい。

Classification	Pin Name	Setting
Analog	AIN3RP, AIN3RN, AIN3LP, AIN3LN, AIN2RP, AIN2RN, AIN2LP, AIN2LN, AIN1RP, AIN1RN, AIN1LP, AIN1LN, AIN4R, AIN4L, MINN, MIN/MINP,	オープン
	MPRF, MICBIAS, AOUT2R, AOUT2L, AOUT1R, AOUT1L, AOUT3N, AOUT3P	オープン
Digital	SDA, SDTI1, SDTI2, SDTI3, SCL	VSS2に接続
	SDTO1, SDTO2,	オープン

絶対最大定格

(VSS1 ~ 4 = 0V; Note 2)

Parameter	Symbol	min	max	Unit	
Power Supplies	Analog	A3V31,	-0.3	6.0	V
	Digital1	A3V32	-0.3	6.0	V
	Digital2	D3V3	-0.3	2.5	V
		D1V8			
Input Current (any pins except for supplies)	IIN	-	±10	mA	
Analog Input Voltage	VINA	-0.3	A3V31+0.3	V	
Digital Input Voltage (MCLK, LRCK, BICK, SDTI1-3, PDN, SCL, and SDA pins)	VIND	-0.3	D3V3+0.3	V	
Ambient Temperature (power applied)(Note 3)	Ta	-40	85	°C	
Storage Temperature	Tstg	-65	150	°C	

Note 2. 電圧はすべてグラウンドに対する値です。VSS1 ~ 4 はアナロググラウンドに接続して下さい。

Note 3. 実装されるプリント基板の配線密度100%以上の場合です。

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。
また通常の動作は保証されません。

推奨動作条件

(VSS1 ~ 4 = 0V; Note 2)

Parameter	Symbol	min	typ	max	Unit	
Power Supplies (Note 4)	Analog	A3V31, A3V32	3.0	3.3	3.6	V
	Digital1	D3V3	3.0	3.3	3.6	V
	Digital2	D1V8	1.7	1.8	1.9	V
	Difference	A3V31, A3V32 - D3V3	-0.1	0	+0.1	V

Note 4. A3V31, A3V32, D3V3, D1V8の立ち上げシーケンスを考える必要はありません。各電源はPDN pin = "L" の状態で立ち上げ、全ての電源が立ち上がった後、PDN pin = "H" としてください。また、AK4616では全ての電源をONしてください。一部の電源のみOFFすることはできません。(電源OFFとは電源をグラウンドと同電位にするか、あるいはフローティングにすることです。)

I2Cバスと接続して使う場合、周辺デバイスが電源ONの状態ではAK4616のみをOFFにしないでください。A3V31, A3V32は同じ電源に接続してください。

注意: 本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。

アナログ特性

(Ta=25°C; A3V31, A3V32=D3V3=3.3V, D1V8=1.8V, VSS1 ~ 4 =0V, BICK=64fs; Signal frequency 1kHz;
Measurement frequency = 20Hz~20kHz @fs=48kHz; Unless otherwise specified.)

MIC AMP		min	typ	max	Unit
Input Resistance		40			kΩ
Gain	MGAIN[2:0]bits=0h		0		dB
	MGAIN[2:0]bits=1h		15		dB
	MGAIN[2:0]bits=2h		18		dB
	MGAIN[2:0]bits=3h		21		dB
	MGAIN[2:0]bits=4h		24		dB
	MGAIN[2:0]bits=5h		27		dB
	MGAIN[2:0]bits=6h		30		dB
	MGAIN[2:0]bits=7h		33		dB
MIC BIAS					
Bias Output Voltage	Load current = 0mA		2.46		V
	Load current = 1mA		2.32		V
Load Resistance		2			kΩ
Load Capacitance				30	pF
Stereo ADC Analog Input Characteristics					
Resolution				24	Bits
S/(N+D) (-1dBFS, Differential inputs)		80	88		dB
DR (-60dBFS with A-weighted, Differential inputs)		89	99		dB
S/N (A-weighted, Differential inputs)		89	99		dB
Interchannel Isolation			110		dB
Interchannel Gain Mismatch			0	0.5	dB
Gain Drift			20	-	ppm/°C
Input Voltage	Single-ended (AIN=0.81x AVDD1)	2.40	2.67	2.94	Vpp
	Differential (AIN=±0.81x AVDD1)	±2.40	±2.67	2.94	Vpp
Input Resistance		40			kΩ
Power Supply Rejection (Note 5)			70		dB
Monaural ADC Analog Input Characteristics (Single-ended inputs)					
Resolution				24	Bits
S/(N+D) (-1dBFS)	MGAIN[2:0]bits=0h(0dB)		87		dB
	MGAIN[2:0]bits=3h(+21dB)		80		dB
DR (-60dBFS with A-weighted)	MGAIN[2:0]bits=0h(0dB)		97		dB
	MGAIN[2:0]bits=3h(+21dB)		85		dB
S/N (A-weighted)	MGAIN[2:0]bits=0h(0dB)		97		dB
	MGAIN[2:0]bits=3h(+21dB)		85		dB
Gain Drift			20	-	ppm/°C
Input Voltage	Single-ended (AIN=0.81x AVDD1)		2.67		Vpp
	Differential (AIN=±0.81x AVDD1)		±2.67		Vpp
Power Supply Rejection (Note 5)			70		dB
DAC1, 2 Analog Output Characteristics (Single-ended outputs)					
Resolution				24	Bits
S/(N+D) (0dBFS)		85	95		dB
DR (-60dBFS with A-weighted)		100	105		dB
S/N (A-weighted) (Note 6)		100	105		dB
Interchannel Isolation			100		dB
Interchannel Gain Mismatch (Note 7)			0	0.7	dB
Gain Drift			20	-	ppm/°C
Output Voltage	AOUT=0.61x VREFH2	1.80	2.00	2.20	Vpp
Load Resistance (AC Load)		5			kΩ
Load Capacitance				30	pF
Power Supply Rejection (Note 5)			70		dB

DAC3 Analog Output Characteristics (Differential outputs)				
Resolution			24	Bits
S/(N+D) (0dBFS)		100		dB
DR (-60dBFS with A-weighted)		107		dB
S/N (A-weighted)	100	107		dB
Gain Drift		20	-	ppm/°C
Output Voltage	AOUT=0.62x VREFH2		±2.06	Vpp
Load Resistance (AC Load)	5			kΩ
Load Capacitance			30	pF
Power Supply Rejection (Note 5)		70		dB

Note 5. VREFH2を+3.3Vに固定して、A3V31, A3V32, D3V3に1kHz, 50mVppの正弦波を重畳した場合。

Note 6. 22Hz~22kHzでのCCIR468-Un-weighted データは 102.2dB(typ)です。σ = 0.42dB.

Note 7. 全ての出力ピン間での値です。(AOUT1L/R, AOUT2L/R)。

Parameter	min	typ	max	Unit
Power Supplies				
Power Supply Current				
Normal Operation (PDN pin = "H")				
A3V31+A3V32		22	33	mA
D3V3		1	2	mA
D1V8		3	6	mA
Power-down mode				
(PDN pin = "L") (Note 8)				
A3V31+A3V32+D3V3+D1V8		10	200	μA

Note 8. パワーダウンモード。クロックを含む全てのデジタル入力ピンをVSS1に固定した場合の値です。

フィルタ特性(fs=48kHz)						
(Ta= -40 ~ +85°C; A3V31, A3V32= D3V3=3.0~ 3.6V, D1V8 =1.7~ 1.9V)						
Parameter		Symbol	min	typ	max	Unit
ADC Digital Filter (Decimation LPF):						
Passband (Note 9)	±0.16dB	PB	0	-	18.8	kHz
	-0.66dB		-	21.1	-	kHz
	-1.1dB		-	21.7	-	kHz
	-6.9dB		-	24.1	-	kHz
Stopband (Note 9)		SB	28.4	-	-	kHz
Passband Ripple		PR	-	-	±0.1	dB
Stopband Attenuation		SA	73	-	-	dB
Group Delay (Note 10)		GD	-	18.4	-	1/fs
Group Delay Distortion		ΔGD	-	0	-	μs
ADC Digital Filter (HPF):						
Frequency Response (Note 9)	-3.0dB	FR	-	3.7	-	Hz
	-0.5dB		-	10.9	-	Hz
	-0.1dB		-	24.0	-	Hz
DAC Digital Filter (LPF):						
Passband (Note 9)	±0.06dB	PB	0	-	21.8	kHz
	-6.0dB		-	24.0	-	kHz
Stopband (Note 9)		SB	26.2	-	-	kHz
Passband Ripple		PR	-	-	±0.06	dB
Stopband Attenuation		SA	54	-	-	dB
Group Delay Distortion		ΔGD	-	0	-	μs
Group Delay (Note 10)		GD	-	23	-	1/fs
DAC Digital Filter + Analog Filter:						
Frequency Response (Note 11)	20kHz	FR	-	-0.1	-	dB

Note 9. 各振幅特性の周波数はfs(システムサンプリングレート)に比例します。例えば、fs=48kHz時の場合ADCの-1.0dBにおけるPassband $0.454 \times fs$ です。DACの±0.06dBにおけるPassbandは $0.45412 \times fs$ です。

Note 10. デジタルフィルタによる遅延演算で、アナログ信号が入力されてから両チャンネルの24bitデータがADC出力レジスタにセットされるまでの時間です。DAC部は24bitデータが入力レジスタにセットされてからアナログ信号が出力されるまでの時間です。

Note 11. 1kHzを基準にした値です。

DC特性

(Ta=-40°C~+85°C; A3V31, A3V32= D3V3=3.0~ 3.6V;D1V8 =1.7~1.9V)

Parameter	Symbol	min	typ	max	Unit
High-Level Input Voltage (MCLK, LRCK, BICK, SDTI1-3, PDN, SCL, SDA pins)	VIH	70% D3V3	-	-	V
Low-Level Input Voltage (MCLK, LRCK, BICK, SDTI1-3, PDN, SCL, SDA pins)	VIL	-	-	30% D3V3	V
High-Level Output Voltage (SDTO1-2 pins: Iout=-100μA)	VOH	D3V3-0.5	-	-	V
Low-Level Output Voltage (SDTO1-2 pins: Iout= 100μA)	VOL	-	-	0.5	V
(SDA pin: Iout= 3mA)	VOL	-	-	0.4	V
Input Leakage Current	Iin	-	-	±10	μA

スイッチング特性

(Ta=-40~+85°C; A3V31, A3V32= D3V3=3.0~ 3.6V; D1V8=1.7~ 1.9V; C_L=20pF; unless otherwise specified)

Parameter	Symbol	min	typ	max	Unit
Master Clock Timing					
External Clock					
256fs:	fCLK	2.048		12.288	MHz
Pulse Width Low	tCLKL	32			ns
Pulse Width High	tCLKH	32			ns
384fs:	fCLK	3.072		18.432	MHz
Pulse Width Low	tCLKL	22			ns
Pulse Width High	tCLKH	22			ns
512fs:	fCLK	4.096		24.576	MHz
Pulse Width Low	tCLKL	16			ns
Pulse Width High	tCLKH	16			ns
LRCK Timing (Slave mode)					
Stereo mode (TDM bit = "0")					
LRCK frequency	fs	8		48	kHz
Duty Cycle	Duty	45		55	%
TDM256 mode (TDM bit = "1")					
LRCK frequency	fs	8		48	kHz
"H" time	tLRH	1/256fs			ns
"L" time	tLRL	1/256fs			ns
Audio Interface Timing (Slave mode)					
Stereo mode (TDM bit = "0")					
BICK Period	tBCK	324			ns
BICK Pulse Width Low	tBCKL	130			ns
Pulse Width High	tBCKH	130			ns
LRCK Edge to BICK "↑" (Note 12)	tLRB	20			ns
BICK "↑" to LRCK Edge (Note 12)	tBLR	20			ns
LRCK to SDTO(MSB) (Except I ² S mode)	tLRS			80	ns
BICK "↓" to SDTO	tBSD			80	ns
SDTI Hold Time	tSDH	50			ns
SDTI Setup Time	tSDS	50			ns
TDM256 mode (TDM bit = "1")					
BICK Period	tBCK	81			ns
BICK Pulse Width Low	tBCKL	33			ns
Pulse Width High	tBCKH	33			ns
LRCK Edge to BICK "↑" (Note 12)	tLRB	23			ns
BICK "↑" to LRCK Edge (Note 12)	tBLR	23			ns
SDTO Setup time BICK "↑"	tBSS	6			ns
SDTO Hold time BICK "↑"	tBSH	5			ns
SDTI Hold Time	tSDH	10			ns
SDTI Setup Time	tSDS	10			ns

Note 12. この規格値はLRCKのエッジとBICKの“↑”が重ならないように規定しています。

Parameter	Symbol	min	typ	max	Unit
Control Interface Timing (I²C Bus):					
SCL Clock Frequency	fSCL	-		400	kHz
Bus Free Time Between Transmissions	tBUF	1.3		-	μs
Start Condition Hold Time (prior to first clock pulse)	tHD:STA	0.6		-	μs
Clock Low Time	tLOW	1.3		-	μs
Clock High Time	tHIGH	0.6		-	μs
Setup Time for Repeated Start Condition	tSU:STA	0.6		-	μs
SDA Hold Time from SCL Falling (Note 13)	tHD:DAT	0		-	μs
SDA Setup Time from SCL Rising	tSU:DAT	0.1		-	μs
Rise Time of Both SDA and SCL Lines	tR	-		1.0	μs
Fall Time of Both SDA and SCL Lines	tF	-		0.3	μs
Setup Time for Stop Condition	tSU:STO	0.6		-	μs
Pulse Width of Spike Noise Suppressed by Input Filter	tSP	0		50	ns
Capacitive load on bus	Cb	-		400	pF
Power-down & Reset Timing					
PDN Pulse Width (Note 14)	tPD	150			ns
PDN “↑” to SDTO valid (Note 15)	tPDV		1059		1/fs

Note 13. データは最低300ns (SCLの立ち下がり時間)の間保持されなければなりません。

Note 14. 電源投入時はPDN pin を“L” にすることでリセットがかかります。150ns以上のPDN pin = “L”パルスでリセットがかかります。30ns以下のPDN pin = “L”パルスではリセットはかかりません。

Note 15. 内部パワーダウンが解除されてからのLRCKの立ち上がりの回数です。内部パワーダウンはダミーコマンド入力の後、解除されます。

Note 16. I²C-busはNXP B.V.の商標です。

■ タイミング波形

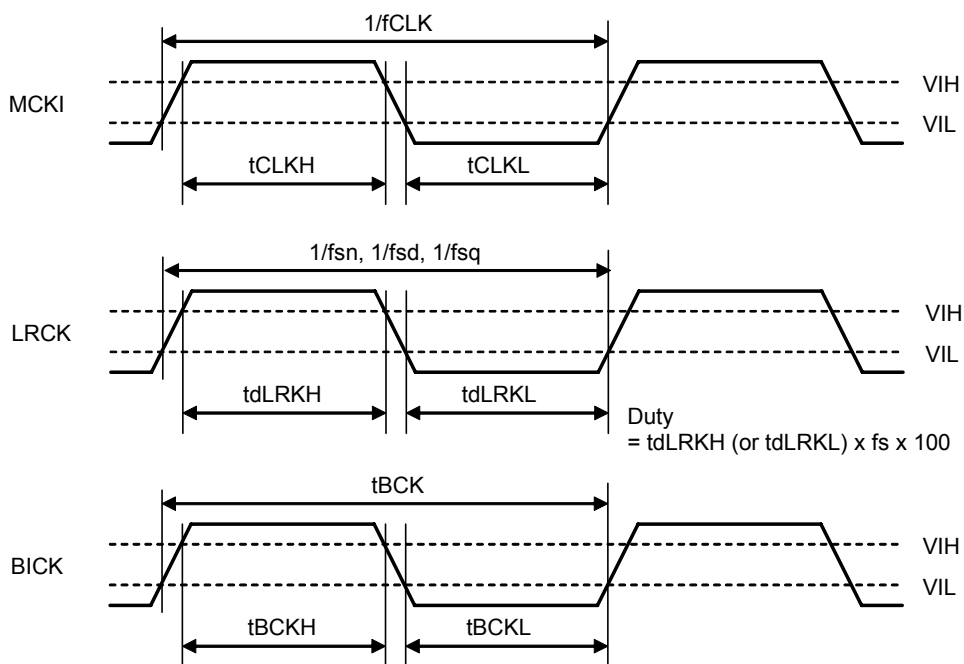


Figure 2. クロックタイミング (TDM bit = "0" & Slave mode)

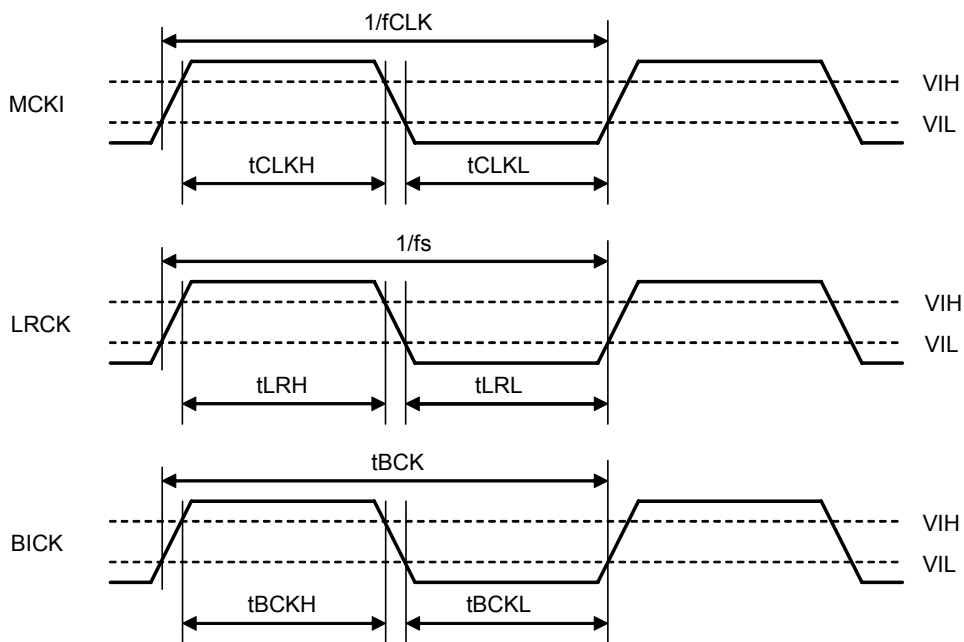


Figure 3. クロックタイミング (Except TDM bit = "0" & Slave mode)

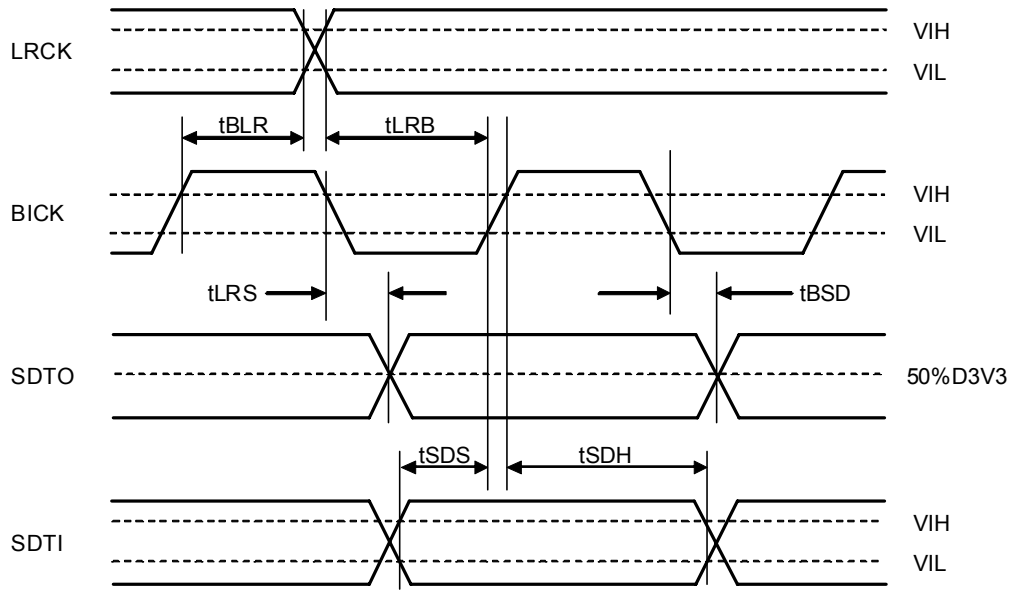


Figure 4. オーディオインタフェースタイミング (TDM bit = “0” & Slave mode)

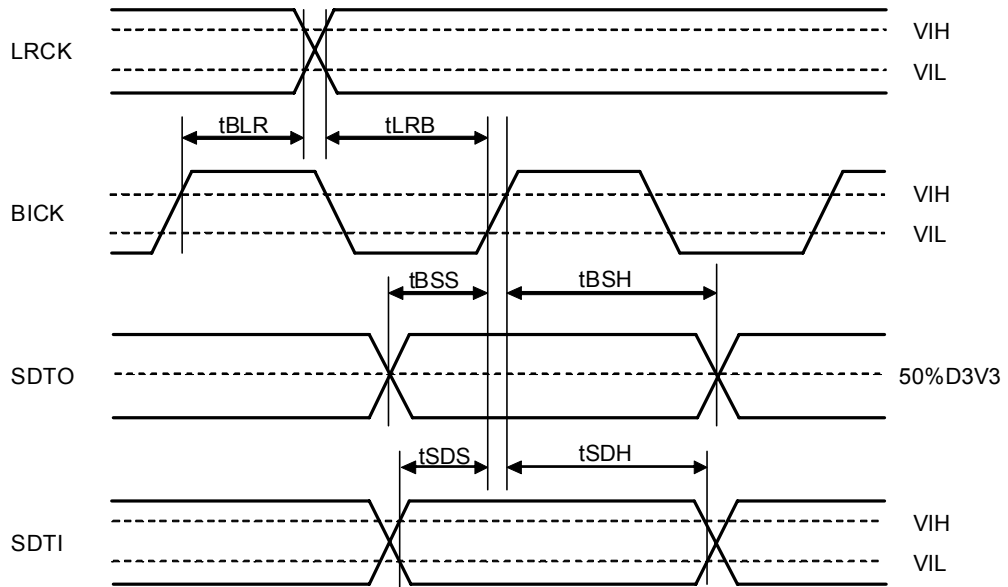


Figure 5. オーディオインタフェースタイミング (Except TDM bit = “0” & Slave mode)

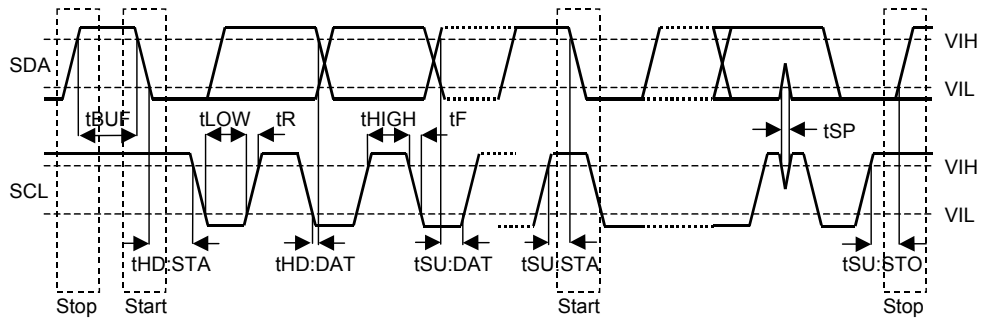


Figure 6. I²Cバスタイミング

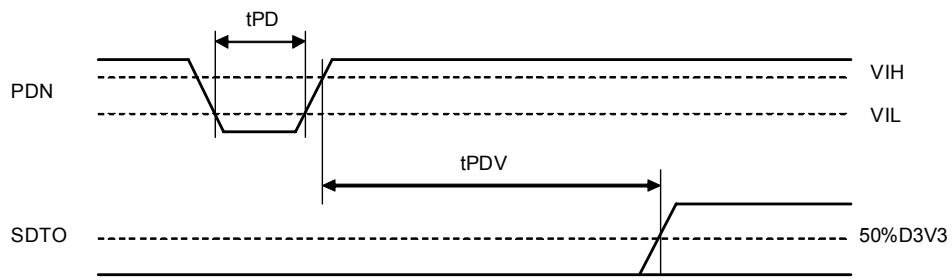


Figure 7. パワーダウン&リセットタイミング

動作説明

■ システムクロック

スレーブモード時に必要なクロックは、MCLK, LRCK, BICK です。MCLKとLRCKは同期する必要はありませんが位相を合わせる必要はありません。電源ON等のリセット解除時(PDN pin = “↑”)はMCLK, LRCK, BICKが入力されるまでパワーダウン状態になります。

通常動作時にクロックの供給が停止して再度クロックが供給された場合、出力に異音が発生する可能性がありますので、異音が問題になる場合は外部でミュートしてください。

LRCK	MCLK (MHz)			BICK (MHz)
fs	256fs	384fs	512fs	64fs
8.0kHz	2.0480	3.0720	4.0960	0.5120
16.0kHz	4.0960	6.1440	8.1920	1.0240
32.0kHz	8.1920	12.2880	16.3840	2.0480
44.1kHz	11.2896	16.9344	22.5792	2.8224
48.0kHz	12.2880	18.4320	24.5760	3.0720

Table 1. システムクロック例

■ 入力セクタ

AK4616はADCの4chステレオ入力セクタ、モノラルADCミキシングスイッチ、DAC1/2 入力セクタを内蔵します。ADC用の入力セクタは4:1でAIN1-0 bits (Table 2)で設定します。モノラルADCとミキシングスイッチはMOMIX bit で設定します (Table 3)。ADCとモノラルADCのミキシング信号が0dBを超えると出力はフルスケールでクリップします。このクリッピングを避けるためにADCまたはモノラルADCのボリュームを調整してください。DAC1, DAC2の入力セクタはDACIN bitで設定します (Table 4)。

AIN1 bit	AIN0 bit	Input Selector
0	0	AIN1L /AIN1R
0	1	AIN2L /AIN2R
1	0	AIN3L /AIN3R
1	1	AIN4L /AIN4R

(default)

Table 2. ADC入力セクタ

MOMIX bit	Monaural ADC mixing
0	Off
1	On

(default)

Table 3. ADC & モノラルADC ミキシングスイッチ

DACIN bit	Input Selector
0	ADC
1	DOUT L/R

(default)

Table 4. DAC1/DAC2 入力セクタ

* DACIN bit = “0”の時、ADCの出力はDACのデジタル入力に接続されます。この場合、SDTI1-2 pinsの入力データは無視されます。ループバックモードでのSDTOオーディオフォーマットはループバックモード0/1/2/3の時モード3で、ループバックモード4の時モード4になります (Table 5)。TDM mode ではDACIN bitを“1”に設定してください。

[入力セクタ切り替えシーケンス]

スイッチングノイズを避けるためミュート機能をONにしてからADC入力セクタの切り替えを行ってください (SADATL/R7-0 bits)。 (Figure 8)

1. チャンネル切り替えの前に、ミュートをかける
2. チャンネル切り替えを行う。
3. ミュートを解除する。

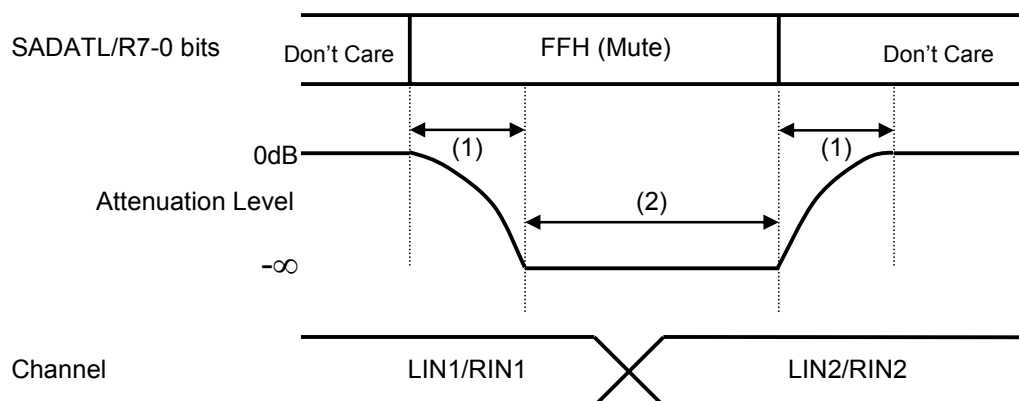


Figure 8. 入力チャンネル切り替えシーケンス例

Note:

- (1) ADATS1-0 bitsで設定したサイクルで $-\infty$ までアテネーションされます。 (Table 11)
- (2) チャンネル切り替えを行う場合には、(2)の区間内にチャンネル切り替えを行ってください。(2)の区間はチャンネル間のDC差を吸収する必要があるため、200ms程度を要します。

スイッチングノイズを避けるためモノラルADC出力をミュートしてからADCミキシングスイッチの切り替えを行ってください (MADAT7-0 bits)。 (Figure 9)

1. チャンネル切り替えの前に、ミュートをかける
2. チャンネル切り替えを行う。
3. ミュートを解除する。

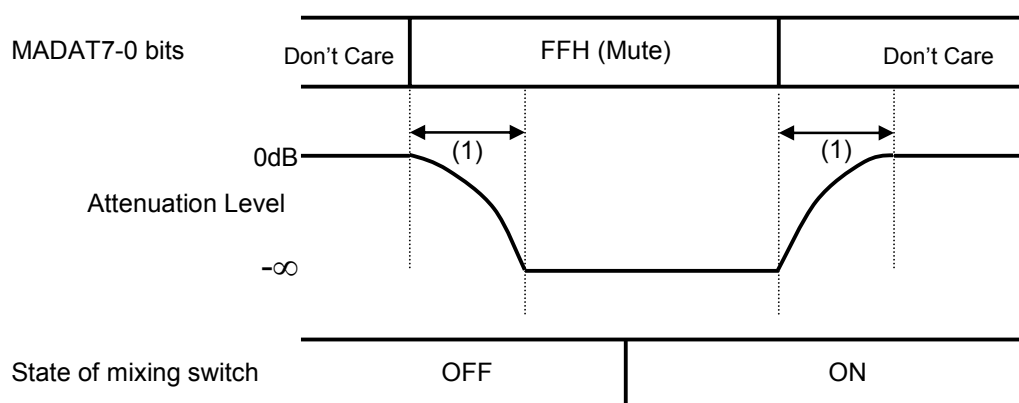


Figure 9. 入力チャンネル切り替えシーケンス例

Note:

- (1) ADATS1-0 bitsで設定したサイクルで $-\infty$ までアテネーションされます。 (Table 11)

スイッチングノイズを避けるためミュート機能をONにしてからDAC1、DAC2の入力セクタの切り替えを行ってください (DAATS1-0 bits)。 (Figure 10)

1. チャンネル切り替えの前に、ミュートをかける
2. チャンネル切り替えを行う。
3. ミュートを解除する。

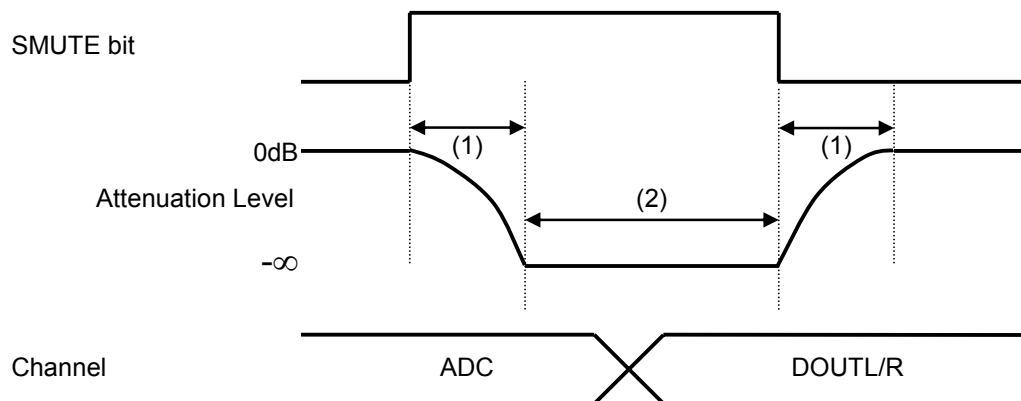


Figure 10. Input channel switching sequence example

Note:

- (1) DAATS1-0 bitsで設定されたサイクルで $-\infty$ までアテネーションされます。(Table 10)
- (2) チャンネル切り替えを行う場合には、(2)の区間内にチャンネル切り替えを行ってください。(2)の区間はチャンネル間のDC差を吸収する必要があるため、200ms程度を要します。

■ デジタルHPF

ADCはDCオフセットキャンセルのためにデジタルHPFを内蔵します。HPFのカットオフ周波数は、 $f_s=48\text{kHz}$ の時 3.7Hzでサンプリングレート(f_s) に比例します。

■ オーディオインターフェースフォーマット

(1) Stereo Mode

TDM bit = “0” のとき、10種類のデータフォーマット(Table 5)がDIF2-0 bitで選択できます。全モードともMSBファースト、2’sコンプリメントのデータフォーマットで、SDTO1-2はBICKの立ち下がりで出力され、SDTI1-3はBICKの立ち上がりでラッチされます。

SDTI pinの入力フォーマットのうち、mode 2/3/4/7/8/9を16~20 bitで使った場合はデータの無いLSBには“0”を入力して下さい。

Mode	TDM	DIF2	DIF1	DIF0	SDTO1-2	SDTI1-3	LRCK		BICK	
								I/O		I/O
0	0	0	0	0	24bit, Left justified	16bit, Right justified	H/L	I	$\geq 32f_s$	I
1	0	0	0	1	24bit, Left justified	20bit, Right justified	H/L	I	$\geq 48f_s$	I
2	0	0	1	0	24bit, Left justified	24bit, Right justified	H/L	I	$\geq 48f_s$	I
3	0	0	1	1	24bit, Left justified	24bit, Left justified	H/L	I	$\geq 48f_s$	I
4	0	1	0	0	24bit, I ² S	24bit, I ² S	L/H	I	$\geq 48f_s$	I

(default)

Table 5. オーディオデータフォーマット (Stereo mode)

(2) TDM Mode

TDM bitを設定することによりTDM I/Fフォーマットを使用できます。5種類のデータフォーマットが DIF2-0 bitで選択でき、全モードともMSBファースト、2’sコンプリメントのデータフォーマットで、SDTO1はBICKの立ち上がりで出力され、SDTI1/2はBICKの立ち上がりでラッチされます。

TDM256 Mode ($f_s=48\text{kHz}$)は TDM bit = “1” で選択できます(Table 6)。SDTO1 pin には全ADC (3ch)のデータが出力されます。SDTO2 pin は“L”出力です。SDTI1 pinには全DAC (6ch)のデータを入力します。SDTI2-3 pinへの入力データは無視されます。BICKは256fs固定、LRCKの“H”幅、“L”幅は1/256fs(min)です。

Mode	TDM	DIF2	DIF1	DIF0	SDTO1-2	SDTI1-3	LRCK		BICK	
								I/O		I/O
5	1	0	0	0	24bit, Left justified	16bit, Right justified	↑	I	256fs	I
6	1	0	0	1	24bit, Left justified	20bit, Right justified	↑	I	256fs	I
7	1	0	1	0	24bit, Left justified	24bit, Right justified	↑	I	256fs	I
8	1	0	1	1	24bit, Left justified	24bit, Left justified	↑	I	256fs	I
9	1	1	0	0	24bit, I ² S	24bit, I ² S	↓	I	256fs	I

Table 6. オーディオデータフォーマット (TDM256 mode)

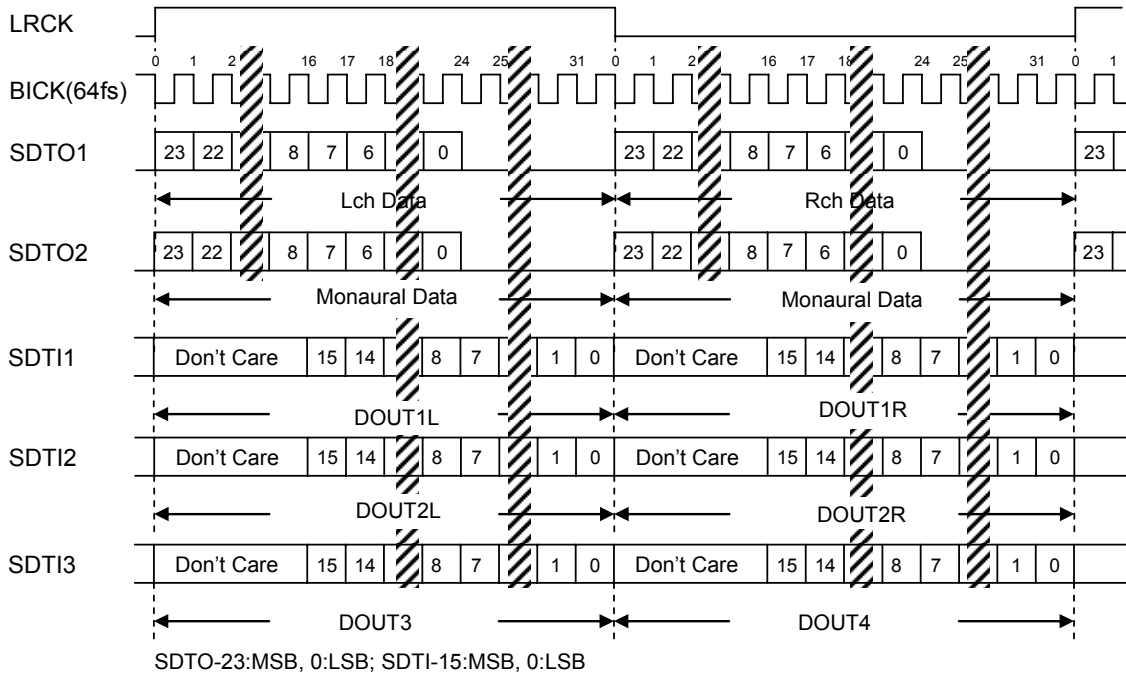


Figure 11. Mode 0 タイミング (Stereo Mode)

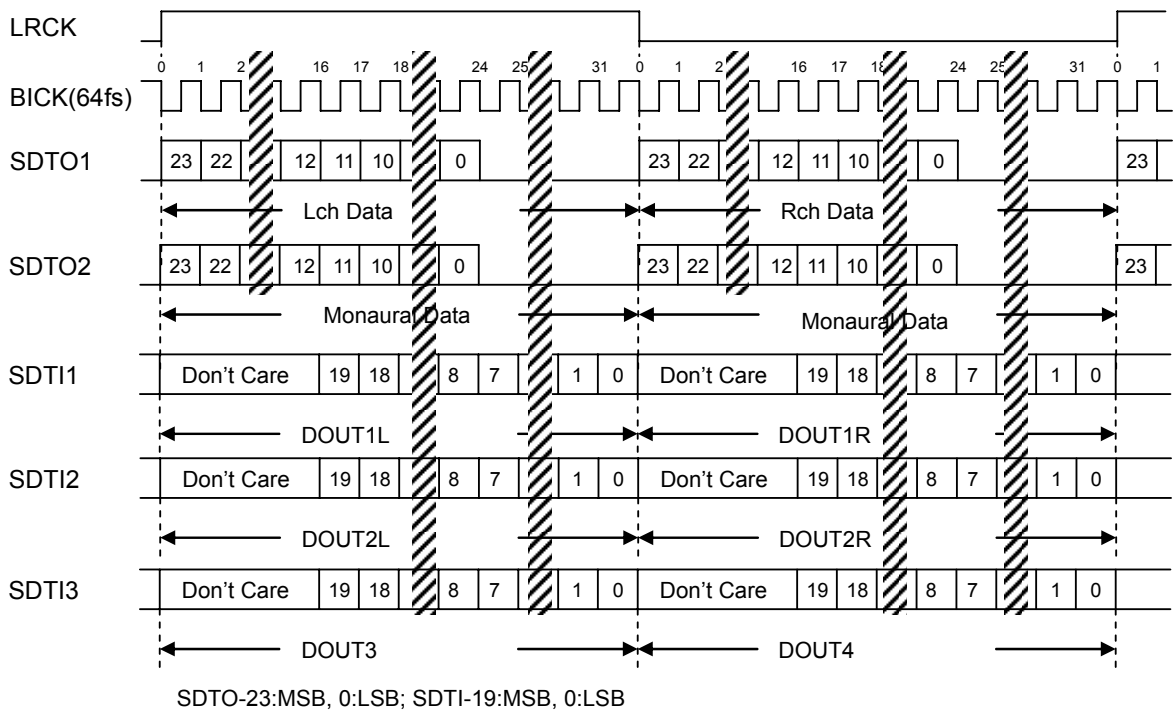


Figure 12. Mode 1 タイミング (Stereo Mode)

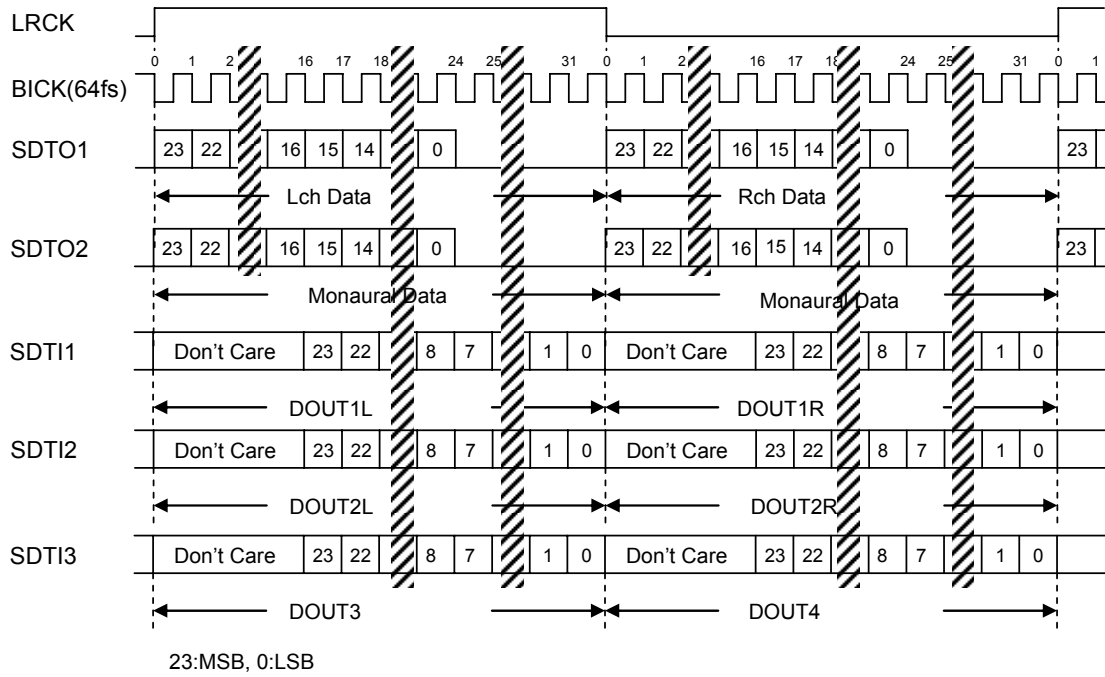


Figure 13. Mode 2 タイミング (Stereo Mode)

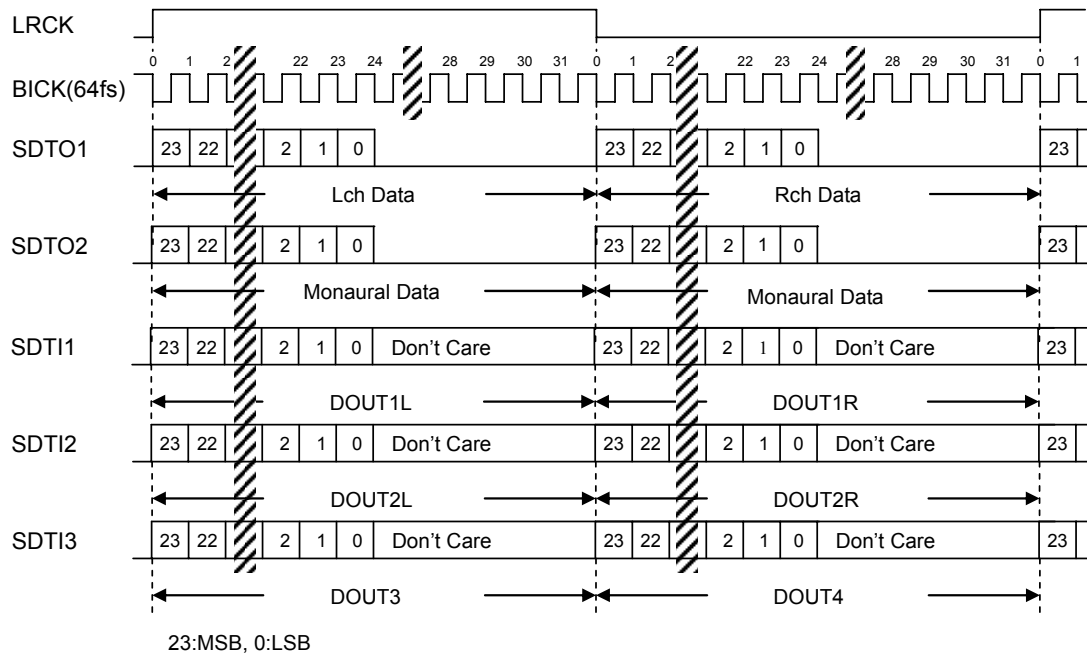


Figure 14. Mode 3 タイミング (Stereo Mode)

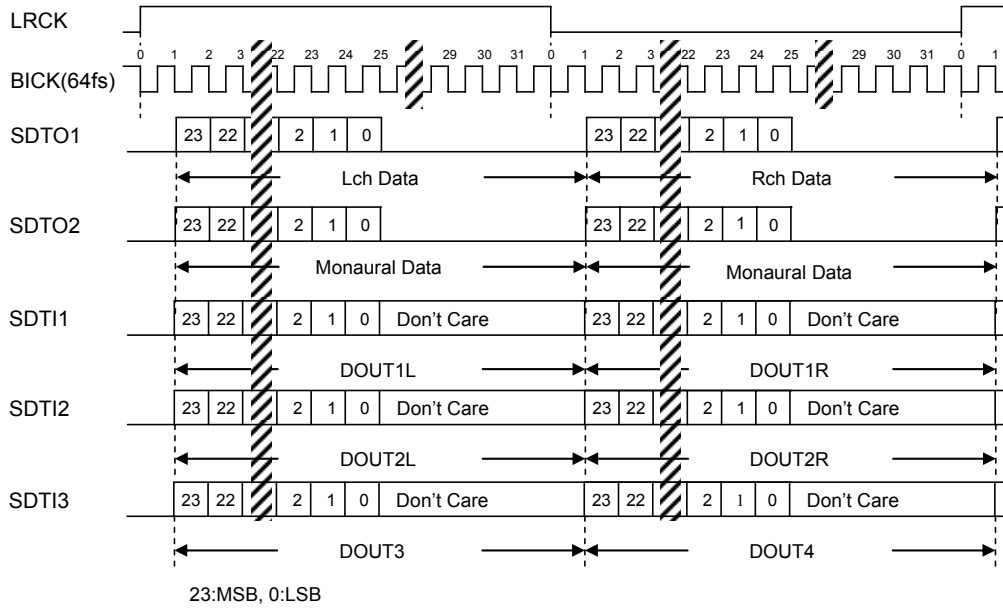


Figure 15. Mode 4 タイミング (Stereo Mode)

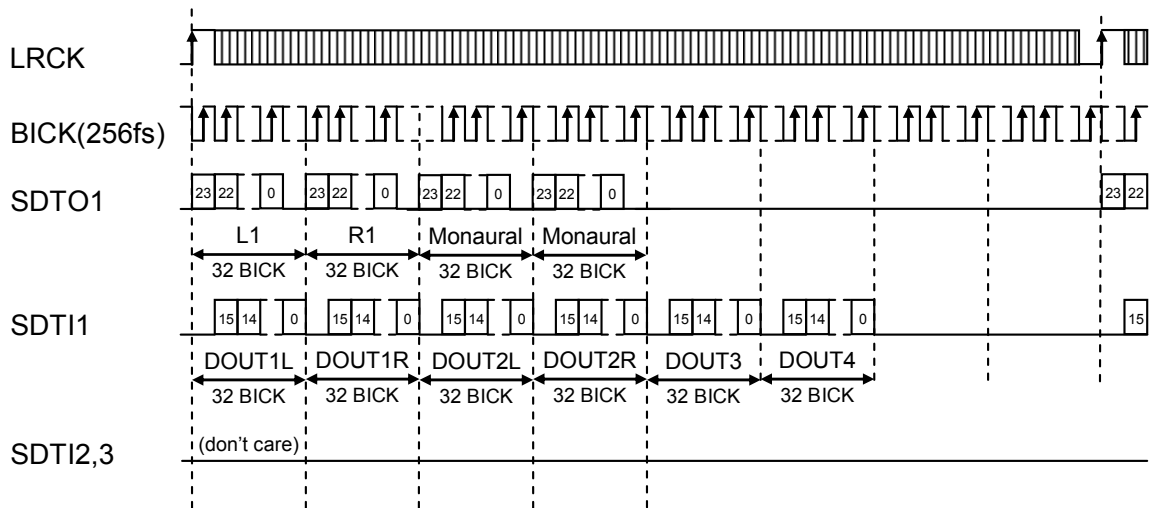


Figure 16. Mode 5 タイミング (TDM256 Mode)

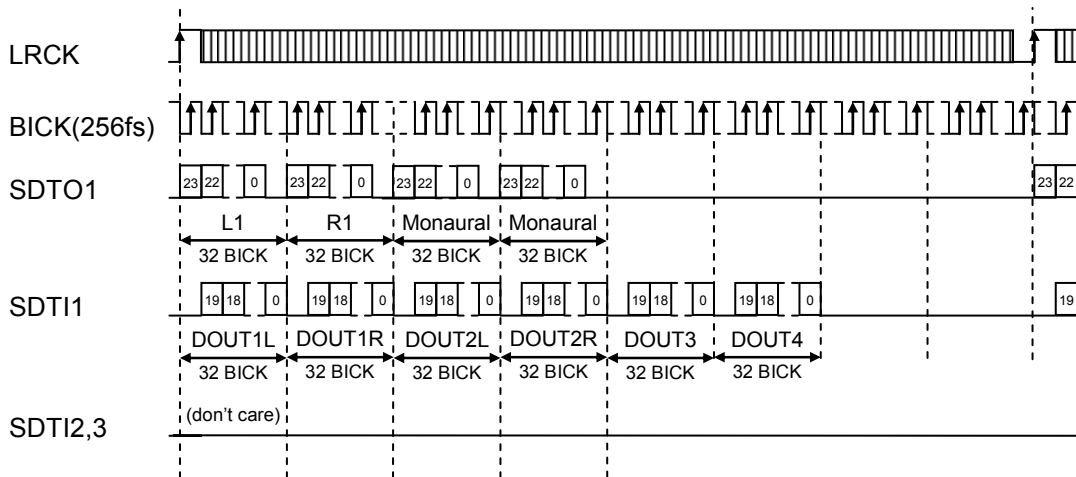


Figure 17. Mode 6 タイミング (TDM256 Mode)

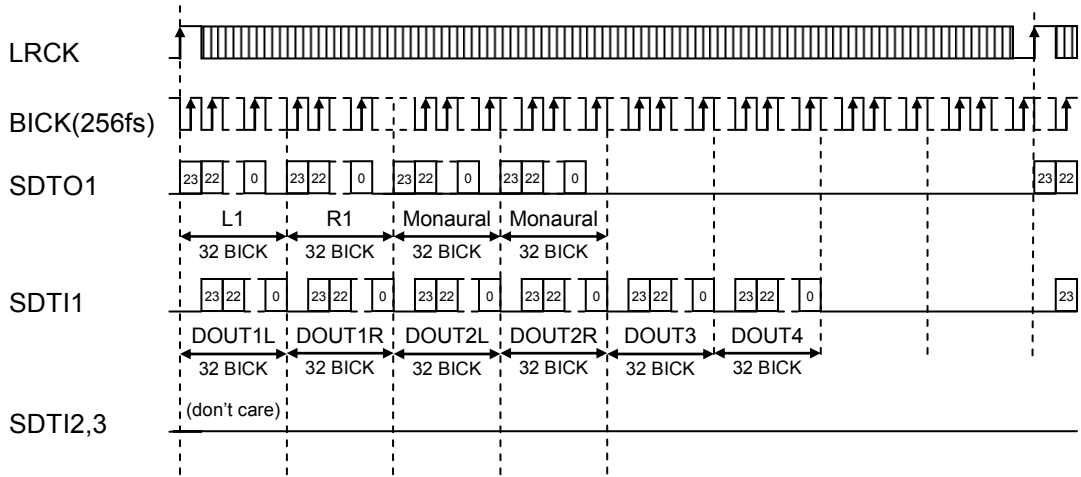


Figure 18. Mode 7 タイミング (TDM256 Mode)

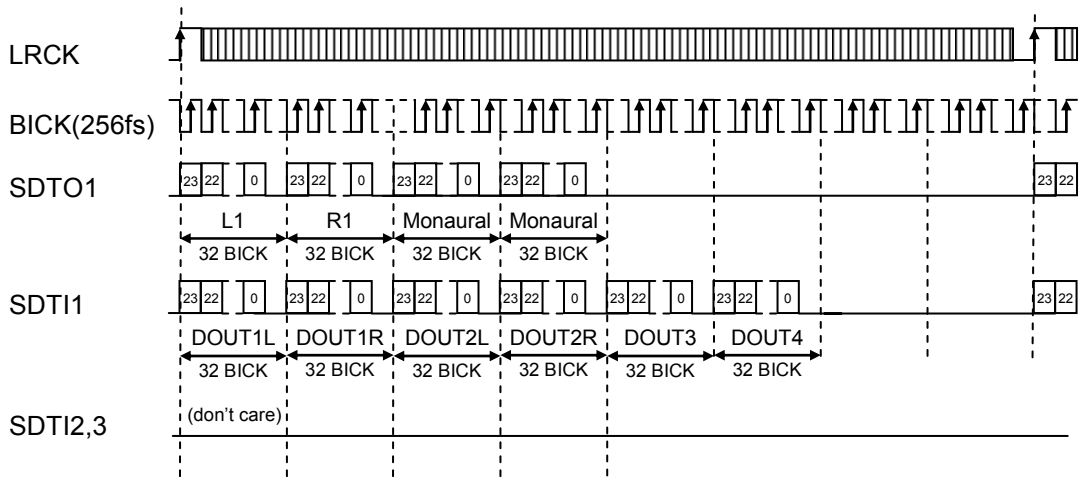


Figure 19. Mode 8 タイミング (TDM256 Mode)

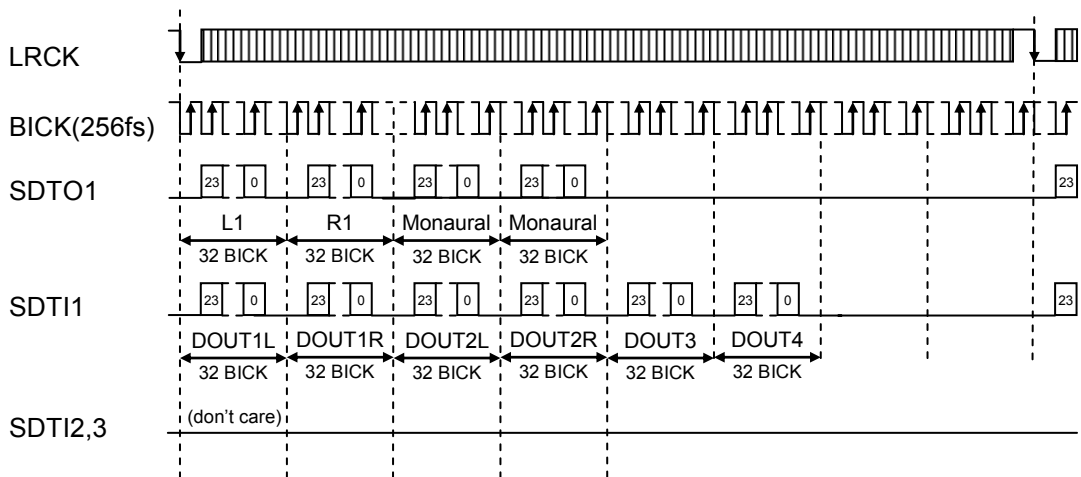


Figure 20. Mode 9 タイミング (TDM256 Mode)

■ デジタルボリューム機能

AK4616はチャンネル独立デジタルボリューム(256レベル, 0.5dBステップ)を内蔵しています。DAC1, DAC2, MONODAC3, ADC, MONOADCに対してそれぞれDAATL1/R1 7-0 bit, DAATL2/R2 7-0 bit, DAAT3 7-0 bit, SADATL/R 7-0 bit, MADAT 7-0 bitで設定します([Table 7](#))。

DAATL1/R17-0bits DAATL2/R27-0 bits DAAT37-0 bits	Attenuation Level	
00H	+0dB	(default)
01H	-0.5dB	
02H	-1.0dB	
⋮	⋮	
7DH	-62.5dB	
7EH	-63.0dB	
7FH	-63.5dB	
⋮	⋮	
FEH	-127.0dB	
FFH	MUTE ($-\infty$)	

Table 7. DACデジタルボリュームの減衰量

SADATL/R 7-0 bits MADAT 7-0 bits	Attenuation Level	
00H	+0dB	(default)
01H	-0.5dB	
02H	-1.0dB	
⋮	⋮	
7DH	-62.5dB	
7EH	-63.0dB	
7FH	-63.5dB	
⋮	⋮	
FEH	-127.0dB	
FFH	MUTE ($-\infty$)	

Table 8. ADCデジタルボリュームの減衰量

AK4616はDAC1L/1RにDOUT4の出力を加えるモノラルミキシング機能を持っています。(Figure 21) DAAT47-0 bits のデフォルト設定はMUTE (FFH) です。DOUT1とDOUT4のミキシング信号が0dBを超えると出力はフルスケールでクリップします。このクリッピングを避けるためにDAC1L/RまたはDOUT4のボリュームを調整してください。

DAAT4 7-0 bits	Attenuation Level
00H	+0dB
01H	-0.5dB
02H	-1.0dB
⋮	⋮
7DH	-62.5dB
7EH	-63.0dB
7FH	-63.5dB
⋮	⋮
FEH	-127.0dB
FFH	MUTE (-∞) (default)

Table 9. DOUT4デジタルボリュームの減衰量

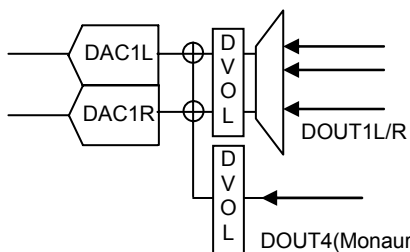


Figure 21. モノラルミキシングブロック

デジタルボリューム(DAAT17-0, DAAT27-0, DAAT37-0, DAAT47-0 bits と SADATL/R 7-0, MADAT7-0 bits)の遷移時間はDAATS1-0 bits とADATS1-0 bits で設定します(Table 10, Table 11)。Mode1/2/3では設定値間の遷移はソフト遷移です。したがって、遷移中にスイッチングノイズは発生しません。

Mode	DAATS1	DAATS0	ATT speed
0	0	0	4080/fs
1	0	1	2040/fs
2	1	0	510/fs
3	1	1	255/fs

(default)

Table 10. DAAT17-0, DAAT27-0, DAAT37-0, DAAT47-0 bits の遷移時間設定

Mode	ADATS1	ADATS0	ATT speed
0	0	0	4080/fs
1	0	1	2040/fs
2	1	0	510/fs
3	1	1	255/fs

(default)

Table 11. SADATL/R 7-0, MADAT 7-0 bits の遷移時間設定

Mode0の場合、ATT設定間の遷移は4080レベルでソフト遷移します。00H(0dB)からFFH(MUTE)までには4080/fs (85.0ms@fs=48kHz)かかります。PDN pinを“L”にすると、DAAT17-0, DAAT27-0, DAAT37-0, SADATL/R 7-0, MADAT7-0 bits は00Hに、DAAT47-0 bits はFFHに初期化されます。DAAT17-0, DAAT27-0, DAAT37-0, SADATL/R 7-0, MADAT7-0 bits はRSTN bitを“0”にすると一旦00Hになり、DAAT47-0 bits はRSTN bitを“0”にするとFFHになります。これらのビットはRSTN bitを“1”に戻すと設定値に戻っていきます。

■ MIC ゲインアンプ

AK4616はシングルエンド、差動入力に対応したマイク用ゲインアンプを内蔵しています。MDIF bit = “1” の時、MINP/N pinsより差動入力が可能です。入力最大電圧はA3V31に依存します。AVDD=3.3Vの時、シングルエンド入力の最大電圧は2.2Vpp、差動入力の最大電圧は±2.2Vppになります。入力インピーダンスはtyp. 30kΩです。MGAIN2-0 bitsにより、ゲインを設定することができます(Table 12)。動作中にマイクゲインの設定を変更するとポップノイズが発生します。

Mode	MGAIN2	MGAIN1	MGAIN0	Input Gain
0	0	0	0	0dB
1	0	0	1	15dB
2	0	1	0	18dB
3	0	1	1	21dB
4	1	0	0	24dB
5	1	0	1	27dB
6	1	1	0	30dB
7	1	1	1	33dB

(default)

Table 12. MIC Input Gain (typ.)

■ MIC バイアス

AK4616はマイク用の電源を内蔵します。MPRF pin とVSS2 pin の間に1μFのコンデンサを接続してください。PMMP bit = “1” のとき、MICBIAS pin からマイク用の電源を供給することができます。出力電圧はtyp. 2.32Vで、負荷抵抗はmin. 2.0kΩです。(Figure 22)。

PMMP bit	MICBIAS pin
0	Hi-Z
1	Output

(default)

Table 13. MICBIAS pin

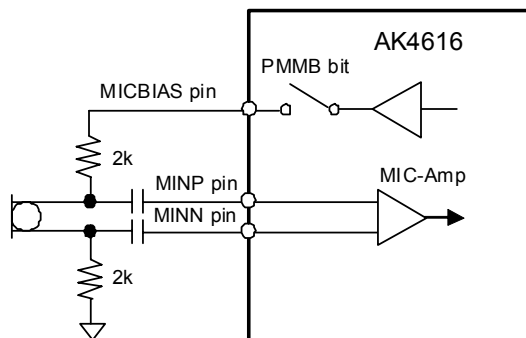


Figure 22. MIC入力回路 (差動入力)

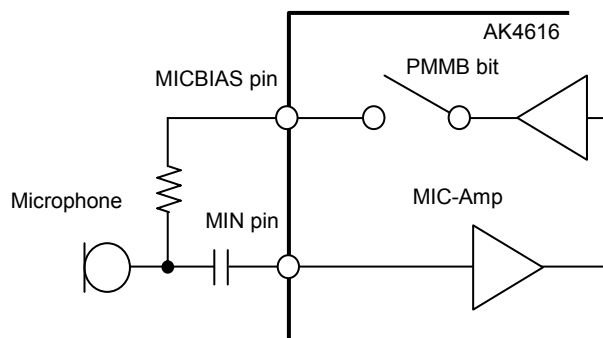
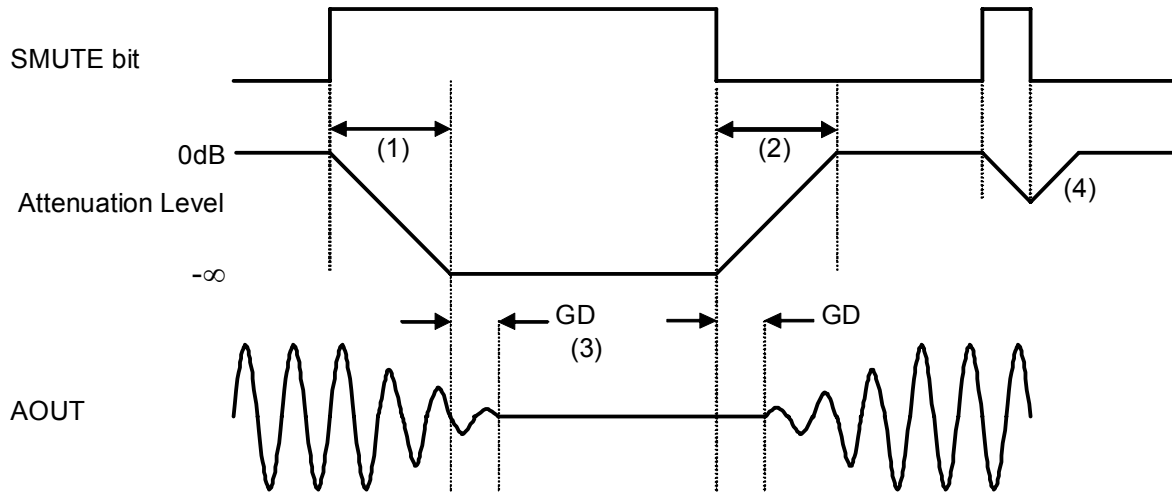


Figure 23. MIC入力回路 (シングルエンド入力)

■ ソフトミュート機能

ソフトミュートはデジタル的に実行されます。SMUTE bitを“1”にするとその時点のATT設定値から設定されたデジタルボリュームの遷移時間 (Table 7)以内で入力データが $-\infty$ (“0”)までアテネーションされます。SMUTE bitを“0”にすると、 $-\infty$ から設定されたデジタルボリュームの遷移時間 (Table 7)以内でATT設定値まで復帰します。ソフトミュート開始後、 $-\infty$ までアテネーションされる前に解除されるとアテネーションが中断され、同じサイクルでATT設定値まで復帰します。ソフトミュート機能は信号を止めずに信号源を切り替える場合などに有効です。



注:

- (1) 設定されたデジタルボリュームの遷移時間 (Table 7)以内で $-\infty$ (“0”)までアテネーションされます。例えば、Mode 0時、ATT設定値が“00H”の場合は4080/fsサイクルです。ソフトミュートで遷移するATT値は00H~FFHです。
- (2) 設定されたデジタルボリュームの遷移時間 (Table 7)以内でATT設定値まで復帰します。例えば、Mode 0時、ATT設定値が“FFH”の場合は4080/fsサイクルです。ソフトミュートで遷移するATT値はFFH~00Hです。
- (3) デジタル入力に対してアナログ出力は群遅延(GD)を持ちます。
- (4) ソフトミュート開始後、 $-\infty$ までアテネーションされる前に解除されるとアテネーションが中断され、同じサイクルでATT設定値まで復帰します。

Figure 24. ソフトミュート機能

■ システムリセット

電源立ち上げ時には、PDN pinに一度“L”を入力してリセットを行って下さい。その後、PDN pinを“H”にしてダミーコマンドを入力することにより、リセットが解除されます。リセットが行われると、AK4616の内部レジスタは全て初期値になります。ダミーコマンドは、レジスタアドレス00HにAll “0”を書き込むことにより、実行されます。

VCOMなど基準電圧のパワーダウンはPDN pinで解除され、その後LRCKの“↑”に同期して内部回路がパワーアップし、内部のタイミングが動作します。MCLK、LRCK、BICKが入力されるまでAK4616はパワーダウン状態です。

また、PDN pinに“L”を入力した状態で電源を立ち上げることを推奨します。

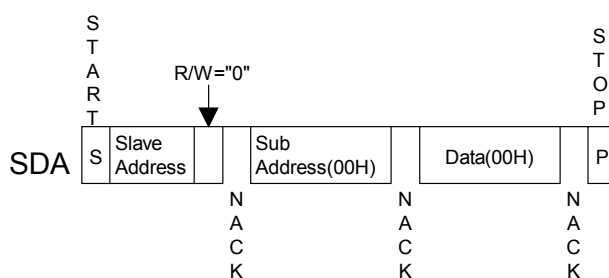
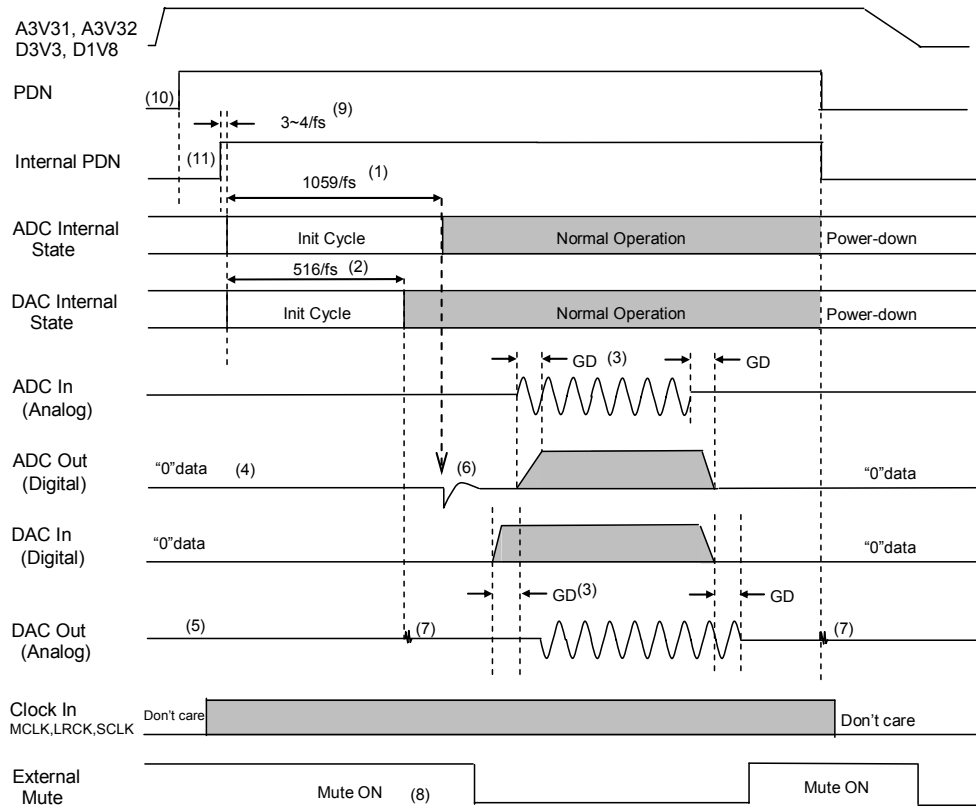


Figure 25. I²C-bus Mode ダミーコマンド

■ パワーダウン機能

AK4616のADCとDACはパワーダウンピン(PDN pin)を“L”にすることでパワーダウンでき、このとき同時に各デジタルフィルタがリセットされます。PDN=“L”で内部レジスタ値は初期化されます。パワーダウンモード時、SDTO1-2 pinsは“L”になり、アナログ出力はHi-Zを出力します。このリセットは電源投入時に必ず一度行って下さい。ADCの場合、内部パワーダウンモードが解除されると3~4/fs後、初期化サイクル(1056/fs)が開始されます。そのため、出力データSDTO1-2は1059~1060 x LRCKサイクル後確定します。DACの場合、内部パワーダウンモードが解除されると3~4/fs後、初期化サイクル(516/fs)が開始されます。初期化中、アナログ出力はHi-Zを出力します。Figure 26にパワーダウン及びパワーアップ時のシーケンス例を示します。DACIN bit = “1”の時、DACは1059~1060 x LRCKサイクル後有効になります。

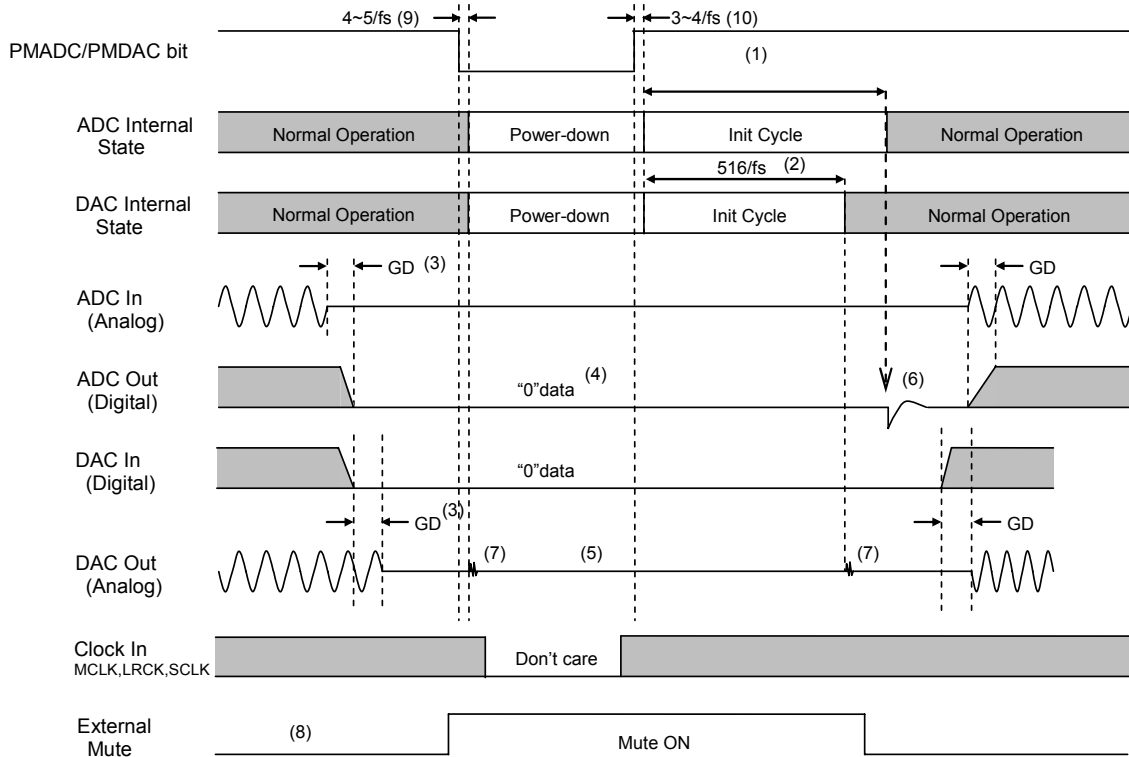


注：

- (1) ADCは内部パワーダウン解除後、アナログ部が初期化されます。
スタートアップ時のADCへの入力電圧は動作状態のコモン電圧を入力してください。
アナログ入力においてHPFの立ち上がり時間を待つ必要があります。
外付けのコンデンサが1 μ Fの時、入力インピーダンスは60k Ω (typ)、 $\tau = 0.06$ sec. になります。
- (2) DACは内部パワーダウン解除後、アナログ部が初期化されます。
- (3) アナログ入力に対するデジタル出力、デジタル入力に対するアナログ出力は群遅延をもちます。
- (4) パワーダウン時ADC出力は“0”データです。
- (5) パワーダウン時DAC出力はHi-Zです。
- (6) アナログ部の初期化終了時ADC出力に異音が出力されます。異音が問題になる場合はデジタル出力をミュートして下さい。
- (7) 内部パワーダウンの立ち下がりエッジ、及び内部パワーダウンの立ち上がりエッジの519~520/fs後で異音が出力されます。
- (8) 異音(7)が問題になる場合はアナログ出力を外部でミュートして下さい。
- (9) 内部パワーダウンが立ち上がってから初期化サイクルが開始するまで3~4/fsかかります。
- (10) PDN pin = “L”の状態電源を投入し、すべての電源が立ち上がった後、PDN pinを“H”にしてください。
- (11) ダミーコマンドの入力後に内部パワーダウンは解除されます。

Figure 26. ピンパワーダウン／ピンパワーアップシーケンス例

AK4616のADCとDACはPMADC bitとPMDAC bitでそれぞれ独立にパワーダウンできます。また、DAC1-3はPMDA1-3 bitsでそれぞれ独立にパワーダウンができます。このときレジスタ値は初期化されません。PMADC bit=“0”のときSDTO1-3 pinsは“L”になります。PMDAC bit=“0”のとき、アナログ出力はVCOMを出力しDZF pinは“H”になります。このとき異音が生じるので、問題になる場合は外部でミュートして下さい。Figure 27にパワーダウン及びパワーアップ時のシーケンス例を示します。



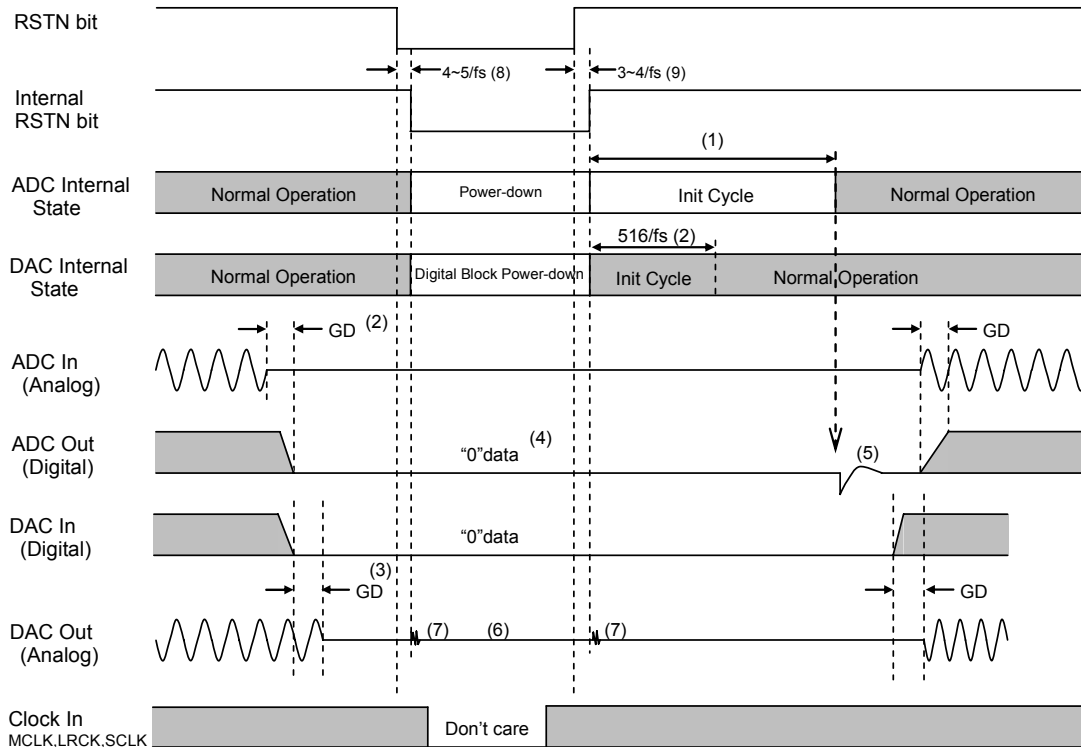
注：

- (1) ADCはパワーダウン解除後、アナログ部が初期化されます。初期化サイクルは1056fsになります。スタートアップ時のADCへの入力電圧は動作状態のコモン電圧を入力してください。
- (2) DACはパワーダウン解除後、アナログ部が初期化されます。
- (3) アナログ入力に対するデジタル出力、デジタル入力に対するアナログ出力は群遅延をもちます。
- (4) パワーダウン時ADC出力は“0”データです。
- (5) パワーダウン時DAC出力はHi-Zです。
- (6) アナログ部の初期化終了時ADC出力に異音が出力されます。異音が問題になる場合はデジタル出力をミュートして下さい。
- (7) PMDAC bit に“0”を書き込んでから4~5/fs後、及びPMDAC bit に“1”を書き込んでから519~520/fs後で異音が出力されます。
- (8) 異音(7)が問題になる場合はアナログ出力を外部でミュートして下さい。
- (9) PMADC bitに“0”を書き込んでから該当するADCがパワーダウンするまで4~5/fs かかります。PMDAC bitに“0”を書き込んでから該当するDACがパワーダウンするまで4~5/fs かかります。
- (10) PMADC bit 及びPMDAC bitを“1”にしてから初期化サイクルが開始するまで3~4/fsかかります。

Figure 27. ビットパワーダウン／ビットパワーアップシーケンス例

■リセット機能

RSTN bit="0"のときADCはアナログ部とデジタル部がパワーダウン、DACはデジタル部がパワーダウンしますがレジスタ値は初期化されません。このときSDTO1-2 pinは“L”になり、アナログ出力はHi-Zになります。この時異音が生じるので、問題になる場合は外部でミュートして下さい。Figure 28にRSTN bitによるリセットシーケンスを示します。



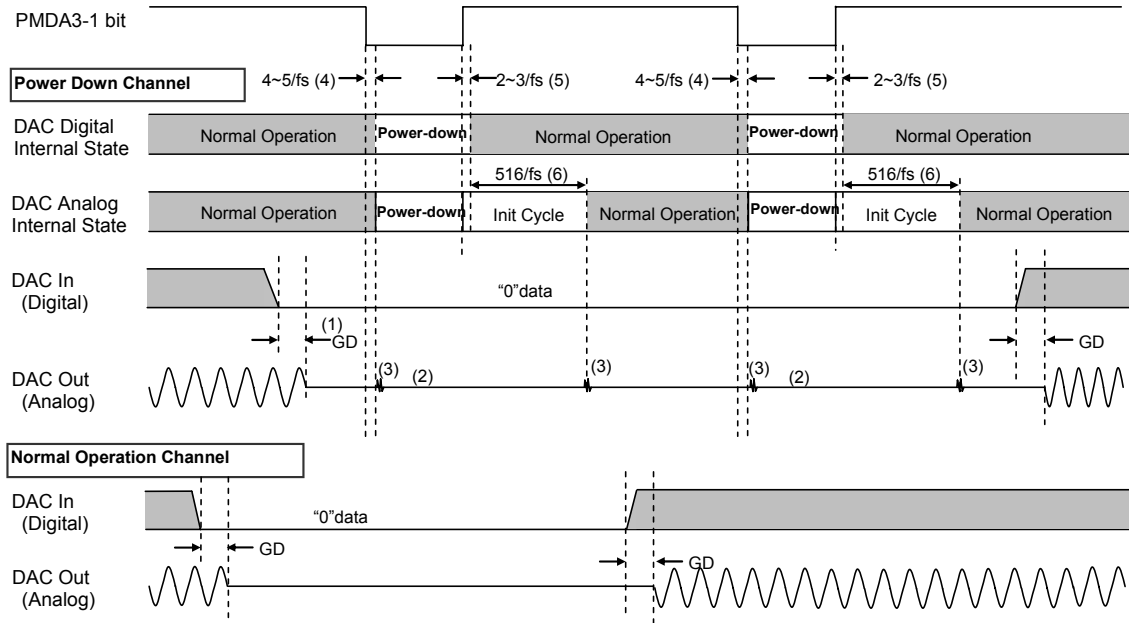
注：

- (1) ADCはパワーダウン解除後、アナログ部が初期化されます。初期化サイクルは1056fsになります。スタートアップ時のADCへの入力電圧は動作状態のコモン電圧を入力してください。
- (2) DACはパワーダウン解除後、アナログ部が初期化されます。
- (3) アナログ入力に対するデジタル出力、デジタル入力に対するアナログ出力は群遅延(GD)をもちます。
- (4) パワーダウン時ADC出力は“0”データです。
- (5) アナログ部の初期化終了時ADC出力に異音が出力されます。異音が問題になる場合はデジタル出力をミュートして下さい。
- (6) RSTN="0"の時、アナログ出力はHi-Zです。
- (7) RSTN bitが“0”になってから4~5/fs後、及びRSTN bitが“1”になってから3~4/fs後に異音が出力されます。
- (8) RSTN bitに“0”を書き込んでからLSI内部のRSTN bitが変化するまで4~5/fsかかります。
- (9) RSTN bitに“1”を書き込んでから初期化サイクルが開始するまで3~4/fsかかります。

Figure 28. リセットシーケンス例

■ DAC個別パワーダウン機能

AK4616ではDACパワーマネジメントビットPMDA3-1 bitにより個別にパワーダウンをすることができます。パワーマネジメントビットが“0”のとき、該当するDACのアナログ部、デジタル部は共にパワーダウンされます。PMDA3-1 bitによりパワーダウンされたDACのアナログ出力はHi-Zになります。パワーダウンの設定・解除の両方で異音が生じるため、問題になる場合は外部でミュート、もしくはPMDAC bit = “0”またはRSTN bit = “0”の時にPMDA3-1 bitの設定を行ってください。Figure 29にPMDA3-1 bitによるパワーダウン及びパワーアップ時のシーケンスを示します。



注：

- (1) デジタル入力に対するアナログ出力は群遅延(GD)をもちます。
- (2) PMDA3-1 bitでパワーダウンされたDACのアナログ出力はHi-Zです。
- (3) PMDA3-1 bitに“0”を書き込んでから4~5/fsで、PMDA3-1 bitに“1”を書き込んでから518~519/fsでDACの出力には異音が出力されます。
- (4) PMDA3-1 bitに“0”を書き込んでから該当するDACがパワーダウンするまで4~5/fsかかります。
- (5) PMDA3-1 bitに“1”を書き込んでから初期化サイクルが開始するまで2~3/fsかかります。
- (6) DACはパワーダウン解除後、アナログ部が初期化されます。

Figure 29. DAC個別パワーダウン例

■ シリアルコントロールインタフェース

AK4616の各機能はピンまたはレジスタで設定できます。レジスタへの書き込み方式はI²Cバスです。PDN pinを“L”にすると内部レジスタ値は初期化されます。RSTN bitに“0”を書き込むと内部タイミング回路がリセットされます。但し、この時レジスタの内容は初期化されません。

* PDN =“L”時はコントロールレジスタへの書き込みはできません。

AK4616のI²Cバスモードのフォーマットは、高速モード(max:400kHz)に対応しています。

1. WRITE命令

I²Cバスモードにおけるデータ書き込みシーケンスはFigure 30に示されます。バス上のICへのアクセスには、最初に開始条件 (Start Condition) を入力します。SCLラインが“H”の時にSDAラインを“H”から“L”にすると、開始条件が作られます(Figure 36)。開始条件の後、スレーブアドレスが送信されます。このアドレスは7ビットから構成され、8ビット目にはデータ方向ビット(R/W)が続きます。上位7ビットは“0010000”固定です(Figure 31)。アドレスが一致した場合、AK4616は確認応答 (Acknowledge) を生成し、命令が実行されます。マスタは確認応答用のクロックパルスを生成し、SDAラインを解放しなければなりません(Figure 37)。R/W bitが“0”の場合はデータ書き込み、R/W bitが“1”の場合はデータ読み出しを行います。

第2バイトはサブアドレス(レジスタアドレス)です。サブアドレスは8ビット、MSB firstで構成され、上位3ビットは“0”固定です(Figure 32)。第3バイト以降はコントロールデータです。コントロールデータは8ビット、MSB firstで構成されます(Figure 33)。AK4616は、各バイトの受信を完了するたびに確認応答を生成します。データ転送は、必ずマスタが生成する停止条件 (Stop Condition) によって終了します。SCLラインが“H”の時にSDAラインを“L”から“H”にすると、停止条件が作られます(Figure 36)。

AK4616は複数のバイトのデータを一度に書き込むことができます。データを1バイト送った後、停止条件を送らず更にデータを送ると、サブアドレスが自動的にインクリメントされ、次のデータは次のサブアドレスに格納されます。アドレス“0EH”にデータを書き込んだ後、さらに次のアドレスに書き込んだ場合にはアドレス“00H”にデータが書き込まれます。

クロックが“H”の間は、SDAラインの状態は一定でなければなりません。データラインが“H”と“L”の間で状態を変更できるのは、SCLラインのクロック信号が“L”の時に限られます(Figure 38)。SCLラインが“H”の時にSDAラインを変更するのは、開始条件、停止条件を入力するときのみです。

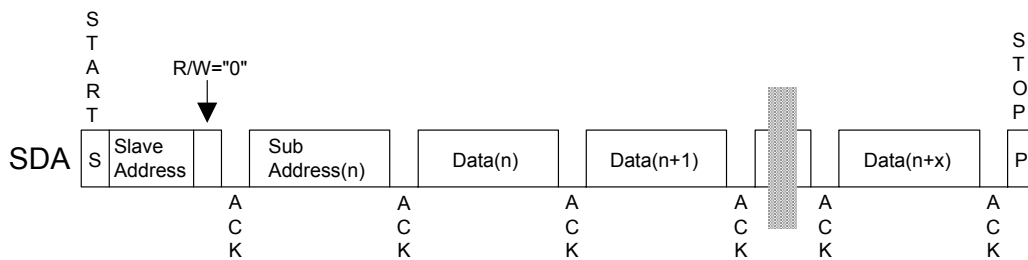


Figure 30. I²Cバスモードのデータ転送シーケンス

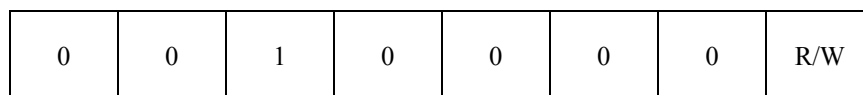


Figure 31. 第1バイトの構成

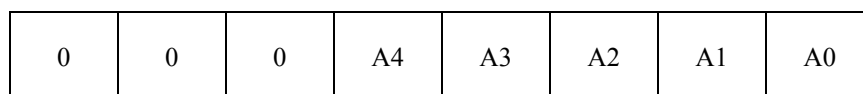


Figure 32. 第2バイトの構成

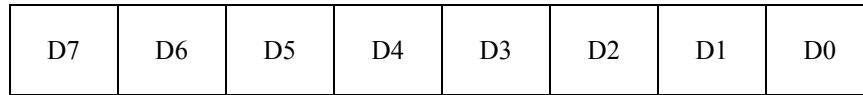


Figure 33. 第3バイト以降の構成

2. READ命令

R/W bitが“1”の場合、AK4616はREAD動作を行います。指定されたアドレスのデータが出力された後、マスタが停止条件を送らず確認応答を生成すると、サブアドレスが自動的にインクリメントされ、次のアドレスのデータを読み出すことができます。アドレス“0EH”のデータを読み出した後、さらに次のアドレスを読み出す場合にはアドレス“00H”のデータが読み出されます。

AK4616はカレントアドレスリードとランダムリードの2つのREAD命令を持っています。

2-1. カレントアドレスリード

AK4616は内部にアドレスカウンタを持っており、カレントアドレスリードではこのカウンタで指定されたアドレスのデータを読み出します。内部のアドレスカウンタは最後にアクセスしたアドレスの次のアドレス値を保持しています。例えば、最後にアクセス(READでもWRITEでも)したアドレスが“n”であり、その後カレントアドレスリードを行った場合、アドレス“n+1”のデータが読み出されます。カレントアドレスリードでは、AK4616はREAD命令のスレーブアドレス(R/W bit=“1”)の入力に対して確認応答を生成し、次のクロックから内部のアドレスカウンタで指定されたデータを入力したのち内部カウンタを1つインクリメントします。データが出力された後、マスタが確認応答を生成せず停止条件を送ると、READ動作は終了します。

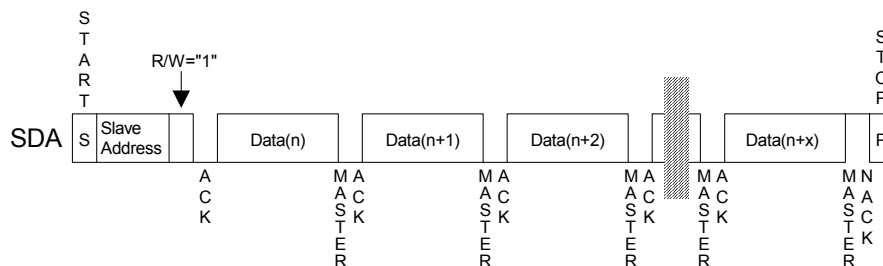


Figure 34. カレントアドレスリード

2-2. ランダムアドレスリード

ランダムアドレスリードにより任意のアドレスのデータを読み出すことができます。ランダムアドレスリードはREAD命令のスレーブアドレス(R/W bit=“1”)を入力する前に、ダミーのWRITE命令を入力する必要があります。ランダムアドレスリードでは最初に開始条件を入力し、次にWRITE命令のスレーブアドレス(R/W bit=“0”)、読み出すアドレスを順次入力します。AK4616がこのアドレス入力に対して確認応答を生成した後、再送条件、READ命令のスレーブアドレス(R/W bit=“1”)を入力します。AK4616はこのスレーブアドレスの入力に対して確認応答を生成し、指定されたアドレスのデータを入力し、内部アドレスカウンタを1つインクリメントします。データが出力された後、マスタが確認応答を生成せず停止条件を送ると、READ動作は終了します。

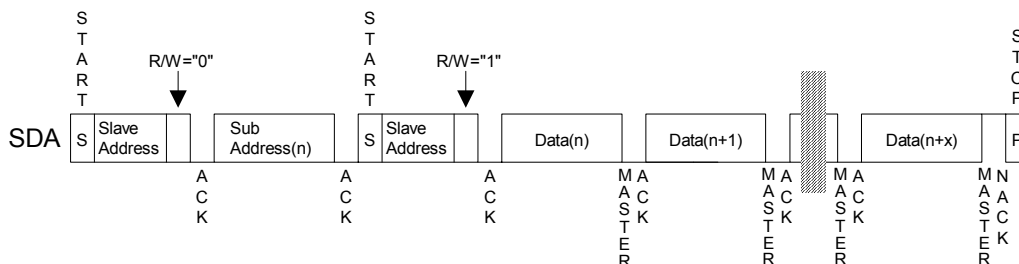


Figure 35. ランダムアドレスリード

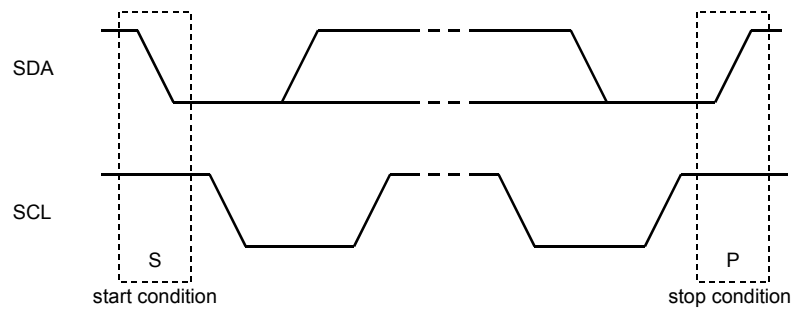


Figure 36. 開始条件と停止条件

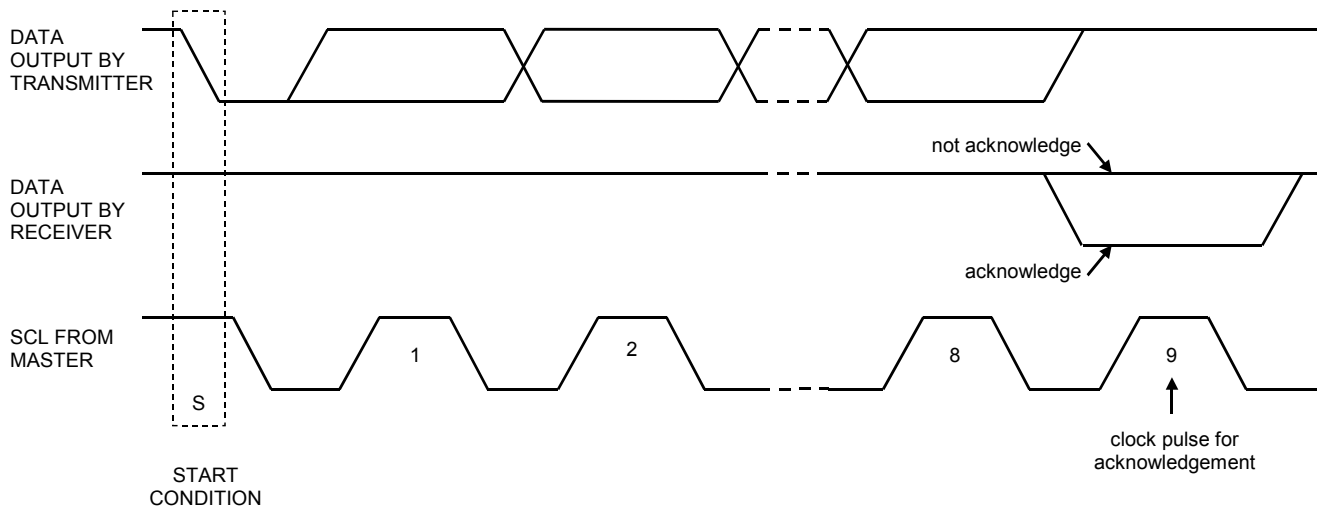


Figure 37. I²Cバスでの確認応答

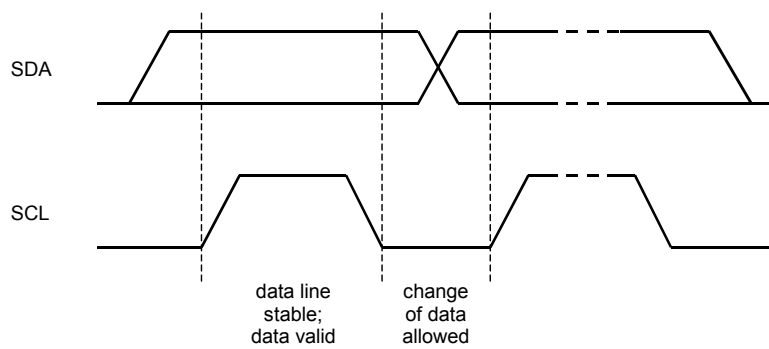


Figure 38. I²Cバスでのビット転送

■ レジスタマップ

Add	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
00H	Power Management 1	0	PMMB	PMADC	PMDAC	0	0	0	RSTN
01H	Power Management 2	0	0	0	0	0	PMDA3	PMDA2	PMDA1
02H	Audio Interface Format	0	0	0	TDM	0	DIF2	DIF1	DIF0
03H	Soft Mute	ADAST1	ADAST0	DAATS1	DAATS0	0	0	0	SMUTE
04H	Input Selector	0	0	0	DACIN	MOMIX	MDIF	AIN1	AIN0
05H	DAC1L Volume	DAATL17	DAATL16	DAATL15	DAATL14	DAATL13	DAATL12	DAATL11	DAATL10
06H	DAC1R Volume	DAATR17	DAATR16	DAATR15	DAATR14	DAATR13	DAATR12	DAATR11	DAATR10
07H	DAC2L Volume	DAATL27	DAATL26	DAATL25	DAATL24	DAATL23	DAATL22	DAATL21	DAATL20
08H	DAC2R Volume	DAATR27	DAATR26	DAATR25	DAATR24	DAATR23	DAATR22	DAATR21	DAATR20
09H	DOUT3 Volume	DAAT37	DAAT36	DAAT35	DAAT34	DAAT33	DAAT32	DAAT31	DAAT30
0AH	DOUT4 Volume	DAAT47	DAAT46	DAAT45	DAAT44	DAAT43	DAAT42	DAAT41	DAAT40
0BH	ADC Volume	SADATL7	SADATL6	SADATL5	SADATL4	SADATL3	SADATL2	SADATL1	SADATL0
0CH	ADC Volume	SADATR7	SADATR6	SADATR5	SADATR4	SADATR3	SADATR2	SADATR1	SADATR0
0DH	Monaural ADC Volume	MADAT7	MADAT6	MADAT5	MADAT4	MADAT3	MADAT2	MADAT1	MADAT0
0EH	Microphone Gain	0	0	0	0	0	MGAIN2	MGAIN1	MGAIN0

注: アドレス0FH~1FHは書き込み不可です。“0”で指定されたビットへの“1”の書き込みは禁止です。

PDN pin を“L”にすると、レジスタ値は初期化されます。

RSTN bit を“0”にすると、内部のタイミングがリセットされます。但し、レジスタ値は初期化されません。

■ 詳細説明

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
00H	Power Management 1	0	PMMB	PMADC	PMDAC	0	0	0	RSTN
	R/W	RD	R/W	R/W	R/W	RD	RD	RD	R/W
	Default	0	1	1	1	0	0	0	1

RSTN: 内部タイミングリセット

0: リセット。DZF pinは“H”になりますが、レジスタ値は初期化されません。

1: 通常動作。(default)

PMDAC: DAC1-3のパワーマネジメント

0: 全DACのパワーダウン。このときPMDA1-3 bitは無効です。

1: 通常動作。このときPMDA1-3 bitは有効です。(default)

PMADC: ADC1-2のパワーマネジメント

0: 全ADCのパワーダウン。

1: 通常動作。(default)

PMMB: マイクバイアスのパワーマネジメント

0: Power-down

1: Normal operation (default)

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
01H	Power Management 2	0	0	0	0	0	PMDA3	PMDA2	PMDA1
	R/W	RD	RD	RD	RD	RD	R/W	R/W	R/W
	Default	0	0	0	0	0	1	1	1

PMDA3-1: DAC3-1のパワーマネジメント (0: パワーダウン, 1: 通常動作)

PMDA1: DAC1のパワーマネジメント

PMDA2: DAC2のパワーマネジメント

PMDA3: DAC3のパワーマネジメント

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
02H	Audio Interface Format	0	0	0	TDM	0	DIF2	DIF1	DIF0
	R/W	RD	RD	RD	R/W	RD	R/W	R/W	R/W
	Default	0	0	0	0	0	1	0	0

DIF2-0: オーディオデータインタフェースモード選択 (Table 5, Table 6)

初期値: “100”, mode 4

TDM1-0: TDMフォーマット選択 (Table 5, Table 6)

Mode	TDM	Data Output Pins	Data Input Pins	TDM Format mode
0	0	SDTO1-2	SDTI1-3	Stereo mode
1	1	SDTO1	SDTI1	TDM256 mode

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
03H	Soft Mute	ADATS1	ADATS0	DAATS1	DAATS0	0	0	0	SMUTE
	R/W	R/W	R/W	R/W	R/W	RD	RD	RD	R/W
	Default	0	0	0	0	0	0	0	0

SMUTE: ソフトミュート機能有効

0: 通常動作 (default)

1: 全DAC出力がソフトミュートされます。

DAATS1-0: DAC デジタルアテネータ遷移時間設定 (Table 10)

初期値: “00”, Mode 0

ADATS1-0: ADC デジタルアテネータ遷移時間設定 (Table 8)

初期値: “00”, Mode 0

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
04H	Input Selector	0	0	0	DACIN	MOMIX	MDIF	AIN1	AIN0
	R/W	RD	RD	RD	R/W	R/W	R/W	R/W	R/W
	Default	0	0	0	0	0	0	0	0

AIN1-0: ADCの入力選択 (Table 2)

初期値: “00”, AIN1L/1R

MDIF: マイクアンプのシングルエンド/差動 入力選択

0: MIN/MINP pinへのシングルエンド入力. MINN pin はオープンにしてください。 (default)

1: 差動入力 (MINP/MINN pin)

MOMIX: モノラルADCミキシングスイッチ (Table 3)

初期値: “0”

DACIN: DAC1, 2の入力セレクタ (Table 4)

初期値: “0”

DACIN bit = “0”の時、ADCの出力はDACのデジタル入力に接続されます。この場合、SDTI1-2 pinsの入力データは無視されます。ループバックモードでのSDTOオーディオフォーマットはループバックモード0/1/2/3の時モード3で、ループバックモード4の時モード4になります (Table 5)。TDM mode ではDACIN bitを“1”に設定してください。

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
05H	DAC1L Volume	DAATL17	DAATL16	DAATL15	DAATL14	DAATL13	DAATL12	DAATL11	DAATL10
06H	DAC1R Volume	DAATR17	DAATR16	DAATR15	DAATR14	DAATR13	DAATR12	DAATR11	DAATR10
07H	DAC2L Volume	DAATL27	DAATL26	DAATL25	DAATL24	DAATL23	DAATL22	DAATL21	DAATL20
08H	DAC2R Volume	DAATR27	DAATR26	DAATR25	DAATR24	DAATR23	DAATR22	DAATR21	DAATR20
09H	DOU3 Volume	DAAT37	DAAT36	DAAT35	DAAT34	DAAT33	DAAT32	DAAT31	DAAT30
0BH	ADC Volume	SADATL7	SADATL6	SADATL5	SADATL4	SADATL3	SADATL2	SADATL1	SADATL0
0CH	ADC Volume	SADATR7	SADATR6	SADATR5	SADATR4	SADATR3	SADATR2	SADATR1	SADATR0
0DH	Monaural ADC Volume	MADAT7	MADAT6	MADAT5	MADAT4	MADAT3	MADAT2	MADAT1	MADAT0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Default	0	0	0	0	0	0	0	0

DAATL1/R17-10, DAATL2/R27-20, DAAT37-30, SADATL/R7-0, MADAT7-0: アテネーションレベル (Table 7, Table 8)

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
0AH	DOU4 Volume	DAAT47	DAAT46	DAAT45	DAAT44	DAAT43	DAAT42	DAAT41	DAAT40
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Default	1	1	1	1	1	1	1	1

DAAT47-40: DOU4 デジタルアテネーションのアテネーションレベル (Table 9)
DAAT47-40: “FF” (MUTE) (default)

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
0EH	Microphone Gain	0	0	0	0	0	MGAIN2	MGAIN1	MGAIN0
	R/W	RD	RD	RD	RD	RD	R/W	R/W	R/W
	Default	0	0	0	0	0	0	0	0

MGAIN2-0: マイクアンプ ゲイン コントロール (Table 12)
MGAIN2-0: “000” (0dB) (default)

システム設計

Figure 39はシステム接続例です。具体的な回路と測定例については評価ボード(AKD4616)を参照して下さい。

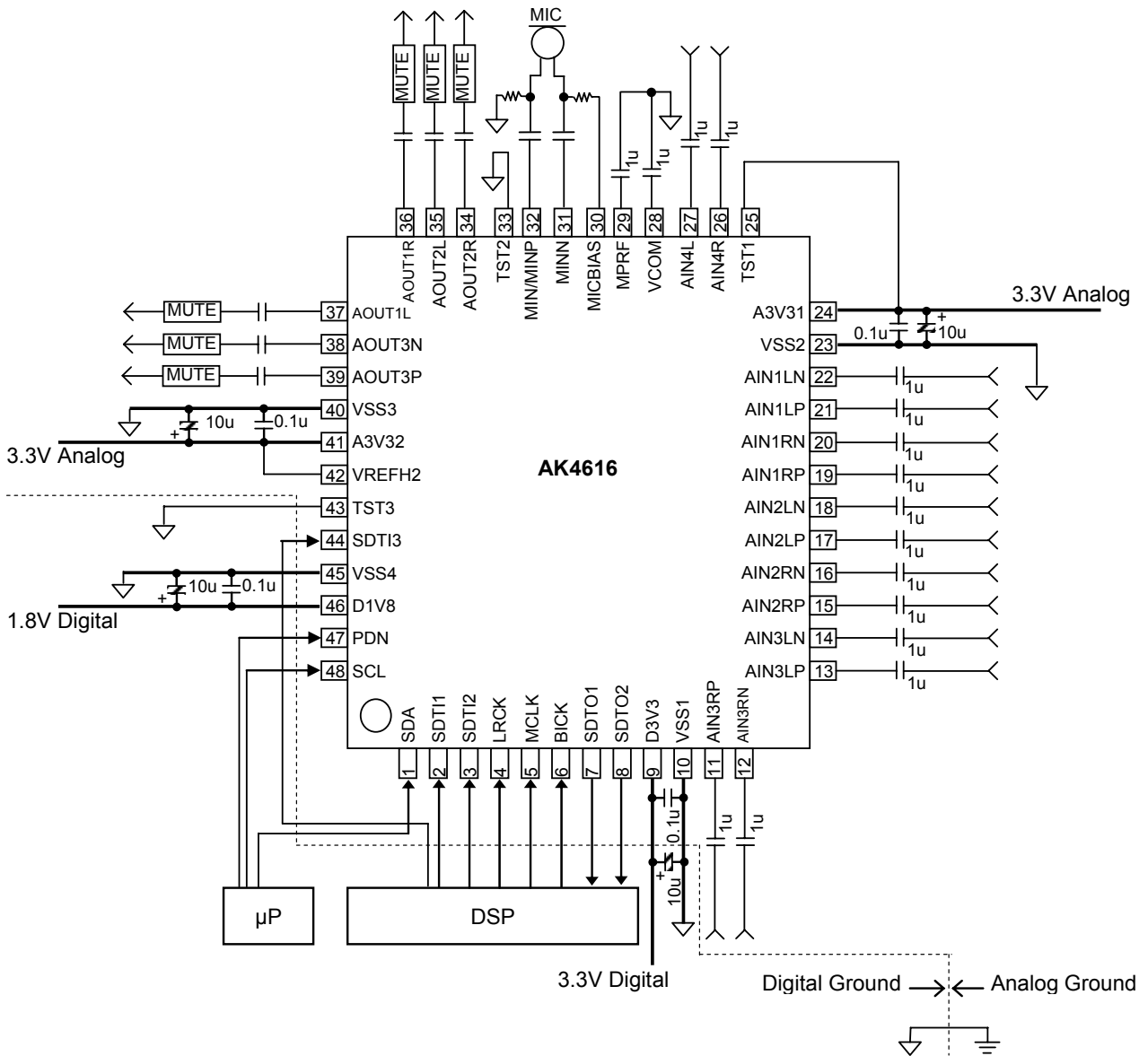


Figure 39. システム接続例1

1. グランドと電源のデカップリング

電源とグランドの取り方には十分注意して下さい。通常A3V31, A3V32, D3V3にはシステムのアナログ電源を供給します。A3V31, A3V32, D3V3が別電源で供給される場合は、電源立ち上げシーケンスを考える必要はありません。**VSS1~4はアナロググランドに接続して下さい。**システムのグランドはアナログとデジタルで分けて配線し、PCボード上の電源に近いところで接続して下さい。小容量のデカップリングコンデンサはなるべく電源ピンの近くに接続して下さい。

2. 基準電圧入力

VCOMはAVDD1x1/2電圧を出力しており、アナログ信号のコモン電圧として使われます。このピンには高周波ノイズを除去するために1 μ Fのセラミックコンデンサをピンに出来るだけ近づけてVSS1との間に接続して下さい。VCOM pinから電流を取ってはいけません。また、デジタル信号、特にクロック信号は変調器へのカップリングを避けるためVREFH2, VCOMからできるだけ離して下さい。

3. アナログ入力

モノラルADC入力はシングルエンド入力、差動入力の両方に対応しており、MDIF bit で選択できます。ステレオADCは3つの差動入力ポートと1つのシングルエンド入力ポートを持っています。シングルエンド入力信号は電源電圧に比例し、通常 $0.81 \times AVDD1 V_{pp}$ (typ.) です。差動入力信号はLIN(RIN)+ と LIN(RIN)-の範囲で電源電圧に比例し、通常 $\pm 0.81 \times AVDD1 V_{pp}$ (typ) になります。AK4616はVSS2からA3V31までの電圧を入力することができます。出力コードのフォーマットは2'sコンプリメント(2の補数)です。DCオフセットは内蔵のHPFでキャンセルされます。

AK4616は64fs(@fs=48kHz)でアナログ入力をサンプリングします。デジタルフィルタは、サンプリング周波数の整数倍付近の帯域を除く阻止域以上のノイズをすべて除去します。AK4616はサンプリング周波数付近のノイズを減衰させるためにアンチエイリアジングフィルタ(RCフィルタ)を内蔵しています。

4. アナログ出力

シングルエンド出力時のOutput Full-scale VoltageはVCOM電圧を中心に $0.61 \times VREFH2 V_{pp}$ (typ)です。差動出力時のOutput Full-scale VoltageはVCOM電圧を中心に $\pm 0.62 \times VREFH2 V_{pp}$ (typ)です。差動出力は外部で加算されます。L(R)OUT+ とL(R)OUT-の加算電圧は $V_{AOUT} = [L(R)OUT+] - [L(R)OUT-]$ です。加算ゲインが1の場合、Output Full-scale Voltageは $4.12 V_{pp}$ (typ@A3V32=3.3V)です。入力コードのフォーマットは2'sコンプリメント(2の補数)で、7FFFFFFH(@24bit)に対しては正のフルスケール、800000H(@24bit)に対しては負のフルスケール、000000H(@24bit)での理想値はVCOM電圧が出力されます。 $\Delta \Sigma$ 変調器が発生する帯域外ノイズ(シェーピングノイズ)はシングルエンド出力時には内蔵のスイッチトキャパシタフィルタ(SCF)とスムージングフィルタで除去されます。差動出力時にはスムージングフィルタが内蔵されていないので帯域外ノイズを除去したい場合は外部でLPFを組んでください。

本LSIのアナログ出力はVCOM電圧に対して数mV程度のオフセットを持ちます。

5. 外部アナログ入力回路

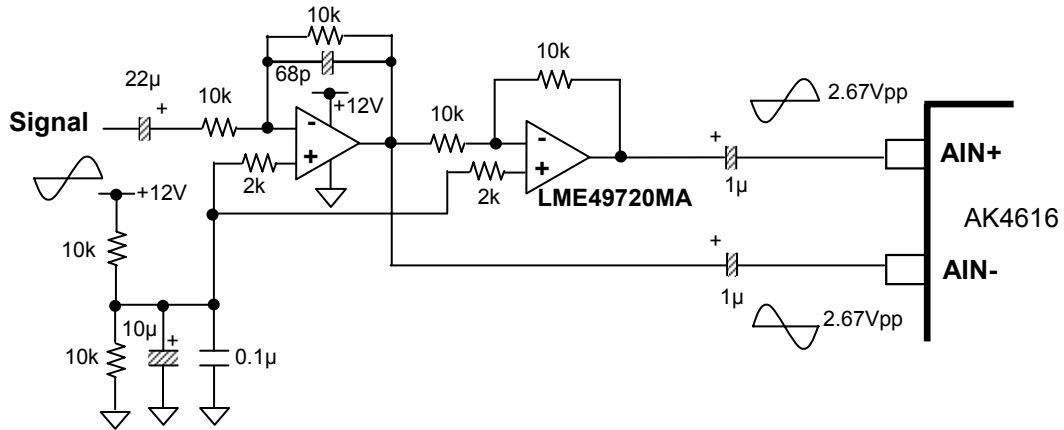


Figure 40. 入力バッファ回路例1 (AC coupled single-ended input)
 (AIN1LP/N, AIN1RP/N, AIN2LP/N, AIN2RP/N, AIN3LP/N, AIN3RP/N pins)

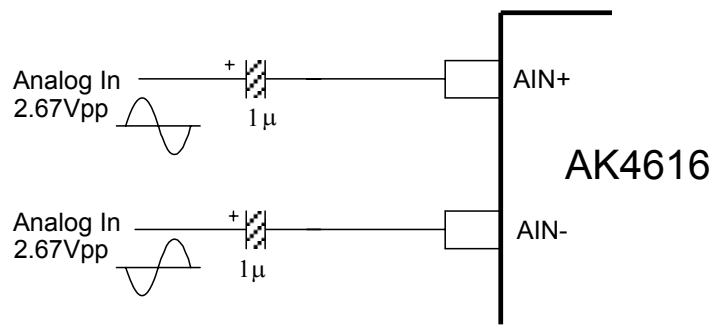


Figure 41. 入力バッファ回路例2 (AC coupled single-end input)
 (AIN1LP/N, AIN1RP/N, AIN2LP/N, AIN2RP/N, AIN3LP/N, AIN3RP/N pins)

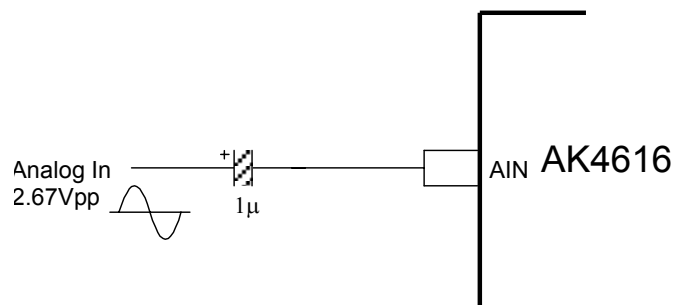


Figure 42. 入力バッファ回路例3 (AC coupled single-ended input)
 (AIN4L/R pins)

6. 外部アナログ出力回路

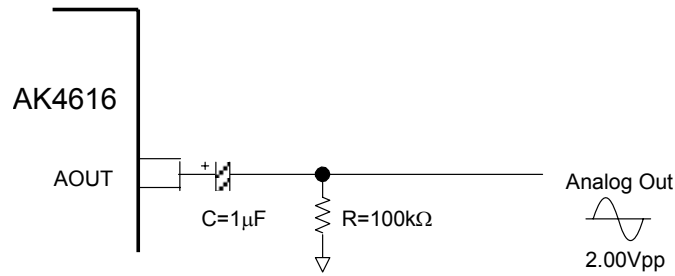


Figure 43. 外部 LPF 回路例1 (AOUT1L/R, AOUT2L/R)

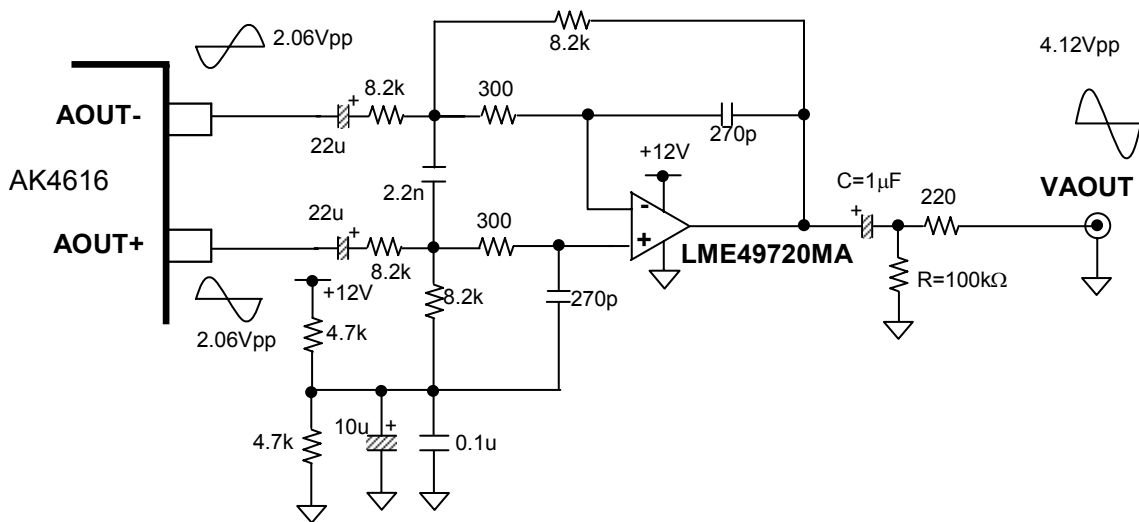


Figure 44. 外部 LPF 回路例2 (AC coupled differential output) (AOUT3P/N)

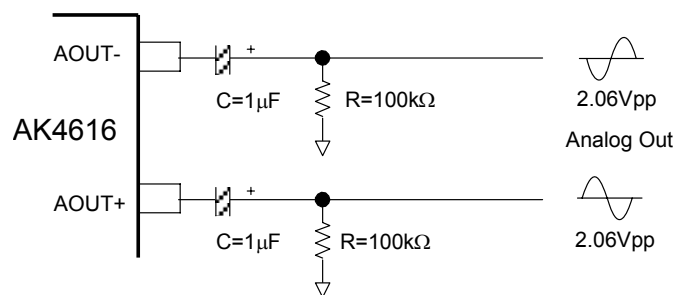


Figure 45. 外部 LPF 回路例3 (AC coupled differential output) (AOUT3P/N)

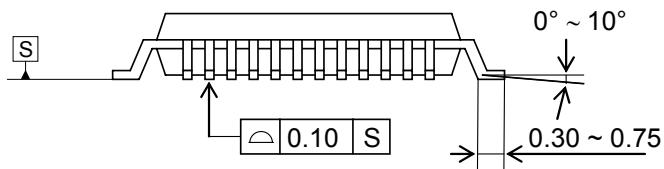
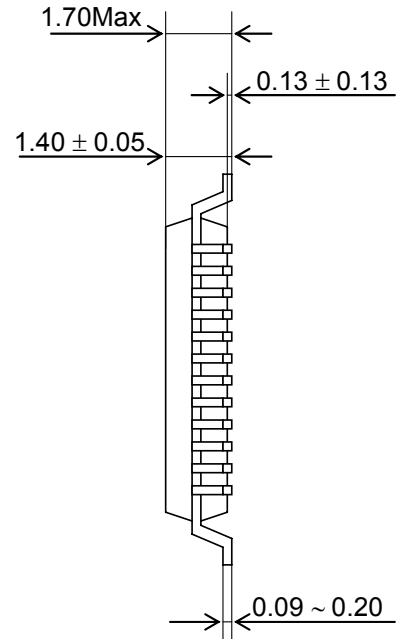
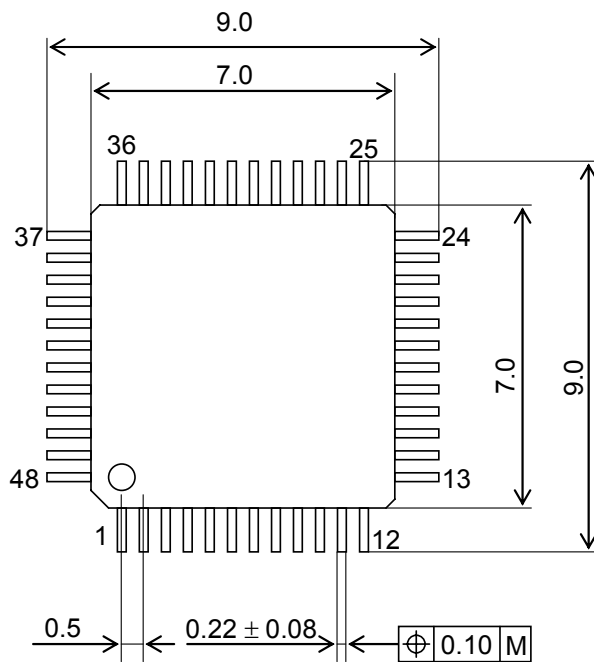
Note: HPFのカットオフ周波数は下式により決まります。

$$f_c = 1 / (2 \times \pi \times R \times C) \text{ [Hz]}$$

Cは外部DCカットコンデンサ、Rは負荷抵抗を表します。
 C = 1µF で R = 100kΩ のとき、 $f_s = 1.6\text{Hz}$ になります。

パッケージ

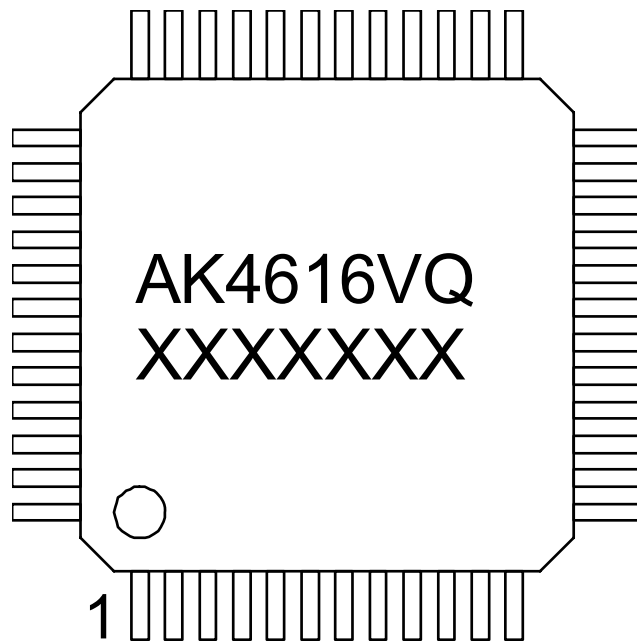
48pin LQFP(Unit: mm)



■ 材質・メッキ仕様

- | | |
|------------|------------------------|
| パッケージ材質: | エポキシ系樹脂、ハロゲン(臭素、塩素)フリー |
| リードフレーム材質: | 銅 |
| リードフレーム処理: | 半田(無鉛)メッキ |

マーキング



- 1) Pin #1 indication
- 2) Date Code: XXXXXXXX(7 digits)
- 3) Marking Code: AK4616VQ

改訂履歴

Date (Y/M/D)	Revision	Reason	Page	Contents
12/11/05	00	初版		
12/11/14	01	誤記訂正	41	システム設計 2. 基準電圧入力: "VREF1" を削除

重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。