

ポータブル CD 用 4ch ドライバ + パワーコントローラ BA5901K

BA5901K は、4ch の Hブリッジドライバ、及び、DC/DC コンバータコントロール回路を 1chip にした IC です。ドライバ部は、電源変調タイプの Hブリッジを採用、また QFP44 パッケージのため、低消費電力、セットの小型化がはかれます。

●用途

ポータブル CD 用

●特長

- 1) Hブリッジドライバを 4ch 内蔵し、外付け部品により負荷駆動電圧を PWM 制御にすることが可能。
- 2) DC / DC コンバータコントロール回路を内蔵。
- 3) リセット出力の、反転出力端子を設けている。
- 4) 充電電池と乾電池によってエンプティ検出レベルを切り換えることが可能。
- 5) 定電流充電方式で、抵抗により電流値の可変が可能。
- 6) 充電用パワートランジスタを内蔵。
- 7) 独立したサーマルシャットダウン回路を内蔵。

●絶対最大定格 (Ta=25°C)

Parameter	Symbol	Limits	Unit
電源電圧	Vcc	13.5	V
ドライバ出力電流	Io	500	mA
許容損失	Pd	625*	mW
動作温度範囲	Topr	- 30 ~ + 85	
保存温度範囲	Tstg	- 55 ~ + 150	

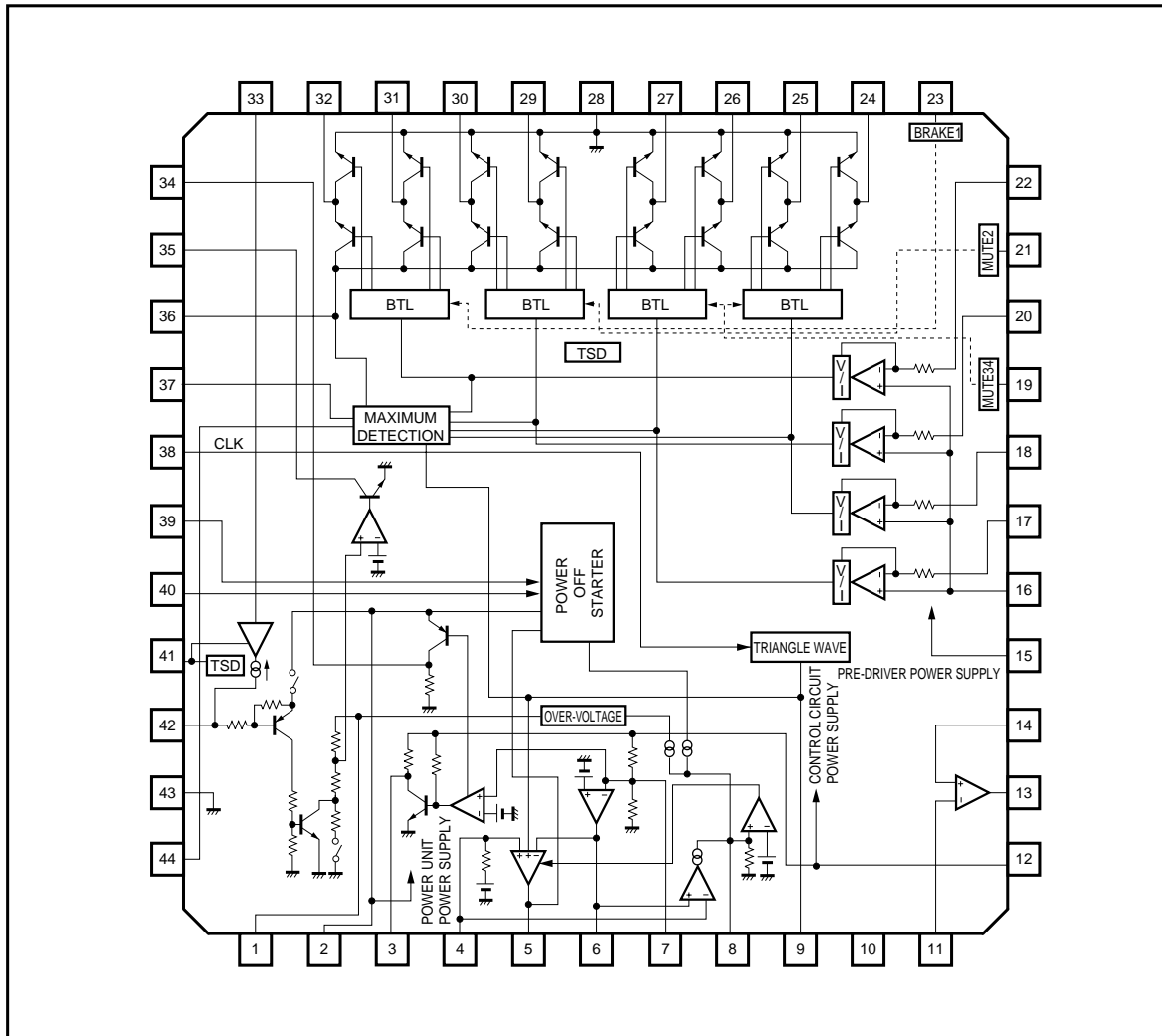
* Ta = 25 以上で使用する場合は、1 につき 5mW を減じる。

●推奨動作条件 (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit
コントロール回路電源電圧	VSYS1	2.7	3.2	5.5	V
プリドライバ回路電源電圧	VSYS2	2.7	3.2	5.5	V
Hブリッジ電源電圧	HVcc		PWM	BATT	V
パワー電源電圧	BATT	1.5	2.4	8.0	V
充電回路電源電圧	CHGVcc	3.0	4.5	8.0	V
周囲温度	Ta	- 10	25	70	

光ディスク IC

●ブロックダイアグラム



光ディスク IC

●各端子説明

Pin No.	端子名	機能	Pin No.	端子名	機能
1	BSEN	電池電圧モニタ端子	23	BRAKE1	ch1ブレーキ端子
2	BATT	バッテリー電源入力端子	24	OUT4R	ch4負出力
3	RESET	リセット検出出力端子	25	OUT4F	ch4正出力
4	DEAD	デッドタイム設定端子	26	OUT3R	ch3負出力
5	SW	昇圧用トランジスタ駆動端子	27	OUT3F	ch3正出力
6	E0	エラーアンプ出力端子	28	POWGND	パワー部電源グランド
7	E1	エラーアンプ入力端子	29	OUT2F	ch2正出力
8	SPRT	ショート保護設定端子	30	OUT2R	ch2負出力
9	Cr	三角波出力端子	31	OUT1F	ch1正出力
10	N.C.		32	OUT1R	ch1負出力
11	OP -	オペアンプ負入力端子	33	RCHG	充電電流設定端子
12	VSYS1	コントロール回路電源入力端子	34	AMUTE	リセット反転出力端子
13	OPOUT	オペアンプ出力端子	35	EMP	エンプティ検出出力端子
14	OP +	オペアンプ正入力端子	36	HVcc	Hブリッジ電源入力端子
15	VSYS2	ブリドライバ電源入力端子	37	PSW	PWMトランジスタ駆動端子
16	Vref	基準電源入力端子	38	CLK	外部クロック同期入力端子
17	IN3	ch3制御信号入力端子	39	START	昇圧DC/DCコンバータ起動端子
18	IN4	ch4制御信号入力端子	40	OFF	昇圧DC/DCコンバータOFF端子
19	MUTE34	ch3、ch4ミュート端子	41	CHGVcc	充電回路電源入力端子
20	IN2	ch2制御信号入力端子	42	SEL	エンプティ検出レベル切換え端子
21	MUTE2	ch2ミュート端子	43	PREGND	プリ部電源グランド
22	IN1	ch1制御信号入力端子	44	PWMFIL	PWM位相補償端子

注：ドライバの正出力、負出力は入力端子に対する極性

光ディスク IC

●入出力回路図

Pin No.	端子名	内部等価回路図
1	BSEN	
2	BATT	<p>パワー電源端子</p>
3	RESET	
4	DEAD	
5	SW	
6	EO	

光ディスク IC

Pin No.	端子名	内部等価回路図
7	EI	
8	SPRT	
9	Ct	
10	N.C.	
11 14	OP - OP +	
12	VSYS1	コントロール回路電源端子

光ディスク IC

Pin No.	端子名	内部等価回路図
13	OPOUT	
15	VSYS2	ドライバプリ段電源端子
16	Vref	
17 18 20 22	IN3 IN4 IN2 IN1	
19 21 23	MUTE34 MUTE2 BRAKE1	

光ディスク IC

Pin No.	端子名	内部等価回路図
24 25 26 27 28 29 30 31 32 36	OUT4R OUT4F OUT3R OUT3F POWGND OUT2F OUT2R OUT1F OUT1R HVcc	
33	RCHG	
34	AMUTE	
35	EMP	
37	PSW	

光ディスク IC

Pin No.	端子名	内部等価回路図
38	CLK	
39	START	
40	OFF	
41	CHGV _{cc}	充電回路電源端子
42	SEL	
43	PREGND	プリ部グランド端子
44	PWMFIL	

光ディスク IC

●電気的特性

(特に指定のない限り Ta=25°C, BATT=2.4V, VSYS1=VSYS2=3.2V, Vref=1.6V, CHGVCC=0V, fCLK=88.2kHz)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test circuit	No.
〔全体回路〕								
BATT スタンバイ時電流	I _{ST}		0	3	μA	BATT = 9V, VSYS1 = VSYS2 = Vref = 0V	Fig.1	1
BATT 無負荷時電源電流	I _{BAT}		2.5	4.0	mA	HV _{CC} = 0.45V, MUTE34 = 3.2V	Fig.1	2
VSYS1 無負荷時電源電流	I _{SY1}		4.7	6.4	mA	HV _{CC} = 0.45V, MUTE34 = 3.2V, E1 = 0V	Fig.1	3
VSYS2 無負荷時電源電流	I _{SY2}		4.1	5.5	mA	HV _{CC} = 0.45V, MUTE34 = 3.2V	Fig.1	4
CHGV _{CC} 無負荷時電源電流	I _{CGVCC}		0.65	2.0	mA	CHGV _{CC} = 4.5V, ROUT = OPEN	Fig.1	5
〔Hブリッジドライバ部〕								
ch1, 3, 4 電圧利得ch2	G _{VC134} G _{VC2}	12 21.5	14 23.5	16 24.5	dB dB		Fig.2	6
正負電圧利得差	G _{VC}	- 2	0	2	dB		Fig.2	7
ch1, 3, 4 IN端子入力抵抗ch2	R _{IN134} R _{IN2}	9 6	11 7.5	13 9	k k	IN = 1.7 and 1.8V	Fig.2	8
最大出力振幅	V _{OUT}	1.9	2.1		V	R _L = 8Ω, HV _{CC} = BATT = 4V, IN = 0 - 3.2V	Fig.2	9
下側Tr飽和電圧	V _{satL}		240	400	mV	I _O = - 300mA, IN = 0 and 3.2V	Fig.2	10
上側Tr飽和電圧	V _{satU}		240	400	mV	I _O = - 300mA, IN = 0 and 3.2V	Fig.2	11
入力オフセット電圧	V _{OI}	- 8	0	8	mV		Fig.2	12
ch1, 3, 4 出力オフセット電圧ch2	V _{O0134} V _{O02}	- 50 - 130	0 0	50 130	mV mV	Vref = IN = 1.6V	Fig.2	13
不感帯幅	V _{DB}	- 10	0	10	mV		Fig.2	14
BRAKE1 ONスレッシュヨルド電圧	V _{BRON}	2.0			V	IN1 = 1.8V	Fig.2	15
BRAKE1 OFFスレッシュヨルド電圧	V _{BROFF}			0.8	V	IN1 = 1.8V	Fig.2	16
MUTE2 ONスレッシュヨルド電圧	V _{M2ON}	2.0			V	IN2 = 1.8V	Fig.2	17
MUTE2 OFFスレッシュヨルド電圧	V _{M2OFF}			0.8	V	IN2 = 1.8V	Fig.2	18
MUTE34 ONスレッシュヨルド電圧	V _{M34ON}			0.8	V	IN3 = IN4 = 1.8V	Fig.2	19
MUTE34 OFFスレッシュヨルド電圧	V _{M34OFF}	2.0			V	IN3 = IN4 = 1.8V	Fig.2	20
Vref ON スレッシュヨルド電圧	V _{refON}	1.2			V	IN1 = IN2 = IN3 = IN4 = 1.8V	Fig.2	21
Vref OFF スレッシュヨルド電圧	V _{refOFF}			0.8	V	IN1 = IN2 = IN3 = IN4 = 1.8V	Fig.2	22
BRAKE1 ブレーキ電流	I _{BRAKE1}	4	7	10	mA	BRAKE1端子“H”時と“L”時の 電流差	Fig.2	23

耐放射線設計はしていません。

光ディスク IC

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test circuit	No.
〔PWM電源駆動部〕								
PSWシンク電流	I_{PSW}	10	13	17	mA	IN1 = 2.1V	Fig.2	24
HVccレベルシフト電圧	V_{SH1F}	0.35	0.45	0.55	V	IN1 = 1.8V, HVcc = OUT1F	Fig.2	25
HVccリーク電流	I_{HLK}		0	5	μ A	HVcc = 9V, V _{SY1} = V _{SY2} = BATT = 0V	Fig.2	26
PWMアンプ伝達ゲイン	G_{PWM}	1/60	1/50	1/40	1/k	IN1 = 1.8V, HVcc = 1.2V ~ 1.4V	Fig.2	27
〔DC / DCコンバータ部〕								
エラーアンプ部								
VSYS1端子 スレッシュホールド電圧	V_{S1TH}	3.05	3.20	3.35	V		Fig.1	28
E0端子出力電圧“H”	V_{EOH}	1.4	1.6		V	EI = 0.7V, I _o = -100 μ A	Fig.1	29
E0端子出力電圧“L”	V_{EOL}			0.3	V	EI = 1.3V, I _o = 100 μ A	Fig.1	30
ショートプロテクト部								
SPRT端子電圧通常	V_{SPR}		0	0.1	V	EI = 1.3V	Fig.1	31
SPRT端子電流1、 E0 = H	I_{SPR1}	6	10	16	μ A	EI = 0.7V	Fig.1	32
SPRT端子電流2、 OFF = L	I_{SPR2}	12	20	32	μ A	EI = 1.3V, OFF = 0V	Fig.1	33
SPRT端子電流3、 過電	I_{SPR3}	12	20	32	μ A	EI = 1.3V, BATT = 9.5V	Fig.1	34
SPRT端子 インピーダンス	R_{SPR}	175	220	265	k		Fig.1	35
SPRT端子 スレッシュホールド電圧	V_{SPTH}	1.10	1.20	1.30	V	EI = 0.7V, CT = 0V	Fig.1	36
過電圧保護検出電圧	V_{HVPR}	8.0	8.4	9.0	V	BSEN端子電圧	Fig.1	37
トランジスタ駆動部								
SW端子出力電圧1“H”	V_{SW1H}	0.78	0.98	1.13	V	BATT = C _T = 1.5V V _{SY1} = V _{SY2} = 0V I _o = -2mA, スタータ時	Fig.1	38
SW端子出力電圧2“H”	V_{SW2H}	1.0	1.50		V	C _T = 0V, I _o = -10mA EI = 0.7V, SPRT = 0V	Fig.1	39
SW端子出力電圧2“L”	V_{SW2L}		0.3	0.45	V	C _T = 2V, I _o = 10mA	Fig.1	40
SW端子発振周波数1	f_{SW1}	65	80	95	kHz	C _T = 470pF, V _{SY1} = V _{SY2} = 0V, スタータ時	Fig.3	41
SW端子発振周波数2	f_{SW2}	60	70	82	kHz	C _T = 470pF, CLK = 0V	Fig.3	42
SW端子発振周波数3	f_{SW3}		88.2		kHz	C _T = 470pF	Fig.3	43
SW端子最小パルス幅	T_{SWMIN}	0.01		0.6	μ s	C _T = 470pF, E0 = 0.5 0.7Vスイープ	Fig.3	44
起動時パルス デューティ	D_{SW1}	40	50	60	%	C _T = 470pF, V _{SY1} = V _{SY2} = 0V	Fig.3	45
自走時最大 デューティ	D_{SW2}	70	80	90	%	EI = 0.7V, C _T = 470pF, CLK = 0V	Fig.3	46
CLK同期時最大 デューティ	D_{SW3}	65	75	85	%	EI = 0.7V, C _T = 470pF	Fig.3	47
デッドタイム部								
DEAD端子 インピーダンス	R_{DEAD}	52	65	78	k		Fig.1	48
DEAD端子出力電圧	V_{DEAD}	0.78	0.88	0.98	V		Fig.1	49

耐放射線設計はしていません。

光ディスク IC

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test circuit	No.
インターフェース部								
OFF端子 スレッシュホールド電圧	V _{OFFH}			VSYS1 - 2.0	V	EI = 1.3V	Fig.1	50
OFF端子バイアス電流	I _{OFF}	75	95	115	μA	OFF = 0V	Fig.1	51
START端子 オンスレッシュホールド電圧	V _{STATH1}			BATT - 1.0	V	VSYS1 = VSYS2 = 0V, C _T = 2V	Fig.1	52
START端子 オフスレッシュホールド電圧	V _{STATH2}	BATT - 0.3			V	VSYS1 = VSYS2 = 0V, C _T = 2V	Fig.1	53
START端子 バイアス電流	I _{START}	13	16	19	μA	START = 0V	Fig.1	54
CLK端子 スレッシュホールド電圧 "H"	V _{CLKTHH}	2.0			V		Fig.3	55
CLK端子 スレッシュホールド電圧 "L"	V _{CLKTHL}			0.8	V		Fig.3	56
CLK端子バイアス電流	I _{CLK}			10	μA	CLK = 3.2V	Fig.1	57
スタータ回路部								
スタータ 切り換え電圧	V _{STNM}	2.3	2.5	2.7	V	VSYS1 = VSYS2 = 0V 3.2V, START = 0V	Fig.1	58
スタータ 切り換えヒス幅	V _{SNHS}	130	200	300	mV	START = 0V	Fig.1	59
ディスチャージ 解除電圧	V _{DIS}	1.63	1.83	2.03	V		Fig.1	60
〔エンブティ検出部〕								
エンブティ検出電圧1	V _{EMPT1}	2.1	2.2	2.3	V	VSEL = 0V	Fig.3	61
エンブティ検出電圧2	V _{EMPT2}	1.7	1.8	1.9	V	I _{SEL} = - 2 μA	Fig.3	62
エンブティ検出 ヒステリシス1	V _{EMHS1}	25	50	100	mV	VSEL = 0V	Fig.3	63
エンブティ検出 ヒステリシス2	V _{EMHS2}	25	50	100	mV	I _{SEL} = - 2 μA	Fig.3	64
EMP端子出力電圧	V _{EMP}			0.5	V	I _o = 1mA, BSEN = 1V	Fig.3	65
EMP端子 出力リーク電流	I _{EMPL}			1.0	μA	BSEN = 2.4V	Fig.3	66
BSEN端子入力抵抗	R _{BSEN}	17	23	27	k	VSEL = 0V	Fig.3	67
BSEN端子リーク電流	I _{BSENL}			1.0	μA	VSYS1 = VSYS2 = 0V, BSEN = 4.5V	Fig.3	68
SEL端子検出電圧	V _{SELTH}	1.5			V	V _{SELTH} = BATT - SEL, BSEN = 2V	Fig.3	69
SEL端子検出電流	I _{SELT}	- 2			μA		Fig.3	70

耐放射線設計はしていません。

光ディスク IC

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test circuit	No.
〔リセット回路部〕								
VSYS1端子リセットスレッシュホールド電圧比	H _{SRT}	85	90	95	%	エラーアンプスレッシュホールド電圧との比	Fig.3	71
リセット検出ヒステリシス幅	V _{RSTHS}	25	50	100	mV		Fig.3	72
RESET端子出力電圧	V _{RST}			0.5	V	I _o = 1mA, VSYS1 = VSYS2 = 2.8V	Fig.3	73
RESET端子プルアップ抵抗	R _{RST}	72	90	108	k		Fig.3	74
AMUTE端子出力電圧1	V _{AMT1}	BATT - 0.4		BATT	V	I _o = - 1mA, VSYS1 = VSYS2 = 2.8V	Fig.3	75
AMUTE端子出力電圧2	V _{AMT2}	BATT - 0.4		BATT	V	I _o = - 1mA, VSYS1 = VSYS2 = 0V START = 0V	Fig.3	76
AMUTE端子プルダウン抵抗	R _{AMT}	77	95	113	k		Fig.3	77
〔オペアンプ部〕								
入力バイアス電流	I _{BIAS}			300	nA	OP + = 1.6V (以下同様)	Fig.1	78
入力オフセット電圧	V _{O1OP}	- 5.5	0	5.5	mV		Fig.1	79
“H”レベル出力電圧	V _{OHP}	2.8			V	R _L = OPEN	Fig.1	80
“L”レベル出力電圧	V _{OLP}			0.2	V	R _L = OPEN	Fig.1	81
出力駆動電流(ソース)	V _{SOU}		- 6.5	- 3.0	mA	50 でGND	Fig.1	82
出力駆動電流(シンク)	I _{SIN}	0.4	0.7		mA	50 でVSYS	Fig.1	83
開ループ電圧利得	G _{VO}		70		dB	V _{IN} = - 75dBV, f = 1kHz	Fig.1	84
スルーレート	SR		0.5		V / μs		Fig.1	85
〔充電回路部〕								
RCHG端子バイアス電圧	V _{RCHG}	0.71	0.81	0.91	V	CHGV _{CC} = 4.5V, RCHG = 1.8k	Fig.1	86
RCHG端子出力抵抗	R _{RCHG}	0.75	0.95	1.20	k	CHGV _{CC} = 4.5V, RCHG = 0.5 and 0.6V	Fig.1	87
SEL端子リーク電流1	I _{SELLK}			1.0	μA	CHGV _{CC} = 4.5V, RCHG = OPEN	Fig.1	88
SEL端子リーク電流2	I _{SELLK}			1.0	μA	CHGV _{CC} = 0.6V, RCHG = 1.8k	Fig.1	89
SEL端子飽和電圧	V _{SELOG}		0.45	1.0	V	CHGV _{CC} = 4.5V, I _o = 300mA RCHG = 0	Fig.1	90

耐放射線設計はしていません。

光ディスク IC

●測定回路図 1

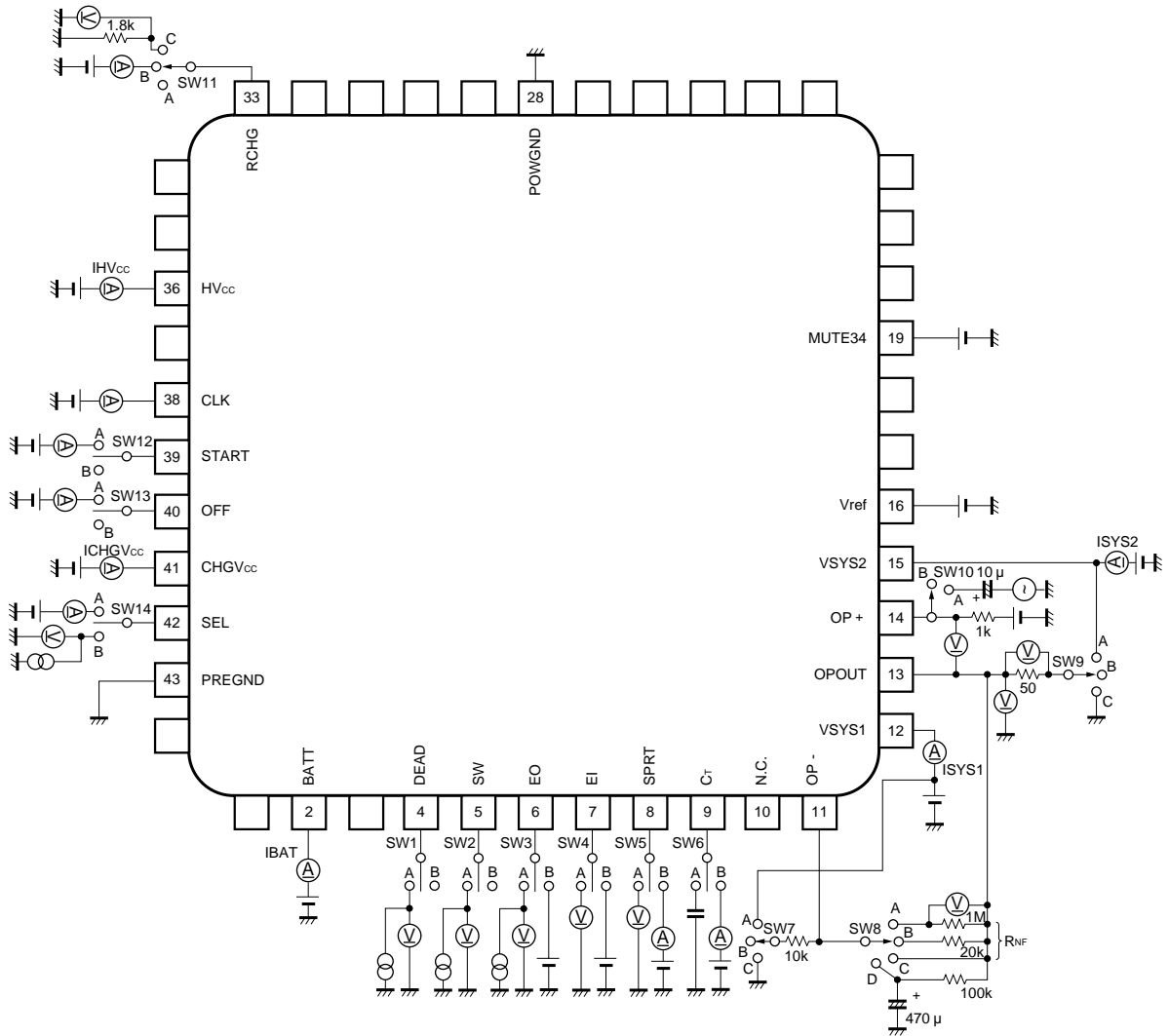


Fig.1

光ディスク IC

●測定回路1-SW ポジション表

測定No.	SW No. (Fig.1に対応)													
	1	2	3	4	5	6	7	8	9	10	11	12	13	14
1														
2														
3				B				B						
4				B				B						
5											A			
28			A											
29			A	B										
30			A	B										
31				B										
32				B										
33				B									A	
34				B										
35					B									
36				B	B									
37														
38		A				B						A		
39		A		B	B	B								
40		A				B								
48	A													
49	A													
50					A								A	
51													A	
52		A										A		
53		A										A		
54												A		
57														
58		A										A		
59		A										A		
60	A													
78							B	A	B					
79							B	C	B					
80							C	B	B					
81							A	B	B					
82							B	C	C					
83							B	C	A					
84							B	D	B	A				
85							B	C	B	A				
86											C			
87											B			
88											A			A
89											C			A
90											B			B

: SWをオープンにする。

光ディスク IC

●測定回路図2

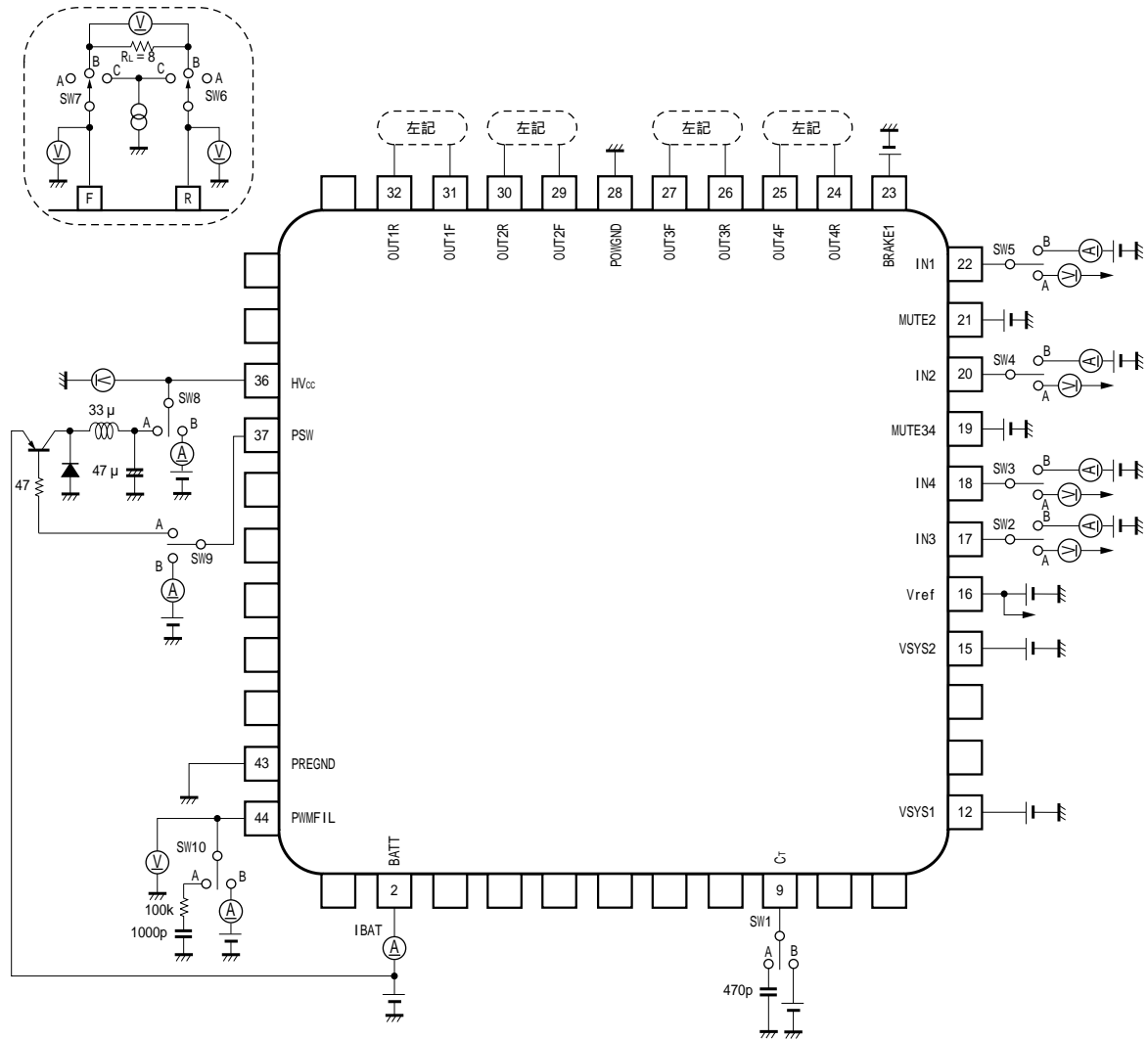


Fig.2

光ディスク IC

●測定回路2-SW ポジション表

測定No.		SW No. (Fig.2に対応)									
		1	2	3	4	5	6	7	8	9	10
6	ch1F , R					B	B	B	B		
	ch2F , R				B		B	B	B		
	ch3F , R		B				B	B	B		
	ch4F , R			B			B	B	B		
7	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		
8	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		
9	ch1F , R					B	B	B	B		
	ch2F , R				B		B	B	B		
	ch3F , R		B				B	B	B		
	ch4F , R			B			B	B	B		
10	ch1F					B	C	A	B		
	ch1R					B	A	C	B		
	ch2F				B		C	A	B		
	ch2R				B		A	C	B		
	ch3F		B				C	A	B		
	ch3R		B				A	C	B		
	ch4F			B			C	A	B		
	ch4R			B			A	C	B		
11	ch1F					B	C	A	B		
	ch1R					B	A	C	B		
	ch2F				B		C	A	B		
	ch2R				B		A	C	B		
	ch3F		B				C	A	B		
	ch3R		B				A	C	B		
	ch4F			B			C	A	B		
	ch4R			B			A	C	B		
12	ch1					A			B		
	ch2				A				B		
	ch3		A						B		
	ch4			A					B		
13	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		
14	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		

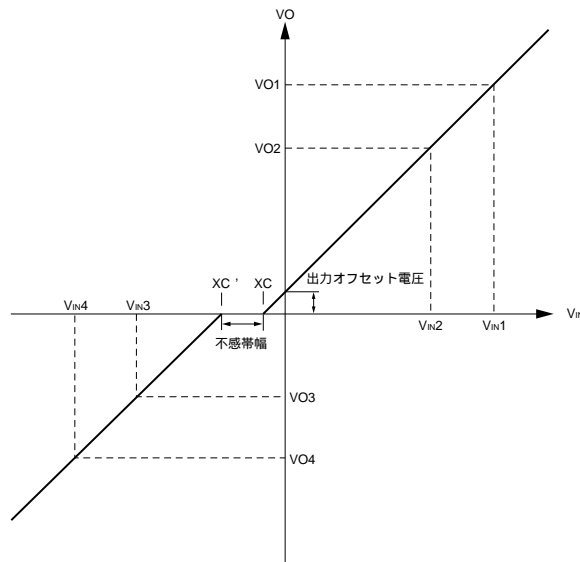
: SWをオープンにする。

光ディスク IC

●測定回路 2-SW ポジション表

測定No.		SW No. (Fig.2に対応)									
		1	2	3	4	5	6	7	8	9	10
15	ch1					B	B	B	B		
16	ch1					B	B	B	B		
17	ch2				B		B	B	B		
18	ch2				B		B	B	B		
19	ch3		B				B	B	B		
	ch4			B			B	B	B		
20	ch3		B				B	B	B		
	ch4			B			B	B	B		
21	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		
22	ch1					B	B	B	B		
	ch2				B		B	B	B		
	ch3		B				B	B	B		
	ch4			B			B	B	B		
23	ch1					B	B	B	B		
24						B			B	B	
25						B	B	B	A	A	A
26							B	B	B		
27		A					B	B	B		B

: SWをオープンにする。



電圧利得

$$G_{vc}(+) = 20 \log \left| \frac{VO1 - VO2}{VIN1 - VIN2} \right|$$

$$G_{vc}(-) = 20 \log \left| \frac{VO3 - VO4}{VIN3 - VIN4} \right|$$

正負電圧利得差

$$G_{vc}(+) - G_{vc}(-)$$

不感帯幅

$$XC - XC' = \frac{VIN2 \cdot VO1 - VIN1 \cdot VO2}{VO1 - VO2} - \frac{VIN3 \cdot VO4 - VIN4 \cdot VO3}{VO3 - VO4}$$

●測定回路図3

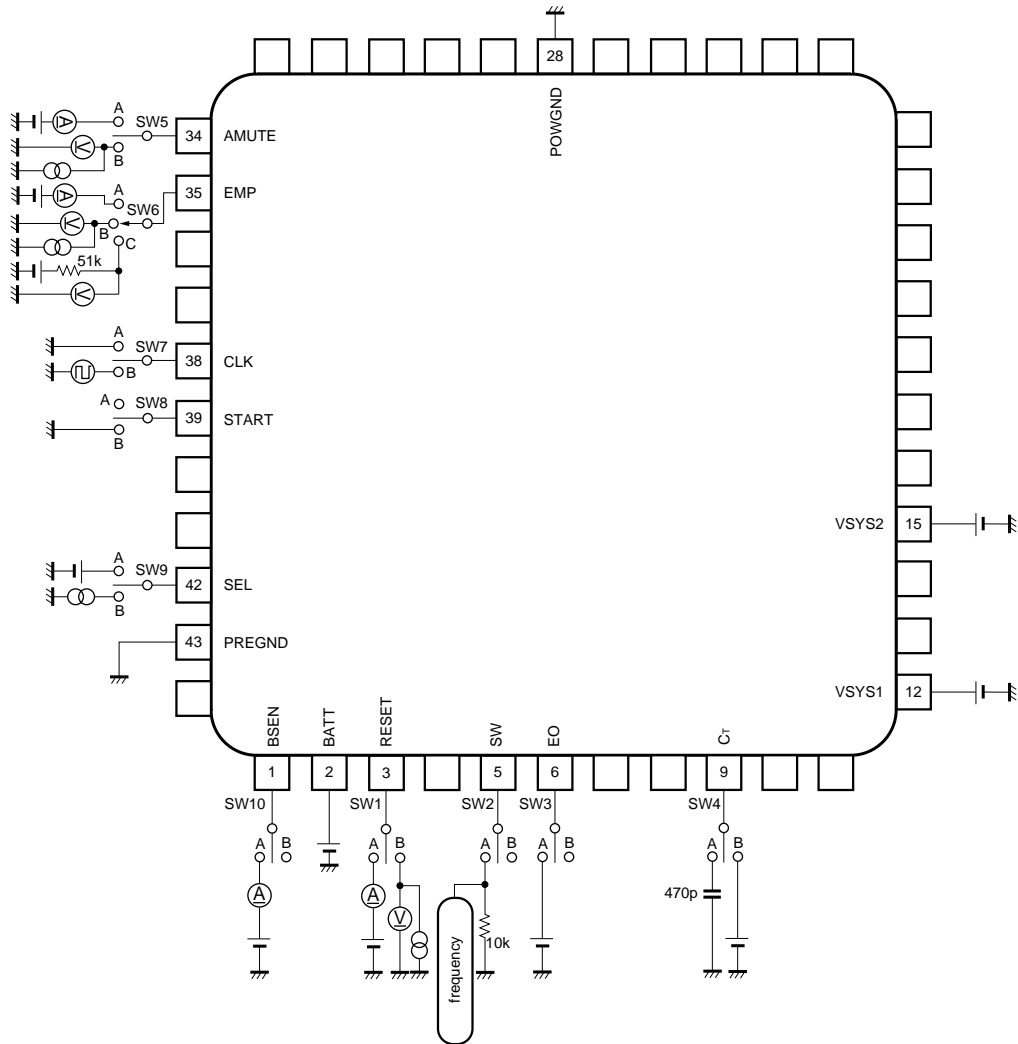


Fig.3

光ディスク IC

●測定回路3-SW ポジション表

測定No.	SW No. (Fig.3に対応)									
	1	2	3	4	5	6	7	8	9	10
41		A		A			A	B		
42		A		A			A	A		
43		A		A			B	A		
55		A		A			B	A		
56		A		A			B	A		
44		A	A	A			B	A		
45		A		A			A	B		
46		A		A			A	A		
47		A		A			B	A		
61						C			A	A
62						C			B	A
63						C			A	A
64						C			B	A
65						B				A
66						A				A
67									A	A
68										A
69						C			A	A
70						C			B	A
71	B				B					
72	B				B					
73	A				B					
74	B				B					
75	B				B					
76	B				B			B		
77	B				A					

: SWをオープンにする。

光ディスク IC

●動作説明

(1) Hブリッジドライバ部

1) ゲイン設定

ドライバ入力抵抗は、ch1、3、4は11kΩ (Typ.)、ch2は7.5kΩ (Typ.) となっています。ドライバゲインは次式で計算し、設定してください。

ch1 ch3 ch4	$G_v = 20 \log \left \frac{55k}{11k + R} \right \text{ (dB)}$
ch2	$G_v = 20 \log \left \frac{110k}{7.5k + R} \right \text{ (dB)}$

R : 外付け入力抵抗

ドライバ出力段の電源はHVcc端子 (36pin)、プリドライブ回路の電源はV_{SYS2}端子 (15pin) です。供給電源間には、このICの根本にパスコン (0.1μF程度) をつけてください。

2) ミュート機能

4chあるドライバのうち、ch1にはブレーキ機能を、その他のchにはミュート機能を設けています。

BRAKE1端子 (23pin) を“H”にするとch1の出力は両方とも“L”となりブレーキモードになります。

MUTE2端子 (21pin) を“H”にするとch2の出力がミュートされます。

MUTE34端子 (19pin) を“L”にするとch3、ch4の出力が同時にミュートされます。

3) V_{REF} 降下ミュート

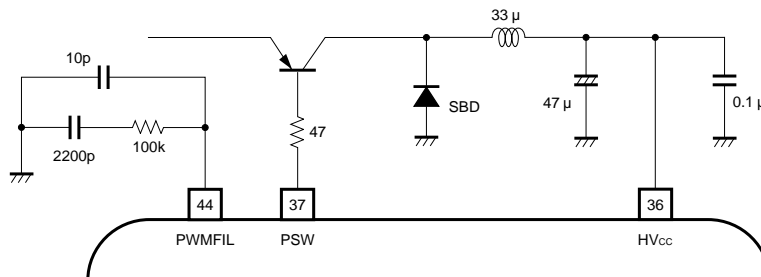
V_{REF}端子 (16pin) に印加される電圧が1.0V (Typ.) 以下の時、ドライバ出力をハイインピーダンスにします。

4) サーマルシャットダウン

チップ温度が150°C (Typ.) になると出力電流がカットされ、再びチップ温度が120°C (Typ.) になると復帰します。

(2) PWM 電源駆動部

4chあるドライバのうち最大出力レベルを検出し、負荷駆動電源 (36pin) をPWM供給します。外付け部品として、PNPトランジスタ、コイル、ショットキーダイオード、コンデンサを使用します。



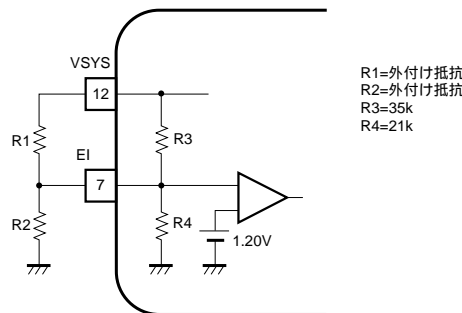
光ディスク IC

(3) DC/DC コンバータ部

1) 出力電圧

外付け部品により 3.2V (Typ.) の昇圧回路が構成できます。この電圧は外付け抵抗を追加することにより可変できます。その際の電圧設定方法は以下のとおりです。

$$V_{SYS1} = 1.20 \times \frac{\frac{R1 \cdot R3}{R1 + R3} + \frac{R2 \cdot R4}{R2 + R4}}{\frac{R2 \cdot R4}{R2 + R4}} \quad (V)$$



2) ショートプロテクト機能

エラーアンプの出力 (6pin) が、“H” に振り切ったままの状態の時に、SPRT 端子 (8pin) を充電し、その電圧が 1.2V (Typ.) に達すると、SW 端子 (5pin) のスイッチングを停止します。スイッチング停止までの時間は SPRT 端子 (8pin) のコンデンサによって次式で決まります。

$$t = C_{SPRT} \times \frac{V_{TH}}{I_{SPRT}} \quad (\text{sec}) \quad (V_{TH} = 1.20V, I_{SPRT} = 10\mu A)$$

3) ソフトスタート機能

ソフトスタート機能は、DEAD 端子 (4pin) と GND 間にコンデンサをつけることにより機能します。また 4pin に抵抗を付けることにより、MAX デューティを可変できます。

$$t = C_{DEAD} \times R \quad (\text{sec}) \quad (R = 65k)$$

4) パワーオフ動作

OFF 端子 (40pin) を“L”にすると、SPRT 端子 (8pin) を充電し、その電圧が 1.2V (Typ.) に達すると、SW 端子 (5pin) のスイッチングを停止します。スイッチング停止までの時間は SPRT 端子 (8pin) のコンデンサによって次式で決まります。

$$t = C_{SPRT} \times \frac{V_{TH}}{I_{OFF}} \quad (\text{sec}) \quad (V_{TH} = 1.20V, I_{OFF} = 20\mu A)$$

5) 過電圧保護動作

BSEN 端子 (1pin) に印加される電圧が、8.4V (Typ.) になると、SPRT 端子 (8pin) を充電し、その電圧が 1.2V (Typ.) に達すると、SW 端子 (5pin) のスイッチングを停止します。スイッチング停止までの時間は SPRT 端子 (8pin) のコンデンサによって次式で決まります。

$$t = C_{SPRT} \times \frac{V_{TH}}{I_{HV}} \quad (\text{sec}) \quad (V_{TH} = 1.20V, I_{HV} = 20\mu A)$$

光ディスク IC

(4) エンプティ検出部

BSEN 端子 (1pin) に印加される電圧が検出電圧以下になると、EMP 端子 (35pin) が “H” から “L” へ変化します (オープンコレクタ出力)。検出電圧には 50mV (Typ.) のヒステリシスが設けてあり、出力のチャタリングを防ぎます。SEL 端子 (42pin) により、検出電圧が以下のように切り換わります。

SEL端子	検出電圧	復帰電圧
L	2.2V (Typ.)	2.25V (Typ.)
High-Z	1.8V (Typ.)	1.85V (Typ.)

(5) リセット回路部

DC/DC コンバータ出力電圧の 90% (Typ.) にて、RESET 端子 (3pin) は “L” から “H” へ、AMUTE 端子 (34pin) は “H” から “L” へ変化します。リセット電圧には 50mV (Typ.) のヒステリシスが設けてあり、出力のチャタリングを防ぎます。

(6) 充電回路部

充電回路の電源は CHGV_{CC} 端子 (41pin) で他の回路と独立しています。RCHG 端子 (33pin) と GND 間の抵抗によって、充電電流を設定します。充電電流は SEL 端子 (42pin) から定電流を吸い込みます。

サーマルシャットダウン回路を専用を持っており、チップ温度が 150°C (Typ.) になると充電電流がカットされ、再びチップ温度が 120°C (Typ.) になると復帰します。

光ディスク IC

●応用例

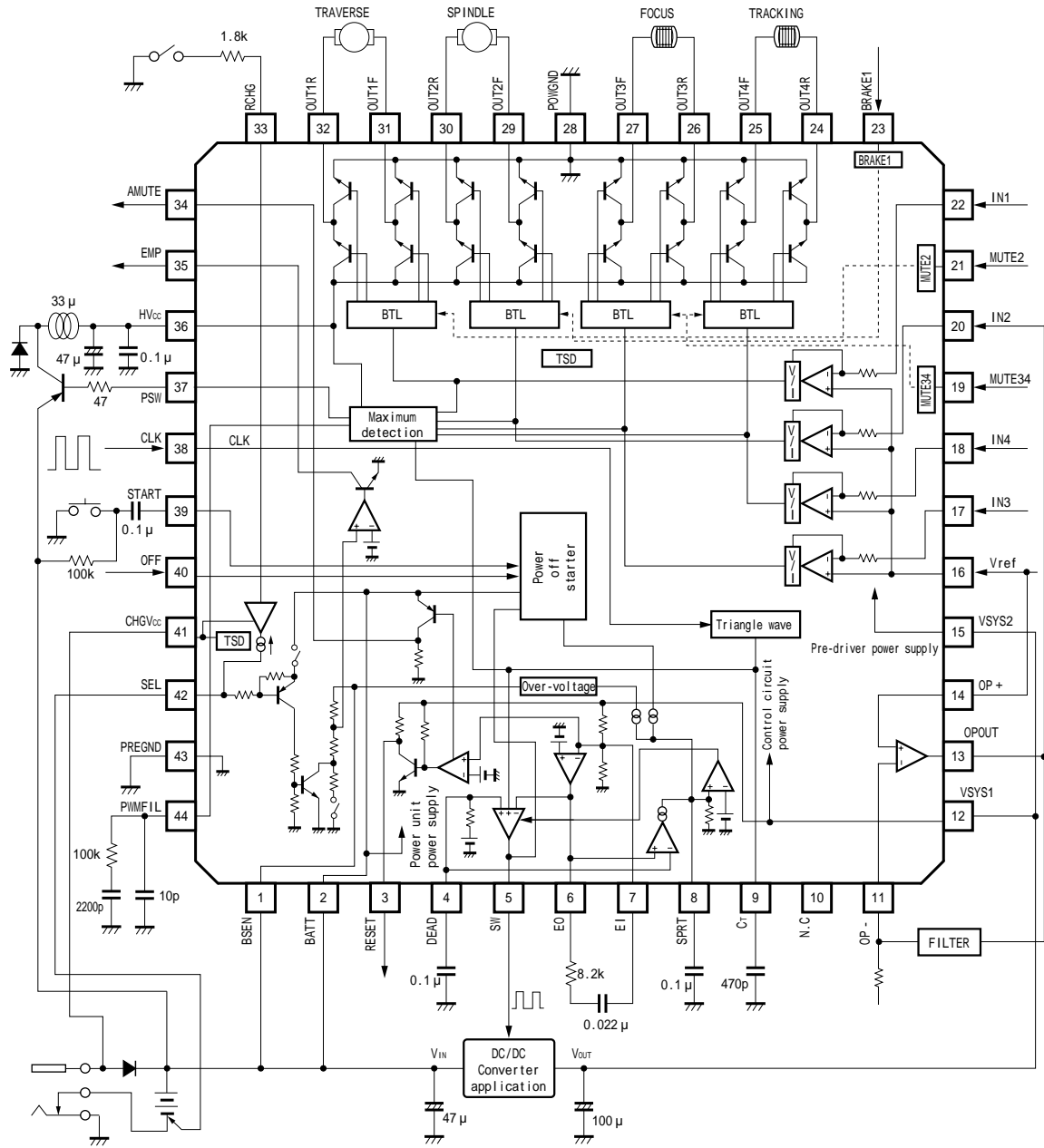


Fig.4

光ディスク IC

●電気的特性曲線

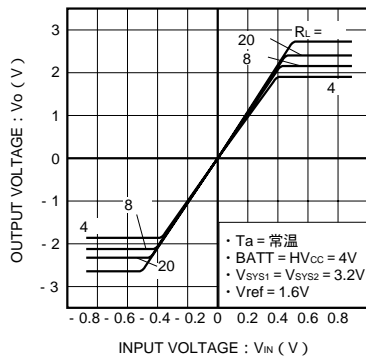


Fig.5 入出力負荷変動特性

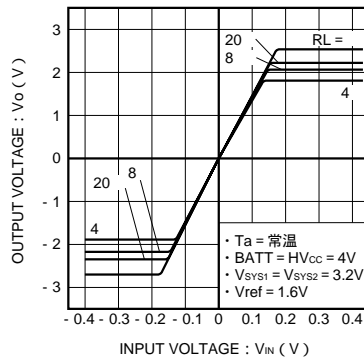


Fig.6 入出力負荷変動特性 (ch2)

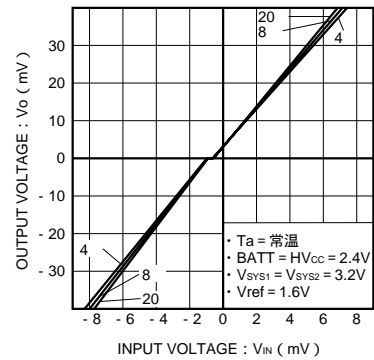


Fig.7 微小入出力特性 (不感帯幅)

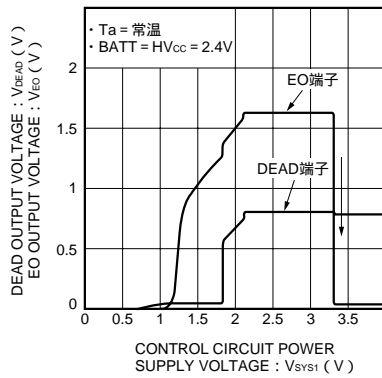


Fig.8 エラーアンプ出力電圧

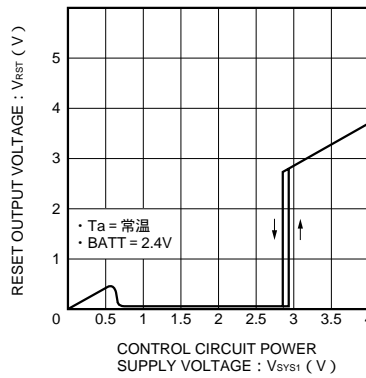


Fig.9 リセット端子電圧

●外形寸法図 (Unit : mm)

