

構造 シリコンモノシリック集積回路

製品名 CMOS シリーズレギュレータ

形名 BH15FB1WHFV

外形寸法図 Fig.1 (プラスチックモールド)
 ブロック図 Fig.2
 測定回路図 Fig.3~8
 応用回路図 Fig.21

機能

- 高精度出力電圧 1.5V±25mV
- 最大出力電流 150mA
- 低消費電流 40μA
- セラミックコンデンサ対応
- 高リップルリジェクション 70dB(f=1kHz)
- 過電流保護回路内蔵
- サーマルシャットダウン回路内蔵
- 出力電圧 ON/OFF 制御可能
- HVS0F5 パッケージ

絶対最大定格 (Ta=25℃)

項目	記号	定格	単位
最大印加電源電圧	V _{MAX}	-0.3 ~ +6.5	V
許容損失	P _d	410 *1	mW
動作温度範囲	T _{opr}	-30 ~ +85	℃
保存温度範囲	T _{stg}	-55 ~ +125	℃

*1 PCB(70mm×70mm、厚さ 1.6mm ガラスエポキシ)基板実装時。
 Ta=25℃ 以上で使用する場合は、4.1mW/℃で軽減

推奨動作範囲

項目	記号	最大	単位
電源電圧	V _{IN}	2.5~5.5	V
最大出力電流	I _{MAX}	150	mA

●電気的特性（特に指定のない限り Ta=25℃, VIN=3.5V, STBY=1.5V, Cin=0.1μF, Co=1μF）

項目	記号	目標値			単位	条件
		最小	標準	最大		
【レギュレータ】						
出力電圧	VOUT	1.475	1.500	1.525	V	IOUT=1mA
回路電流	IGND	－	40	70	μA	IOUT=50mA
回路電流（スタンバイ時）	ISTBY	－	－	1.0	μA	STBY=0V
リップル除去率	RR	－	70	－	dB	VRR=－20dBv, fRR=1kHz, IOUT=10mA
負荷応答(1)	LTV1	－	50	－	mV	IOUT=1mA to 30mA
負荷応答(2)	LTV2	－	50	－	mV	IOUT=30mA to 1mA
ラインレギュレーション	VDL1	－	2	20	mV	VIN=3.0V to 5.5V, IOUT=50mA
ロードレギュレーション1	VDL01	－	10	30	mV	IOUT=1mA to 100mA
ロードレギュレーション2	VDL02	－	15	90	mV	IOUT=1mA to 150mA
【過電流保護】						
過電流保護検出電流	ILMAX	－	300	－	mA	VIN=3.5V, Vo=VOUT×0.97
出力短絡電流	ISHORT	－	80	－	mA	VIN=3.5V, Vo=0V
【スタンバイ】						
スタンバイ・ル・ダウン抵抗		RSTB	550	1100	2200	kΩ
スタンバイ制御電圧	ON	VSTBH	1.5	－	VCC	V
	OFF	VSTBL	－0.3	－	0.3	V

●耐放射線設計はしていません

●推奨動作条件

項目	記号	最小	標準	最大	単位	条件
入力コンデンサ	Cin	0.1	-	-	μF	セラミックコンデンサ推奨
出力コンデンサ	Co	1.0	-	-	μF	セラミックコンデンサ推奨

○外形寸法図（プラスチックモールド）

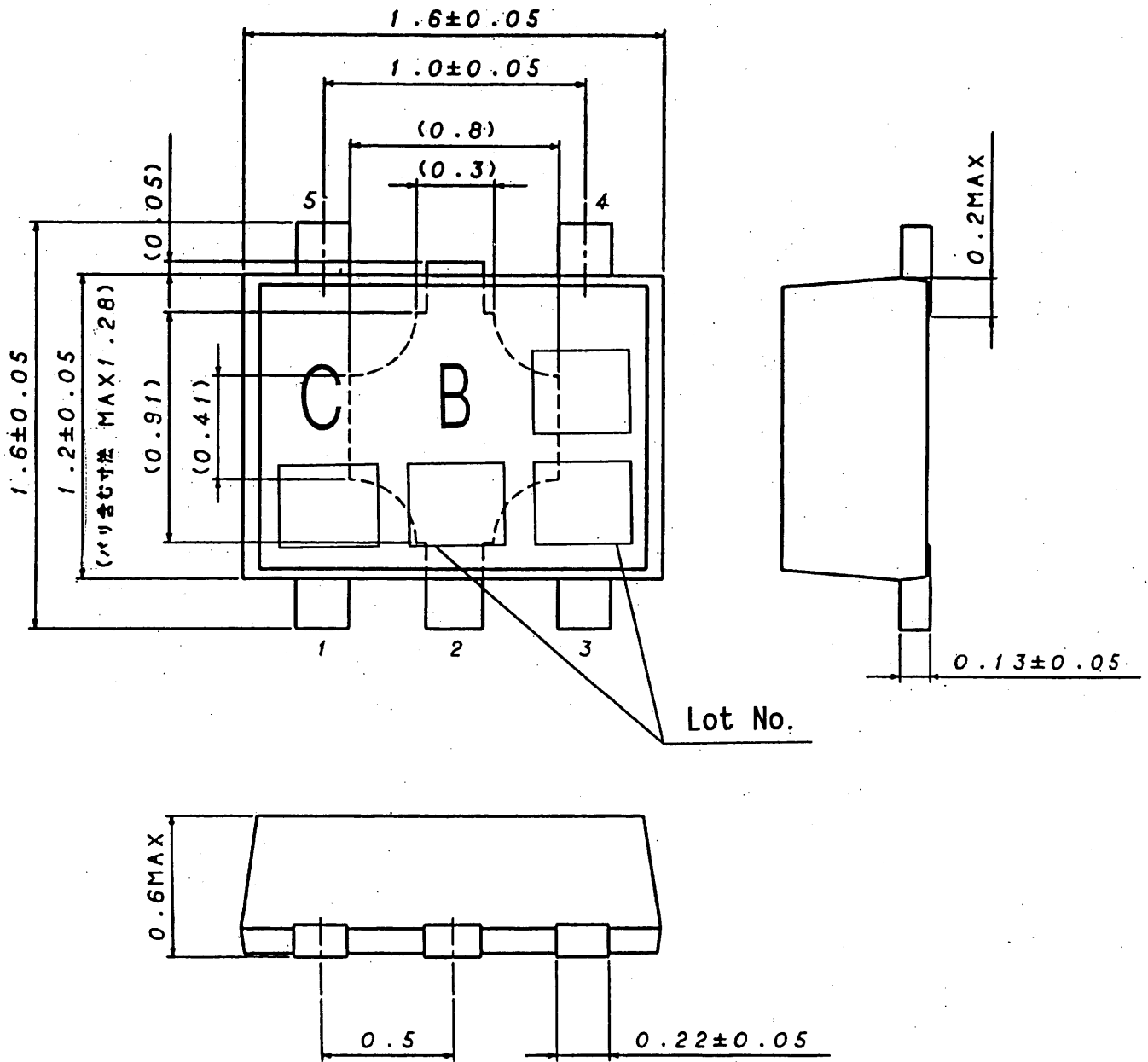


Fig.1 外形寸法図（プラスチックモールド） (Unit: mm)

○ブロック図

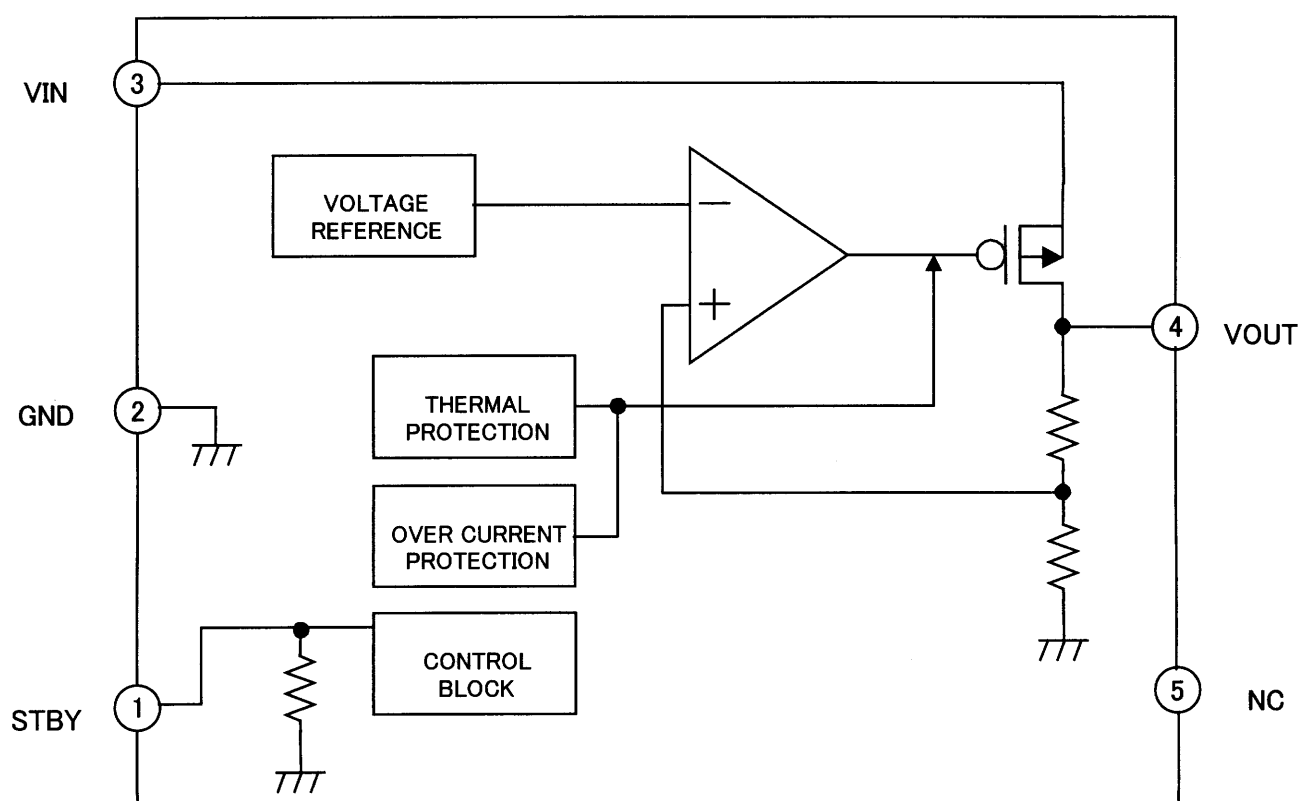


Fig.2 ブロック図

○端子説明

端子番号	端子名	機能
1	STBY	出力電圧 ON/OFF 制御 (High:ON, Low:OFF)
2	GND	接地
3	VIN	電源入力
4	VOUT	電圧出力
5	NC	NO CONNECT

○測定回路図

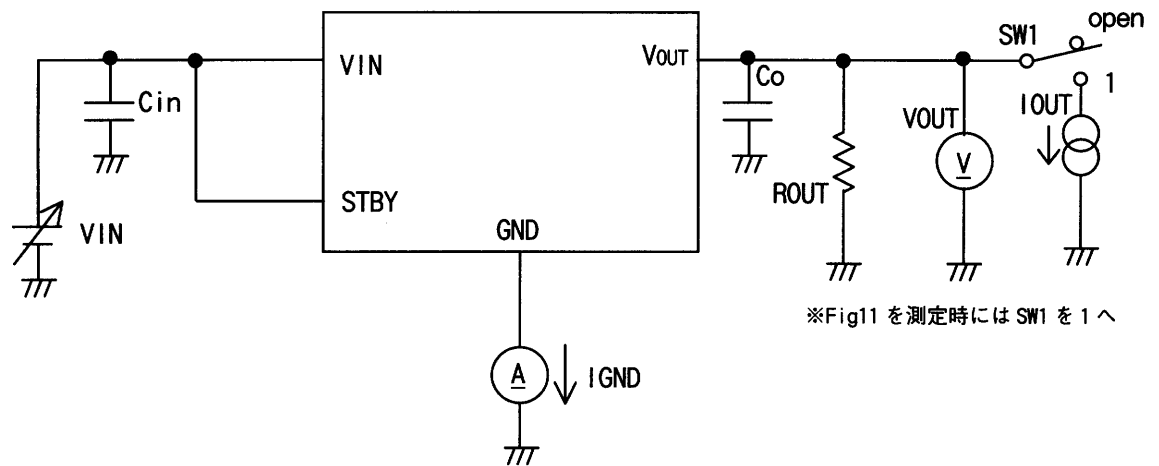


Fig. 3 GND 電流・出力電圧測定回路図(特性例:Fig. 9~11, 19, 20)

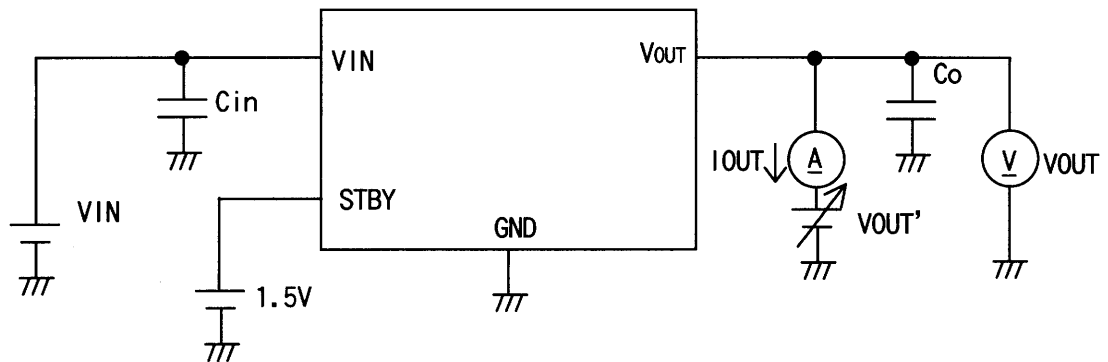


Fig. 4 過電流保護測定回路図(特性例: Fig. 12)

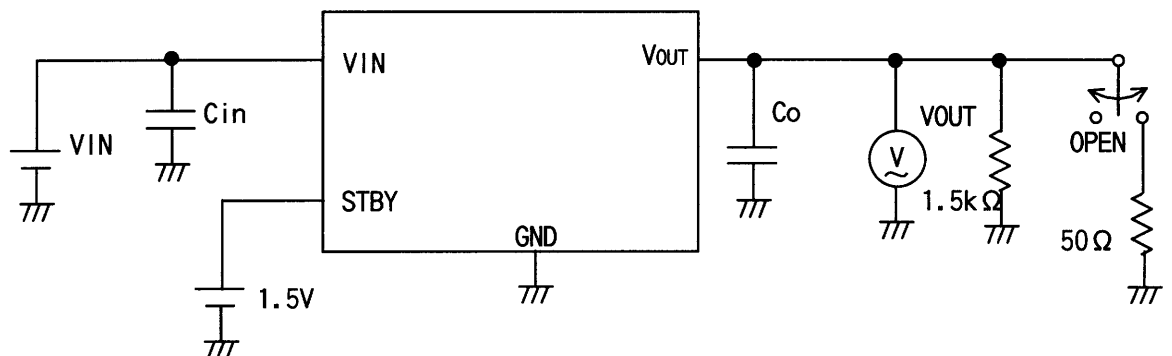


Fig. 5 負荷過渡応答測定回路図(特性例: Fig. 13~15)

○測定回路図

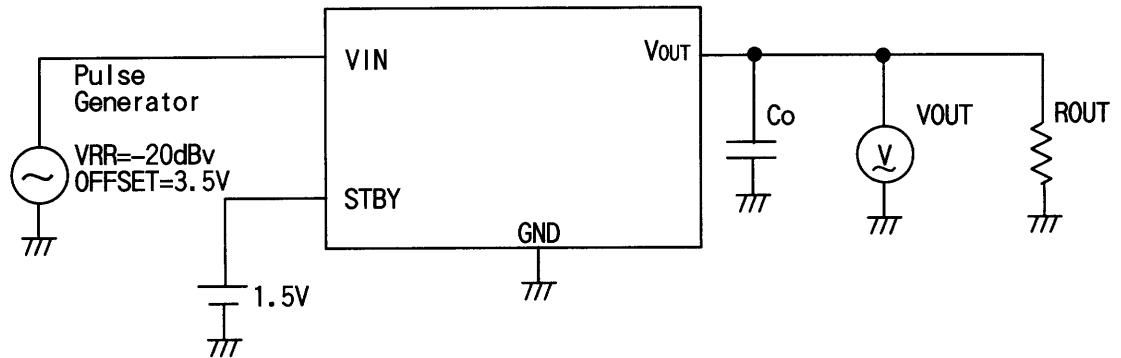


Fig.6 リップル除去率測定回路図(特性例: Fig.16)

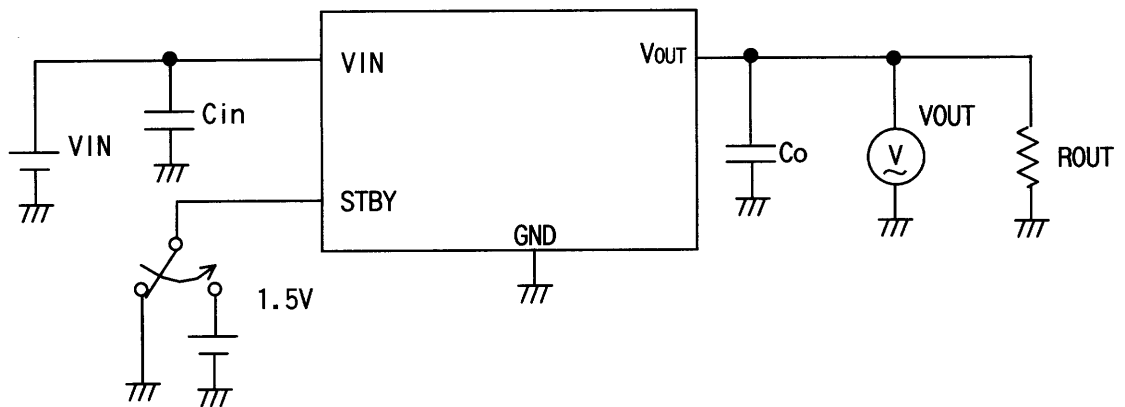


Fig.7 出力電圧立ち上がり時間測定回路図(特性例: Fig.17)

○測定回路図

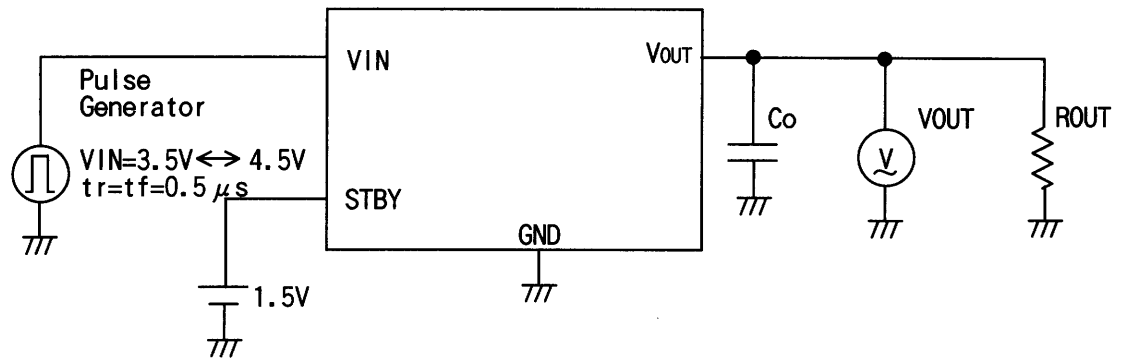


Fig.8 入力応答測定回路図(特性例: Fig.18)

○DC 特性例（参考:データは SS0P5 パッケージのものです。）

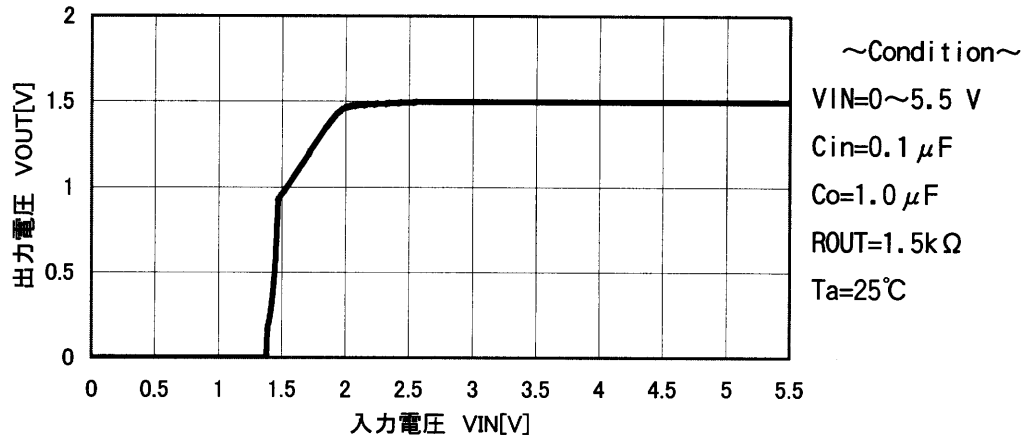


Fig. 9 出力電圧—入力電圧特性

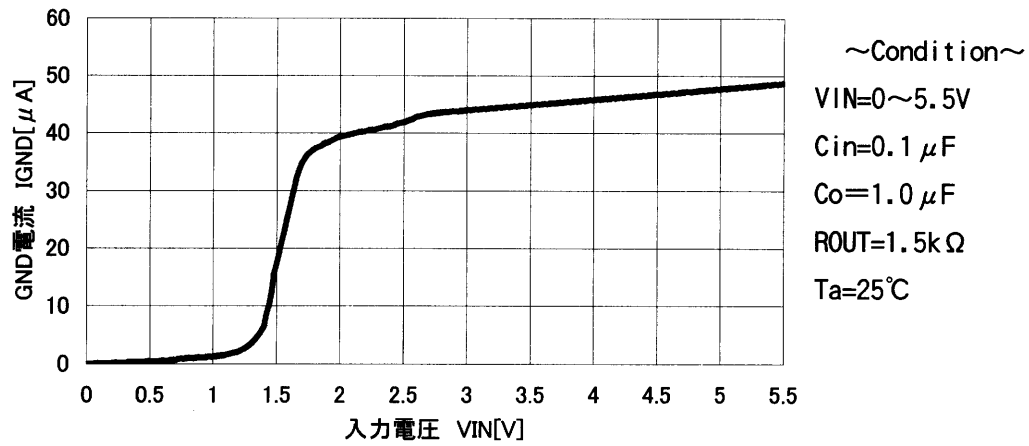


Fig. 10 GND 電流—入力電圧特性

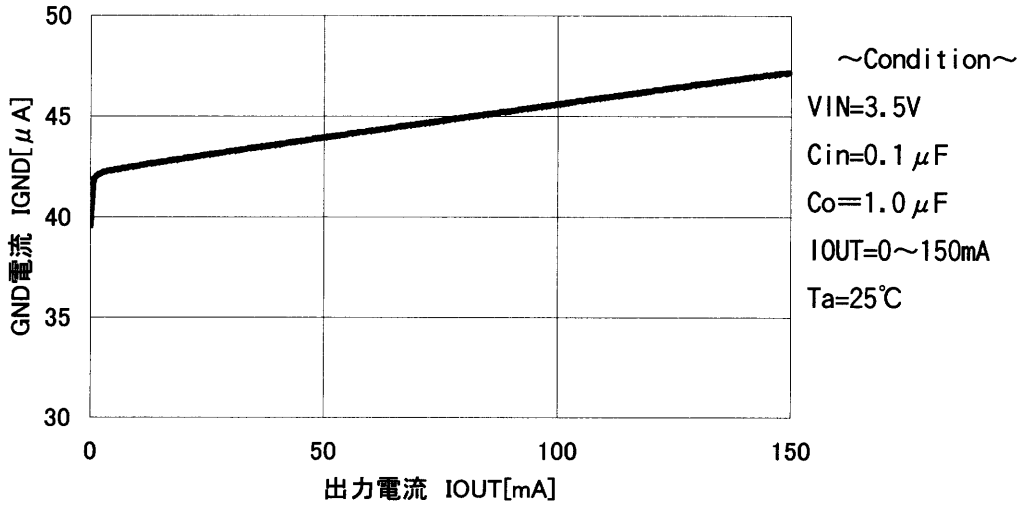


Fig. 11 GND 電流—出力電流特性

○DC 特性例 (参考: データは SS0P5 パッケージのものです。)

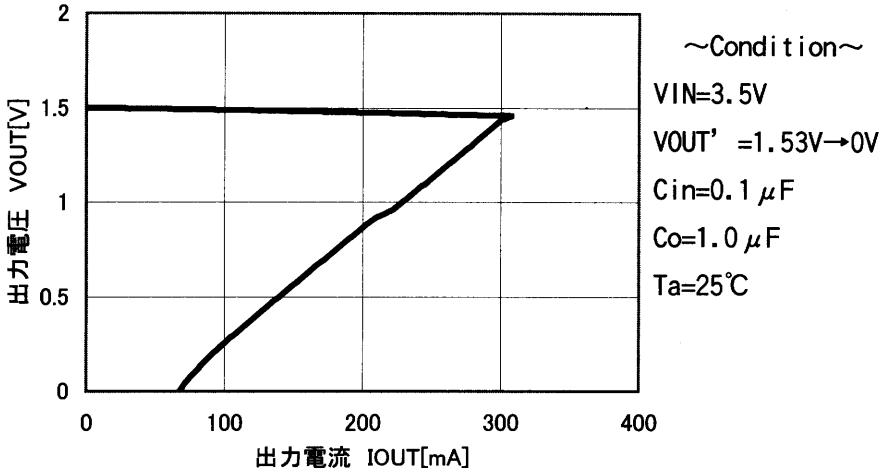


Fig. 12 出力電圧—出力電流特性

○AC 特性例(参考:データは SS0P5 パッケージのものでです。)

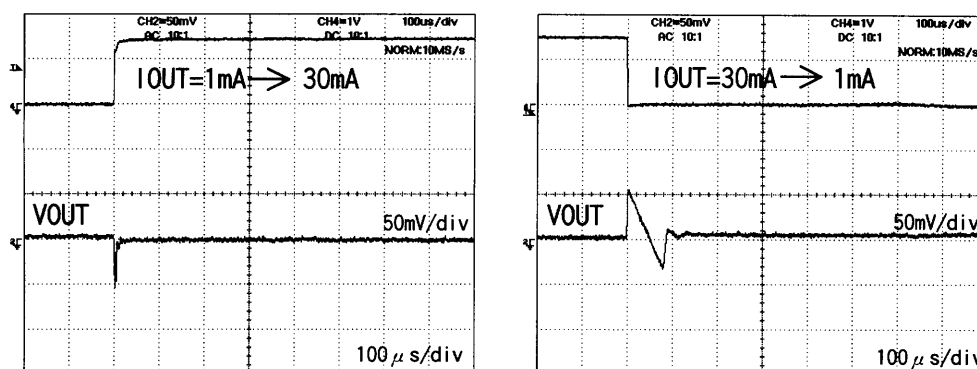


Fig.13 負荷応答特性 ($C_o=1.0 \mu F$)

~Condition~

VIN=3.5V

Cin=0.1 μF

Co=1.0 μF

IOUT=1mA ↔ 30mA

Ta=25°C

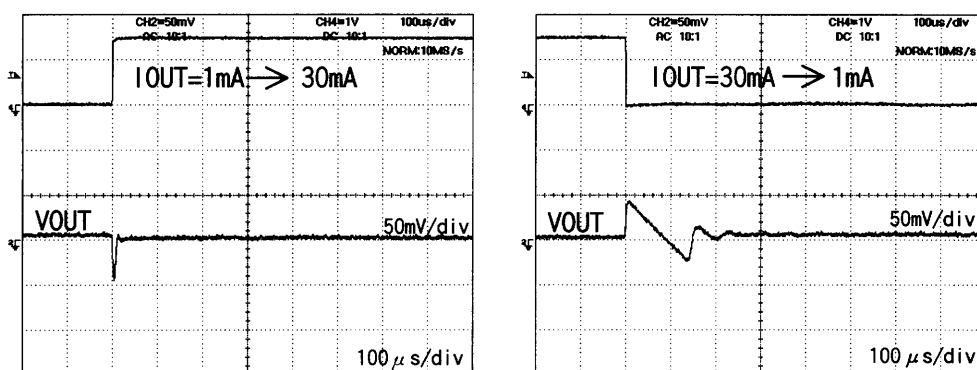


Fig.14 負荷応答特性 ($C_o=2.2 \mu F$)

~Condition~

VIN=3.5V

Cin=0.1 μF

Co=2.2 μF

IOUT=1mA ↔ 30mA

Ta=25°C

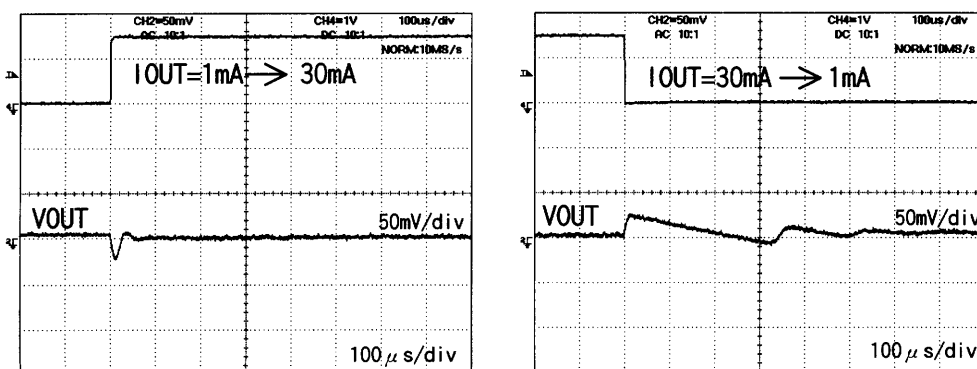


Fig.15 負荷応答特性 ($C_o=10 \mu F$)

~Condition~

VIN=3.5V

Cin=0.1 μF

Co=10 μF

IOUT=1mA ↔ 30mA

Ta=25°C

○AC 特性例(参考:データは SS0P5 パッケージのものです。)

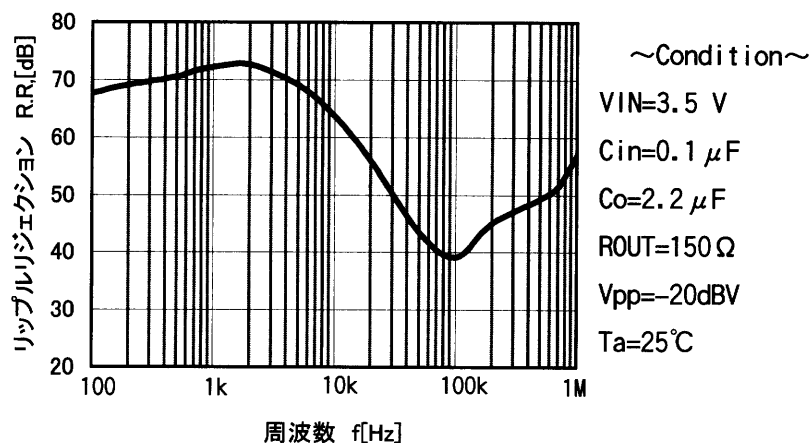


Fig. 16 リップルリジェクションー周波数特性

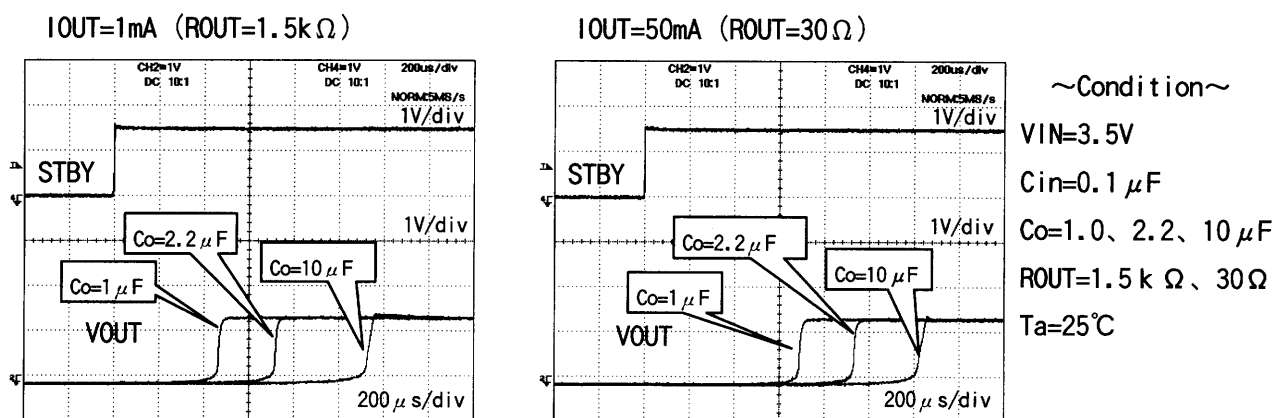


Fig. 17 出力電圧立ち上がり時間

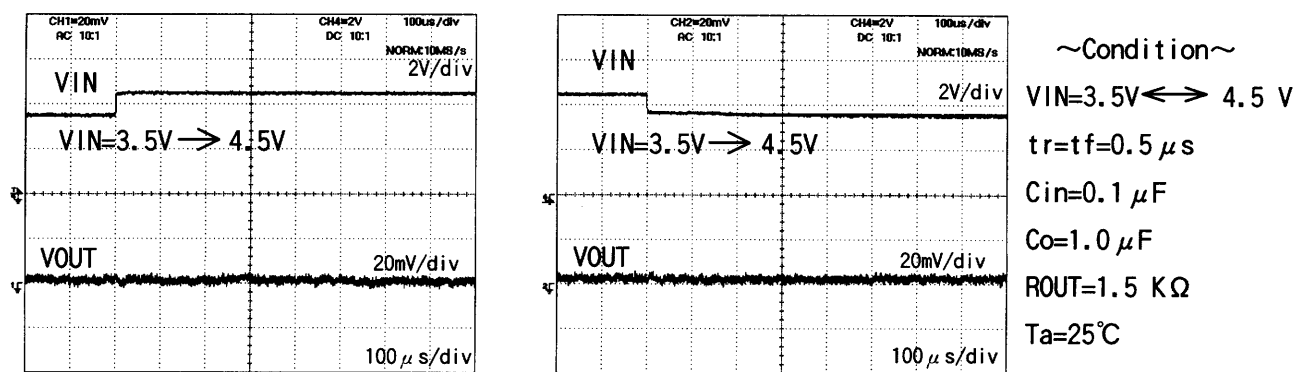


Fig. 18 入力応答特性

○温度特性例(参考:データは SS0P5 パッケージのものです。)

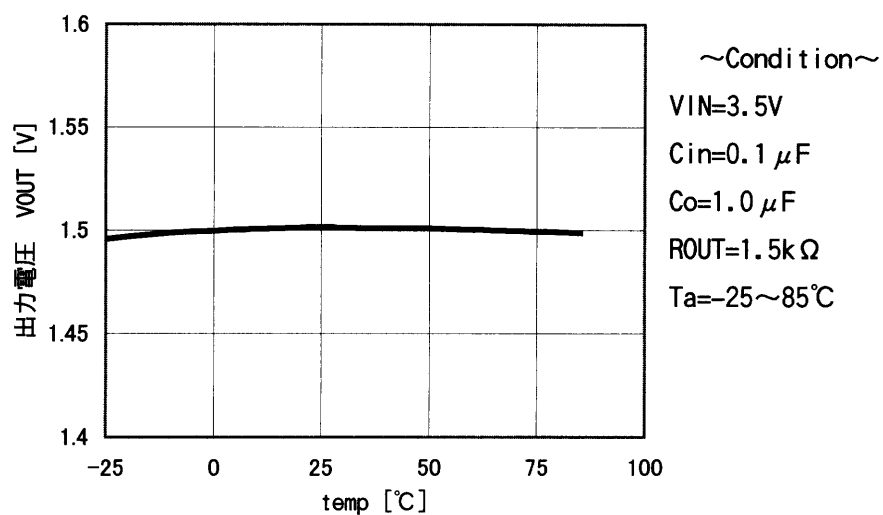


Fig. 19 出力電圧—温度特性

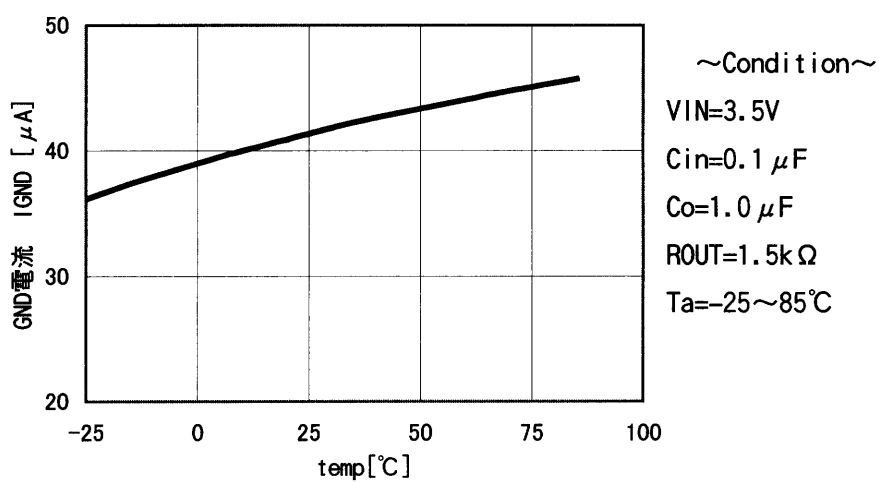


Fig. 20 GND 電流—温度特性

○応用回路図

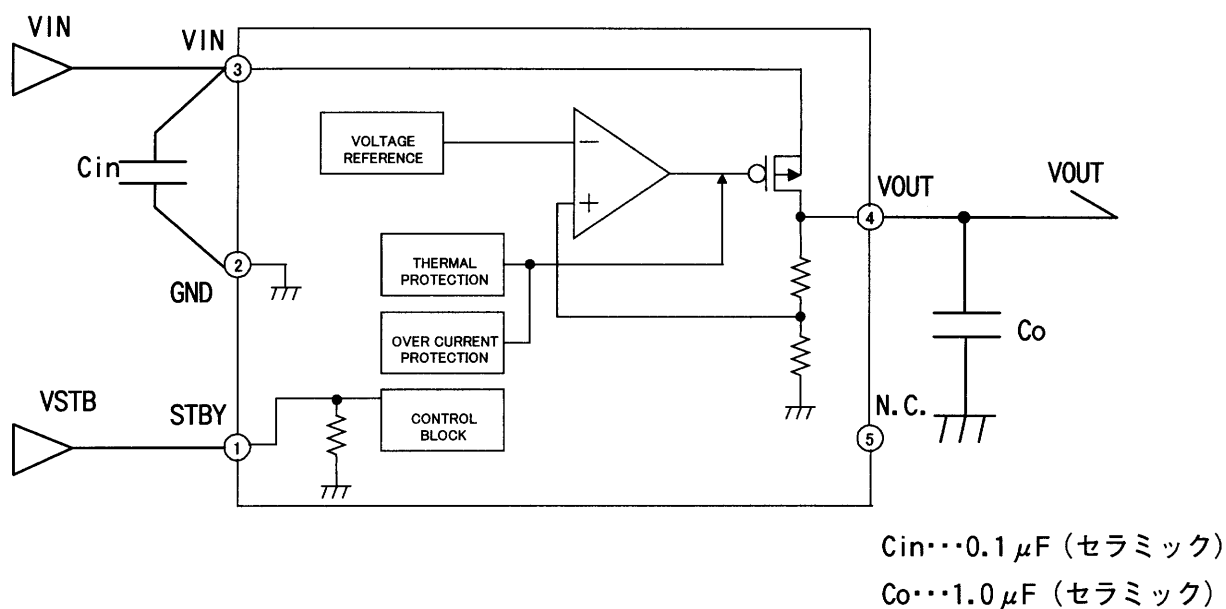


Fig. 21 応用回路図 (参考)

○使用上の注意

応用回路図の例は推奨すべきものと確信しておりますが、ご使用に当たっては特性の確認を十分をお願いします。

その他外付け回路定数を変更してご使用になる時は静特性のみならず、過渡特性も含め外付け部品および当社 IC のばらつきなどを考慮して十分なマージンを見て決定してください。

○使用上の注意

1.) 絶対最大定格について

本製品におきましては品質管理には十分注意を払っておりますが、印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は劣化または破壊に至る可能性があります。またショートモードもしくはオープンモード等破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズ等物理的な安全対策を施して頂けるようご検討をお願いします。

2.) GND 電位について

GND ピンの電位はいかなる動作状態においても、最低電位になるようにして下さい。また実際の過渡現象を含め、GND 端子を除く端子が GND 以下の電圧にならないようにして下さい。

3.) 熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行って下さい。

4.) ピン間ショートと誤装着について

プリント基板にとりつける際、IC の向きや位置ずれに十分注意して下さい。誤って取り付けた場合、IC が破壊する恐れがあります。また出力間や出力と電源 GND 間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

5.) 強電磁界中の動作について

強電磁界中でのご使用では、誤動作をする可能性がありますのでご注意下さい。

6.) 共通インピーダンスについて

電源及び GND の配線は、共通のインピーダンスを下げる、リップルを出来るだけ小さくする（配線を出来るだけ太く短くする、L・C によりリップルを落とす）等、十分な配慮を行って下さい。

7.) STBY 端子電圧について

各チャンネルをスタンバイ状態にする場合は STBY 端子電圧を 0.3V 以下に、動作状態にする場合は 1.5V 以上に設定して下さい。STBY 端子電圧を 0.3V 以上 1.5V 以下に固定または遷移時間を長くしないでください。誤動作もしくは故障の原因となります。

8.) 過電流保護回路について

出力には過電流保護回路を内蔵しており、負荷ショート時の IC 破壊を防止します。ただし、これら保護回路は突発的な事故による破壊防止に有効なもので、連続的に保護回路が動作するような使用は避けてください。

9.) サーマルシャットダウンについて

熱的破壊防止のため、温度保護回路を内蔵していますので、サーマル回路動作時には出力が OFF 状態となりますが、一定温度に戻りますと復帰します。

○使用上の注意

10.) 出力コンデンサについて

出力端子と GND 間には発振止めのセラミックコンデンサを必ず入れてください。容量値は $1.0\mu\text{F}$ 以上で安定に動作しますが、出力容量は大きいほど安定度が増し、出力負荷変動などの特性も向上します。

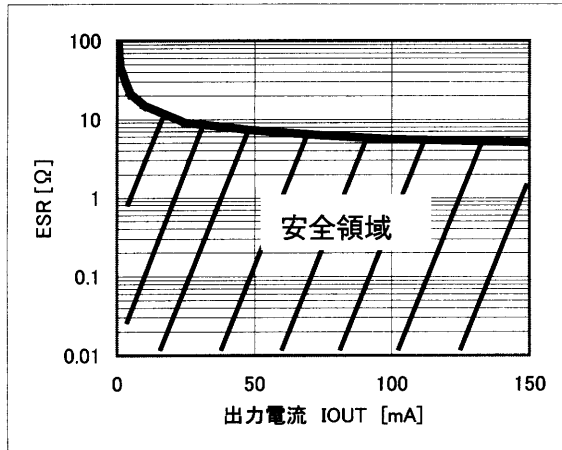
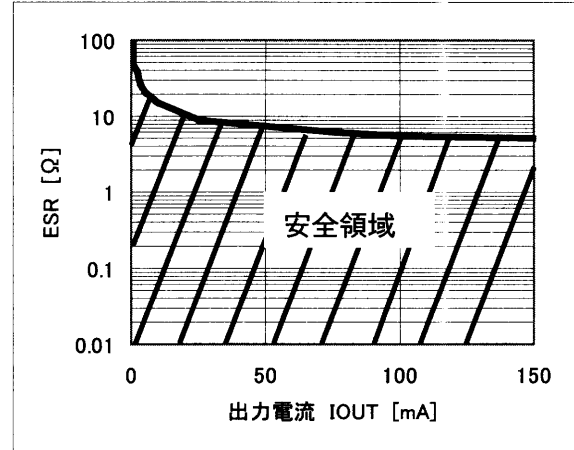
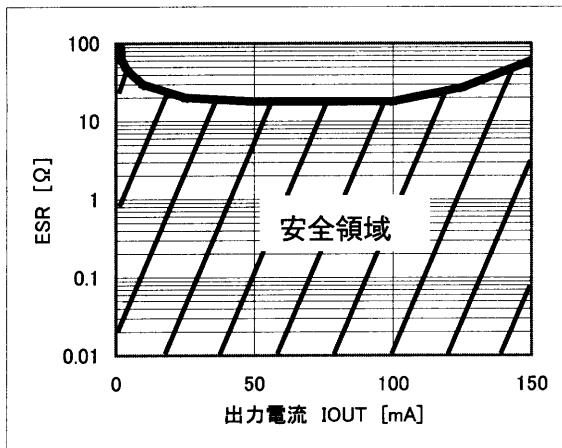
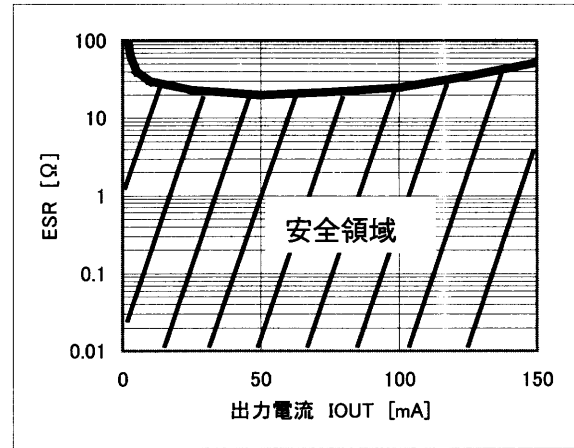
Cout=1.0 μF Temp=-25°CCout=2.2 μF Temp=-25°CCout=1.0 μF Temp=+25°CCout=2.2 μF Temp=+25°C

Fig. 22 安定動作領域特性

(参考)

○使用上の注意

11.) 入力コンデンサについて

入力端子と GND 間のなるべくピンに近い位置に $0.1\mu\text{F}$ 程度のバイパスコンデンサを入れることを推奨いたします。このコンデンサは電源インピーダンスが増加したときや引き回しが長い場合に有効となりますので、実装状態での確認をお願いいたします。

また、セラミックコンデンサは一般的に温度特性・直流バイアス特性があります。セラミックコンデンサの選定の際には、温度特性のよい B 特以上で、直流バイアス特性の優れた高耐圧品をお勧めします。

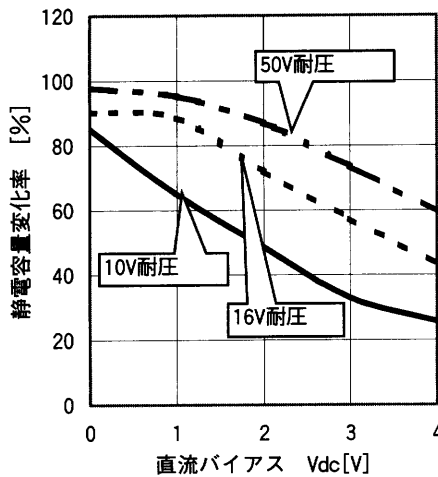


Fig.23 容量-バイアス特性(F 特)
(参考)

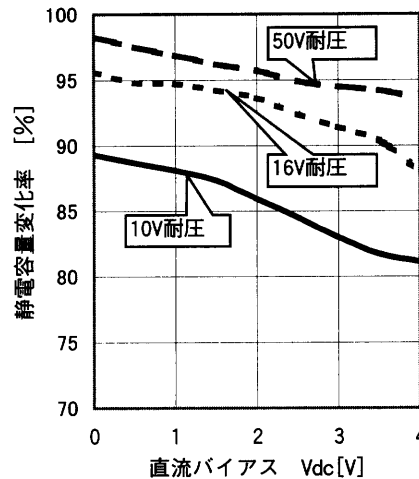


Fig.24 容量-バイアス特性(B 特)
(参考)

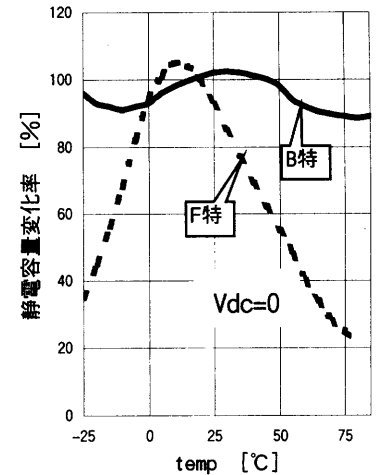


Fig.25 容量-温度特性(F 特, B 特)
(参考)

12.) 立ち上がり時間について

出力の立ち上がり時間は、電源電圧・出力容量などによっても若干依存性を持ちますが、特に温度と負荷に対して依存性を持ちます。その為低温・重負荷時には立ち上がり時間が遅くなるので、シーケンスには十分マージンを考慮してください。

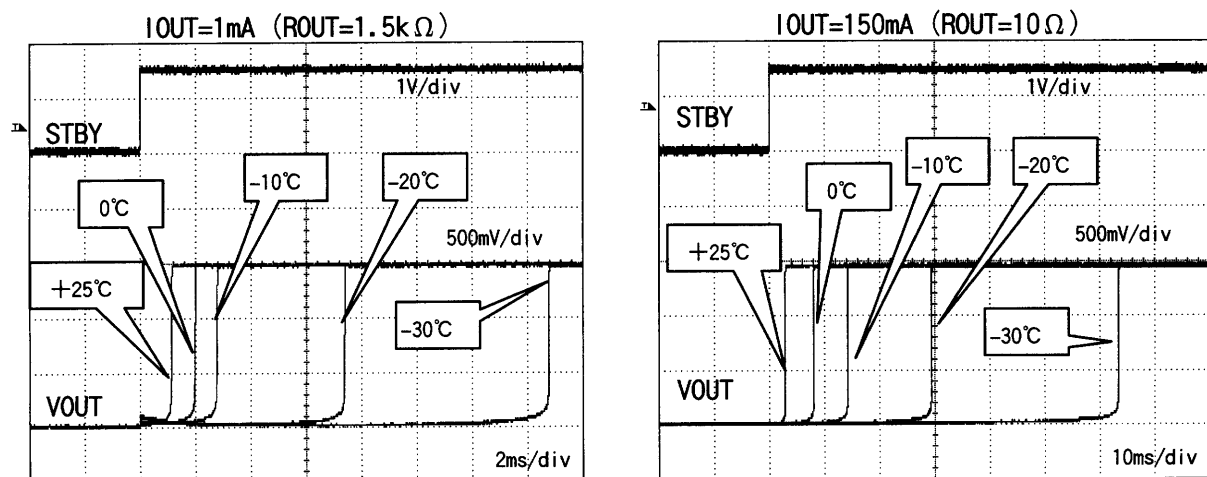


Fig.26 立ち上がり時間の温度特性
(参考)

○使用上の注意

13.) IC 端子入力について

本 IC はモノリシック IC であり、各素子間に素子分離の為の P⁺アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、Fig.27 のように、抵抗とトランジスタが端子と接続されている場合、

- 抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。
- また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意して下さい。

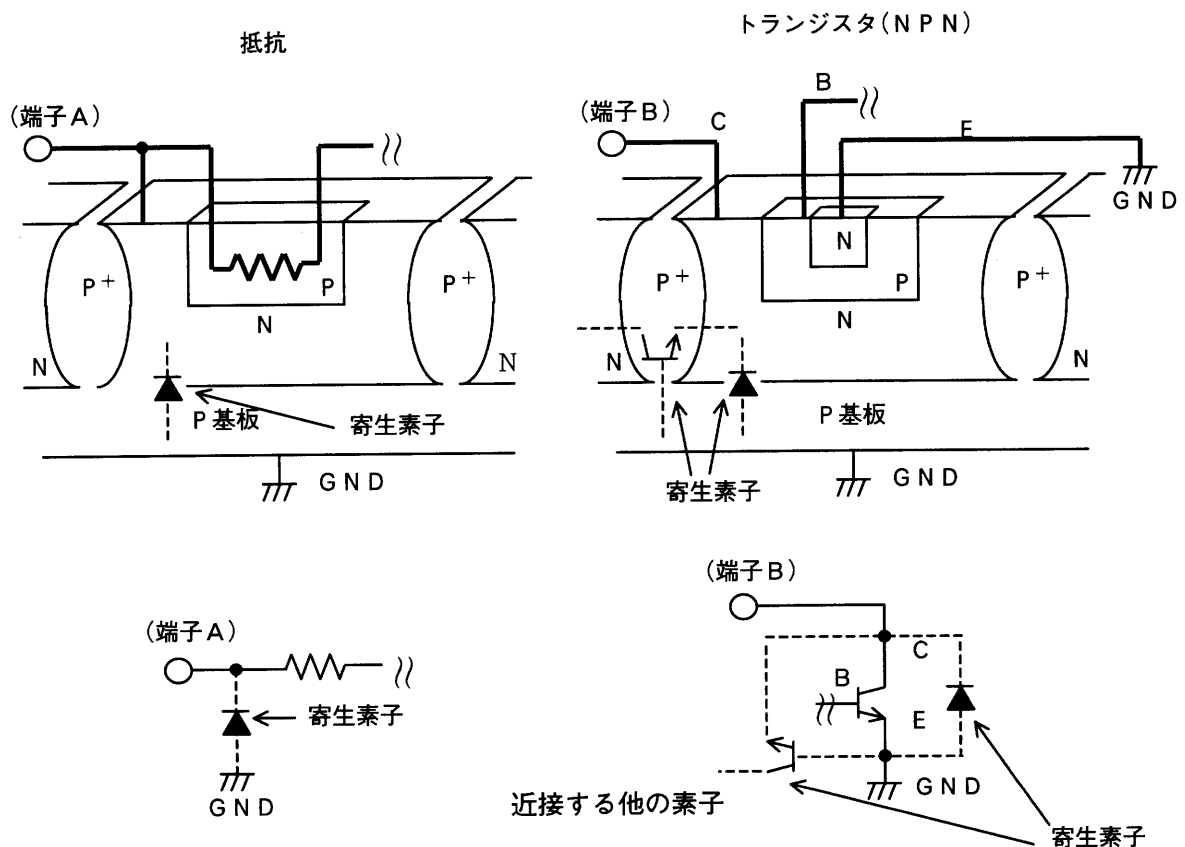


Fig.27 モノリシック IC の簡易構造例