

SANYO

三洋半導体ニュース

No.5840A

73198

半導体ニュース No.5840 とさしかえてください。

LC36W1000CMLL, CTLL, CRL-10X/12X — **CMOS LSI 非同期型シリコンゲート 1M(131072ワード×8ビット) SRAM**

概要

LC36W1000CMLL, CTLL, CRL-10X/12Xは、131072ワード×8ビット構成の非同期型シリコンゲートCMOSスタティックRAMである。デバイスの選択/非選択コントロール用の2つのチップイネーブル端子 $\overline{CE1}$, $\overline{CE2}$ および 出力コントロール用の出力イネーブル端子 \overline{OE} を有し、高速、低消費電力、広温度範囲という特長がある。このため、高速、ローパワー、バッテリーバックアップを必要とするシステムに最適であり、メモリの拡張も容易である。

特長

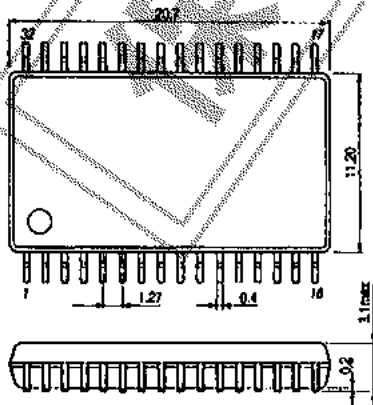
- ・低電圧動作 : 2.7~3.6V
- ・広温度範囲動作 : -25~+85°C
- ・アクセス時間
 - 100ns (max) : LC36W1000CMLL, CTLL, CRL-10X
 - 120ns (max) : LC36W1000CMLL, CTLL, CRL-12X
- ・低消費電流
 - スタンバイ時 : 0.5 μ A (typ*) / Ta=25°C
 - (VCC=2.7~3.6V) 14.0 μ A (max) / Ta=-25~+70°C
 - 28.0 μ A (max) / Ta=-25~+85°C
 - *VCC=3.3V時
 - データ保持時 : 0.4 μ A (typ) / Ta=25°C
 - (VCC=3.0V) 12.0 μ A (max) / Ta=-25~+70°C
 - 24.0 μ A (max) / Ta=-25~+85°C
- ・データ保持電源電圧 : 2.0~3.6V
- ・クロック不要 (完全スタティック回路)
- ・入出力共通ピン, 出力3ステート
- ・パッケージ

- SOP32ピン (525mm) プラスチックパッケージ : LC36W1000CMLL
- TSOP32ピン (8mm×20mm) プラスチックパッケージ ノーマル : LC36W1000CTLL
- TSOP32ピン (8mm×20mm) プラスチックパッケージ リバース : LC36W1000CRL

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

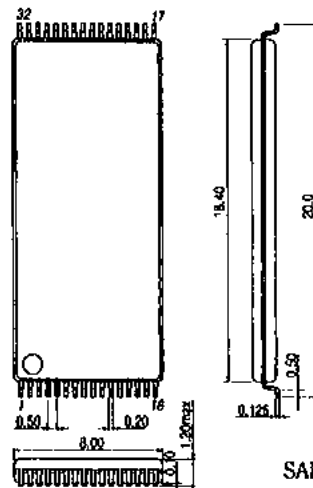
■本書記載の規格値(最大定格、動作条件範囲等)を同時にとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

外形図 3205 (unit: mm)



SANYO: SOP32

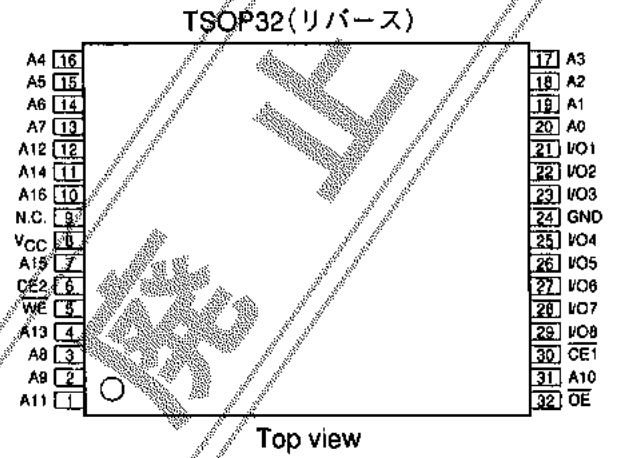
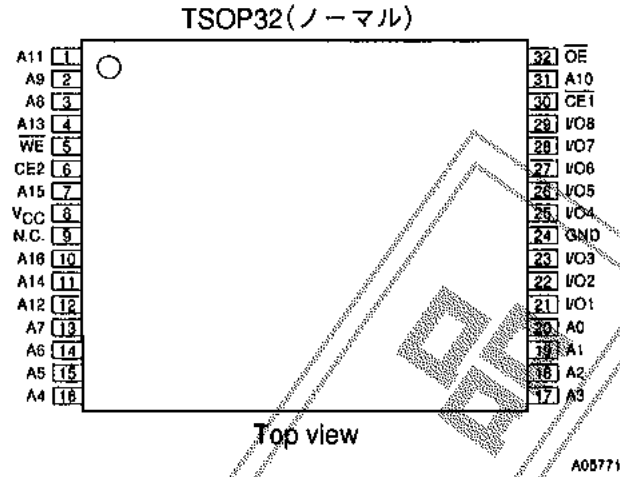
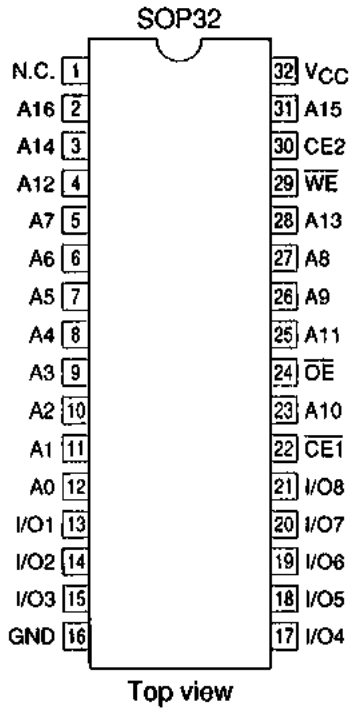
外形図 3224 (unit: mm)



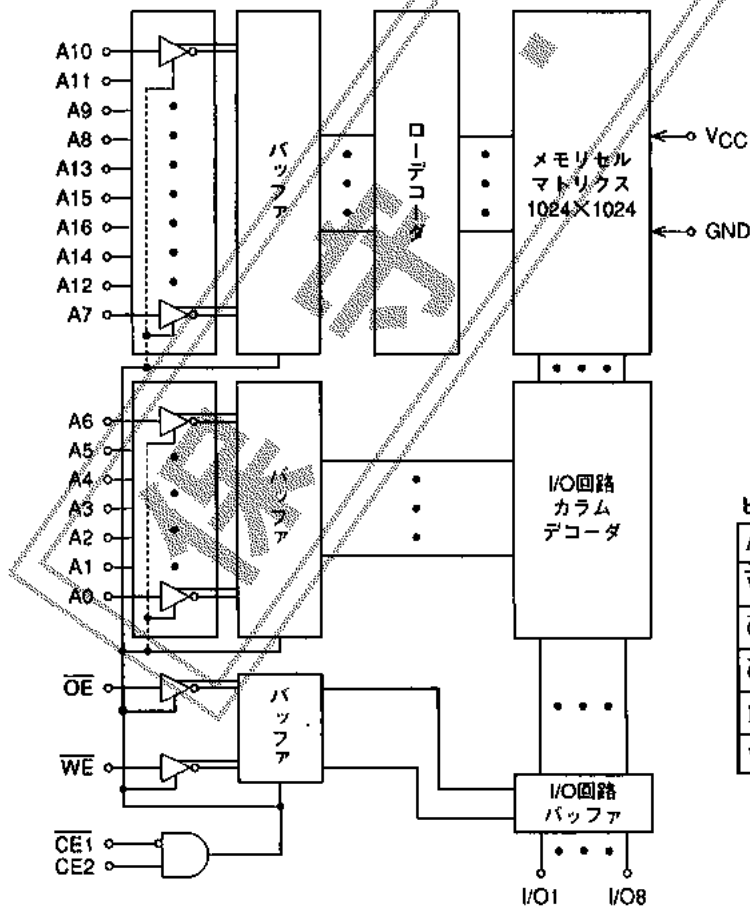
SANYO: TSOP32 (タイプI)

LC36W1000CMLL, CTLL, CRLL-10X/12X

ピン配置図



ブロック図



ピン名称

A0~A16	アドレス入力
WE	リードライト制御入力
OE	アウトプットイネーブル入力
CE1, CE2	チップイネーブル入力
I/O1~I/O8	データ入出力
VCC, GND	電源端子

A05773

LC36W1000CMLL, CTLL, CRL-10X/12X

機能表

モード	$\overline{CE1}$	CE2	\overline{OE}	\overline{WE}	I/O	電源電流
リードサイクル	L	H	L	H	データ出力	I_{CCA}
ライトサイクル	L	H	X	L	データ入力	I_{CCA}
出力ディスエーブル	L	H	H	H	高インピーダンス	I_{CCA}
非選択	H	X	X	X	高インピーダンス	I_{CCS}
	X	L	X	X	高インピーダンス	I_{CCS}

X: H or L

絶対最大定格 / $T_a=25^\circ\text{C}$

項目	記号	定格値	unit
最大電源電圧	$V_{CC\ max}$	4.6	V
入力端子電圧	V_{IN}	$-0.5^* \sim V_{CC} + 0.5$	V
I/O端子電圧	$V_{I/O}$	$-0.5^* \sim V_{CC} + 0.5$	V
許容消費電力	$P_d\ max$	0.7	W
動作周囲温度	T_{opr}	$-25 \sim +85$	$^\circ\text{C}$
保存周囲温度	T_{stg}	$-55 \sim +150$	$^\circ\text{C}$

*パルス幅50ns以下の時、 -3.0V

注) 絶対最大定格以上のストレスが印加された場合、破壊をおこす恐れがある。

DC許容動作範囲 / $T_a=-25 \sim +85^\circ\text{C}$

項目	記号	min	typ	max	unit
電源電圧	V_{CC}	2.7	3.3	3.6	V
入力「H」レベル電圧	V_{IH}	2.4		$V_{CC} + 0.3$	V
入力「L」レベル電圧	V_{IL}	-0.3^*		+0.4	V

*パルス幅50ns以下の時、 -3.0V

DC電気的特性 / $T_a=-25 \sim +85^\circ\text{C}$

項目	記号	条件	min	typ*	max	unit
動作時電源電流 (DC)	I_{CCA1}	$V_{CE1} \leq 0.2\text{V}, V_{CE2} \geq V_{CC} - 0.2\text{V}, V_{IN} \leq 0.2\text{V}$ or $V_{IN} \geq V_{CC} - 0.2\text{V}, I_{I/O} = 0\text{mA}$			1.5	mA
	I_{CCA2}	$V_{CE1} = V_{IL}, V_{CE2} = V_{IH}$ $V_{IN} = V_{IH}$ or $V_{IL}, I_{I/O} = 0\text{mA}$		1	3	mA
動作時平均電源電流	I_{CCA3}	$V_{CE1} = V_{IL}, V_{CE2} = V_{IH}$ $I_{I/O} = 0\text{mA}, \text{min cycle}$	100ns	25	35	mA
			120ns	25	35	
スタンバイ時電源電流	I_{CCS1}	$ V_{CE2} \leq 0.2\text{V} $ or $ V_{CE1} \geq V_{CC} - 0.2\text{V},$ $(V_{CE2} \geq V_{CC} - 0.2\text{V} \text{ or } V_{CE2} \leq 0.2\text{V}) $	$-25 \sim +85^\circ\text{C}$		28	μA
			$-25 \sim +70^\circ\text{C}$		14	
			25°C	0.5		
	I_{CCS2}	$V_{CE2} = V_{IL}$ or $V_{CE1} = V_{IH}$		0.12	1.4	mA
入力リーク電流	I_{II}	$V_{IN} = 0 \sim V_{CC}$	-1		+1	μA
I/Oリーク電流	I_{IO}	$V_{CE1} = V_{IH}$ or $V_{CE2} = V_{IL}$ or $V_{OE} = V_{IH}$ or $V_{WE} = V_{IL}, V_{I/O} = 0 \sim V_{CC}$	-1		+1	μA
出力「H」レベル電圧	V_{OH}	$I_{OH} = -2.0\text{mA}$	2.4			V
出力「L」レベル電圧	V_{OL}	$I_{OL} = 2.0\text{mA}$			0.4	V

* $V_{CC} = 3.3\text{V}, T_a = 25^\circ\text{C}$

LC36W1000CMLL, CTLL, CRLL-10X/12X

入出力容量 / Ta=25°C, f=1MHz

項目	記号	条件	min	typ	max	unit
入力容量	C _{IN}	V _{IN} =0V			7	pF
入出力容量	C _{I/O}	V _{I/O} =0V			8	pF

注) このパラメータは全数測定されたものではなく、サンプル値である。

AC電気的特性 / Ta=-25~+85°C, V_{CC}=2.7~3.6V

ACテスト条件

入力ハルス電圧レベル	: 0.4V, 2.4V
入力立ち上り, 立ち下り時間	: 5ns
入力・出力タイミングレベル	: 1.4V
出力負荷	: 1TTLゲート+C _L =100pF (スコープ, 治具容量を含む)

リードサイクル

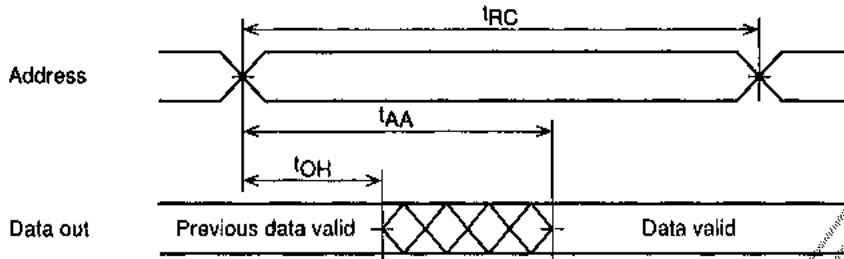
項目	記号	LC36W1000CMLL, CTLL, CRLL				unit
		-10X		-12X		
		min	max	min	max	
リードサイクル時間	t _{RC}	100		120		ns
アドレスアクセス時間	t _{AA}		100		120	ns
CE1アクセス時間	t _{CA1}		100		120	ns
CE2アクセス時間	t _{CA2}		100		120	ns
OEアクセス時間	t _{OA}		50		60	ns
出力ホールド時間	t _{OH}	10		10		ns
CE1-出力イネーブル時間	t _{COE1}	10		10		ns
CE2-出力イネーブル時間	t _{COE2}	10		10		ns
OE-出力イネーブル時間	t _{OOE}	5		5		ns
CE1-出力ディスエーブル時間	t _{COD1}		40		40	ns
CE2-出力ディスエーブル時間	t _{COD2}		40		40	ns
OE-ディスエーブル時間	t _{OOD}		35		35	ns

ライトサイクル

項目	記号	LC36W1000CMLL, CTLL, CRLL				unit
		-10X		-12X		
		min	max	min	max	
ライトサイクル時間	t _{WC}	100		120		ns
アドレス確定時間	t _{AW}	80		100		ns
アドレスセットアップ時間	t _{AS}	0		0		ns
ライトパルス幅	t _{WP}	70		70		ns
CE1セットアップ時間	t _{CW1}	80		100		ns
CE2セットアップ時間	t _{CW2}	80		100		ns
ライトリカバリ時間	t _{WR}	0		0		ns
CE1ライトリカバリ時間	t _{WR1}	0		0		ns
CE2ライトリカバリ時間	t _{WR2}	0		0		ns
データセットアップ時間	t _{DS}	40		50		ns
データホールド時間	t _{DH}	0		0		ns
CE1データホールド時間	t _{DH1}	0		0		ns
CE2データホールド時間	t _{DH2}	0		0		ns
WE-出力イネーブル時間	t _{WOE}	5		5		ns
WE-出力ディスエーブル時間	t _{WOD}		40		40	ns

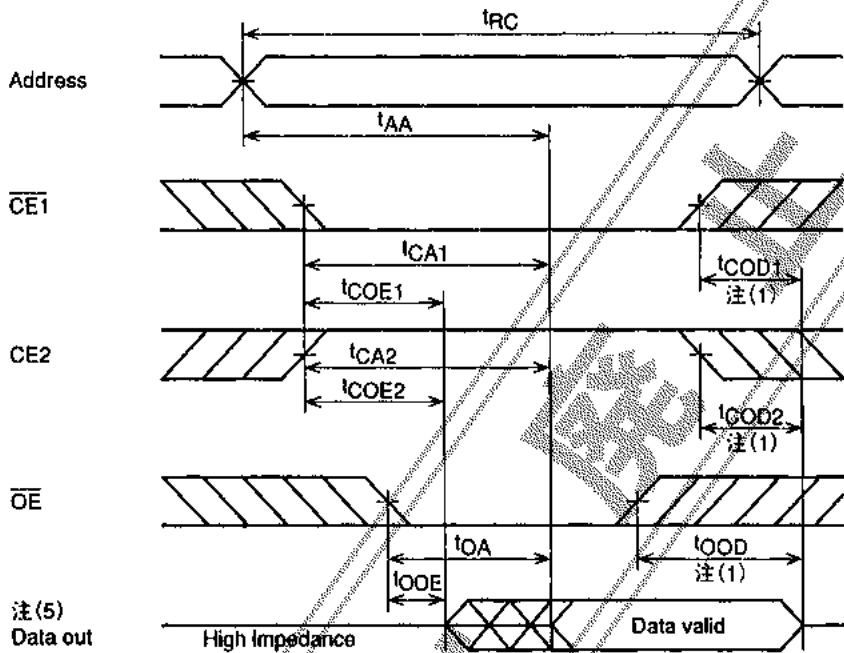
タイミング図

リードサイクル (1) : $\overline{CE1}=\overline{OE}=V_{IL}$, $CE2=V_{IH}$, $\overline{WE}=V_{IH}$



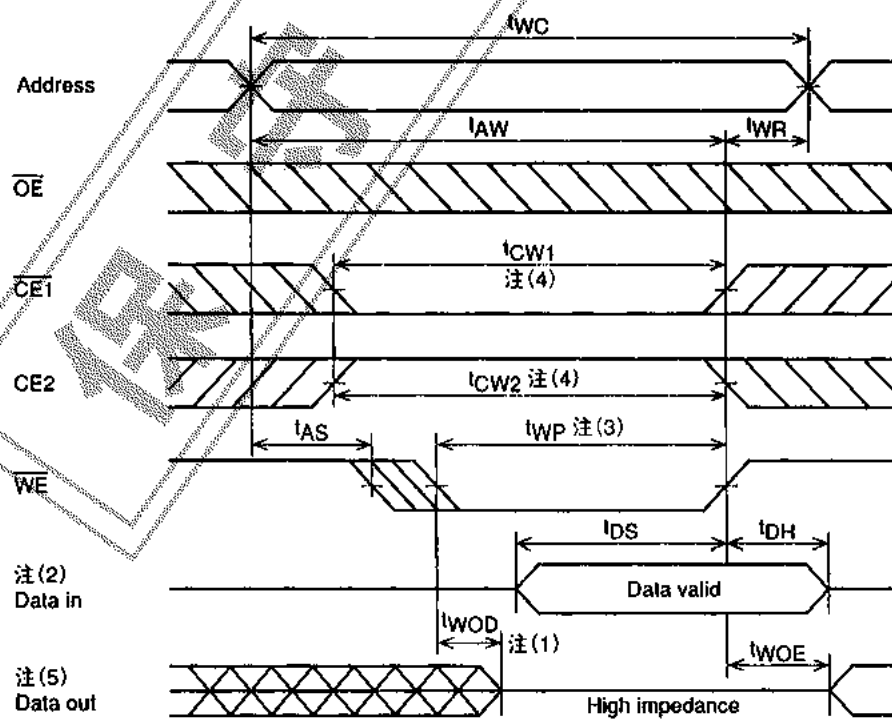
A05774

リードサイクル (2) : $\overline{WE}=V_{IH}$



A05775

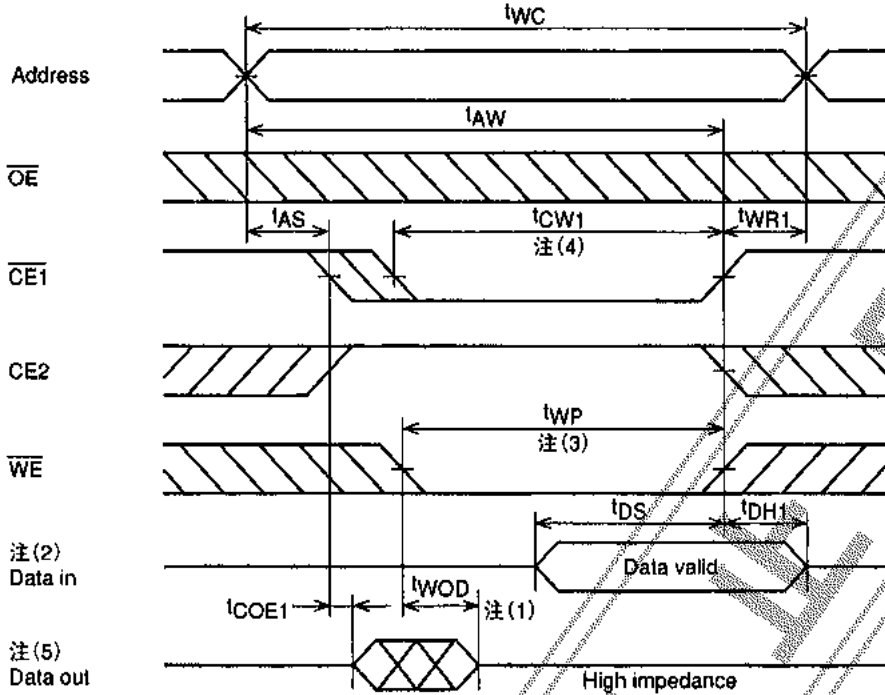
ライトサイクル (1) : \overline{WE} =コントロール 注(6)



A05776

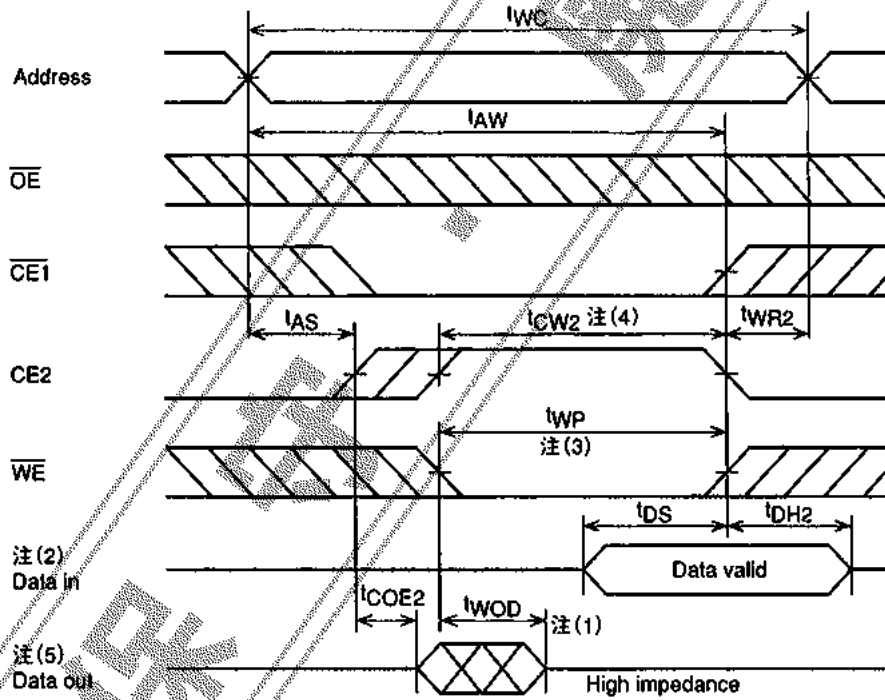
LC36W1000CMLL, CTLL, CRLL-10X/12X

ライトサイクル (2) : $\overline{CE1}$ =コントロール 注(6)



A05777

ライトサイクル (3) : $CE2$ =コントロール 注(6)



A05778

注1) t_{COE1} , t_{COE2} , t_{OD} , t_{WOD} は出力が高インピーダンスになるまでの時間で規定され、出力電圧レベルでの判定は行わない。

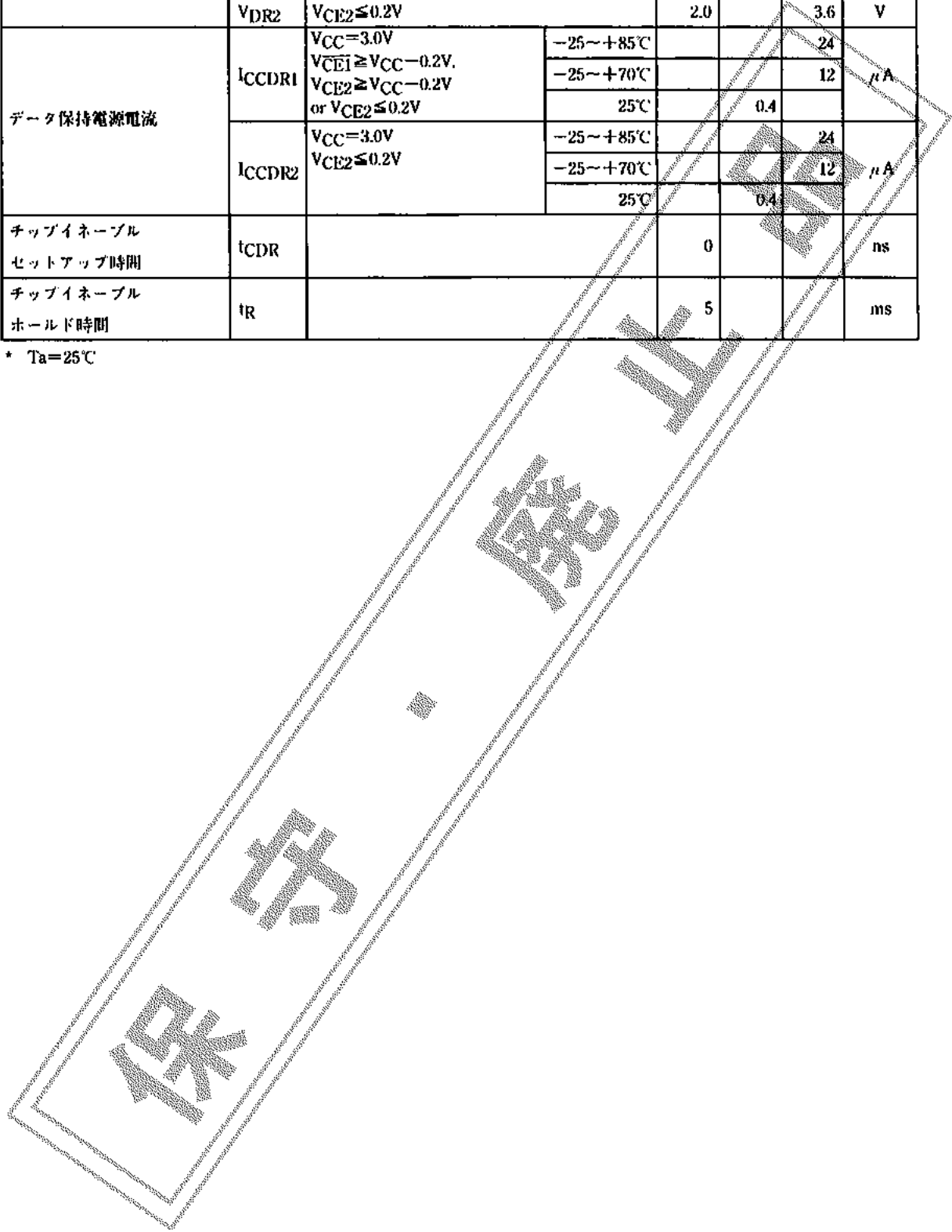
- 2) Data outが出力状態にあるとき外部から逆位相の信号を印加してはならない。
- 3) t_{WP} は $\overline{CE1}$, \overline{WE} が「L」レベル、 $CE2$ が「H」レベルの期間であり、 \overline{WE} の立下りから、 $\overline{CE1}$ または \overline{WE} の立上り、あるいは $CE2$ の立下りのいずれか早い方までの時間で定義される。
- 4) t_{CW1} , t_{CW2} は、 $\overline{CE1}$, \overline{WE} が「L」レベル、 $CE2$ が「H」レベルの期間であり、 $\overline{CE1}$ の立下り、あるいは $CE2$ の立上りから、 $\overline{CE1}$ または \overline{WE} の立上り、あるいは $CE2$ の立下りのいずれか早い方までの時間で、定義される。
- 5) \overline{OE} が「H」レベル、 $\overline{CE1}$ が「H」レベル、 $CE2$ が「L」レベル、 \overline{WE} が「L」レベルのいずれかの状態でもデータアウトは高インピーダンス状態になる。
- 6) ライトサイクル中、 \overline{OE} が「H」レベルの場合、Data outは高インピーダンス状態になる。

LC36W1000CMLL, CTLL, CRLL-10X/12X

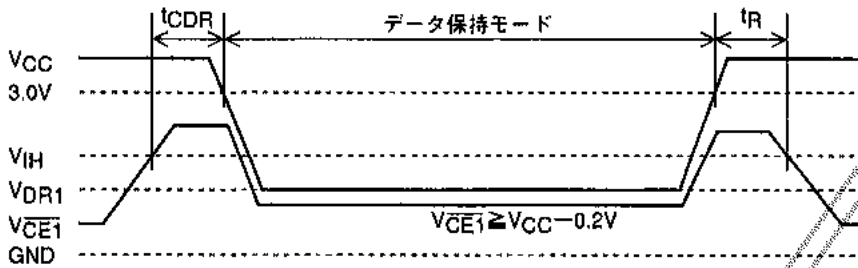
データ保持特性 / Ta = -25 ~ +85°C

項目	記号	条件	min	typ*	max	unit
データ保持電源電圧	VDR1	$V_{CE1} \geq V_{CC} - 0.2V$, $V_{CE2} \geq V_{CC} - 0.2V$ or $V_{CE2} \leq 0.2V$	2.0		3.6	V
	VDR2	$V_{CE2} \leq 0.2V$	2.0		3.6	V
データ保持電源電流	ICCDR1	$V_{CC} = 3.0V$ $V_{CE1} \geq V_{CC} - 0.2V$, $V_{CE2} \geq V_{CC} - 0.2V$ or $V_{CE2} \leq 0.2V$	-25 ~ +85°C		24	μA
			-25 ~ +70°C		12	
			25°C		0.4	
	ICCDR2	$V_{CC} = 3.0V$ $V_{CE2} \leq 0.2V$	-25 ~ +85°C		24	μA
			-25 ~ +70°C		12	
			25°C		0.4	
チップイネーブル セットアップ時間	tCDR		0			ns
チップイネーブル ホールド時間	tR		5			ms

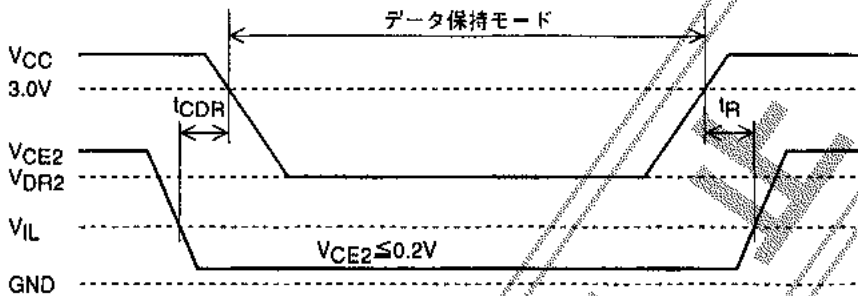
* Ta = 25°C



データ保持波形 (1) ($\overline{CE1}$ コントロール)



データ保持波形 (2) ($CE2$ コントロール)



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない確率・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような保護回路・駆動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替および外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認ください。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、備産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。