

# SANYO

# 三洋半導体ニュース

No. 3216B

N191

開発ニュース No. ※3216Aとさしかえてください。

新

## LC3664R, RL-10/12/15

## LC3664RM, RML-10/12/15

## LC3664RS, RSL-10/12/15

非同期型シリコンゲート CMOS LSI

— 8192ワード×8ビット SRAM

**概要** LC3664R, RL, RM, RML, RS, RSL-10/12/15は8192×8ビット構成の非同期型シリコンゲートCMOS SRAMである。周辺回路にCMOSを使用して低消費電力化を図っている。コントロール信号入力に高速メモリアクセス用のOEとパワーダウンおよびデバイス選択用の2つのチップイネーブルCE1, CE2を有する。このため、高速、ローパワー、バッテリバックアップを必要とするシステムに最適でありメモリ容量の拡張も容易である。

**特長** ・ アドレスアクセス時間( $t_{AA}$ )

LC3664R, RL, RM, RML, RS, RSL-10 : 100ns (max)

LC3664R, RL, RM, RML, RS, RSL-12 : 120ns (max)

LC3664R, RL, RM, RML, RS, RSL-15 : 150ns (max)

・ 低スタンバイ電流

LC3664R, RM, RS : 1mA (max)

LC3664RL, RML, RSL : 100 $\mu$ A (max Ta = 60°C)

・ 5V単一電源 : 5V $\pm$ 10%

・ データ保持電源電圧 : 2.0~5.5V

・ クロック不要(完全スタティック RAM)

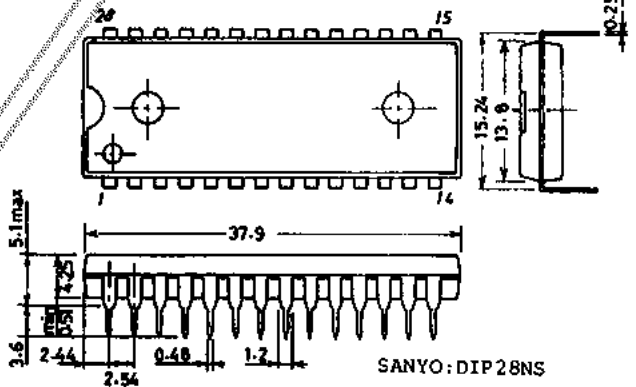
・ 全入力レベル TTL コンパチブル

・ 入出力共通ピン, 出力3ステート

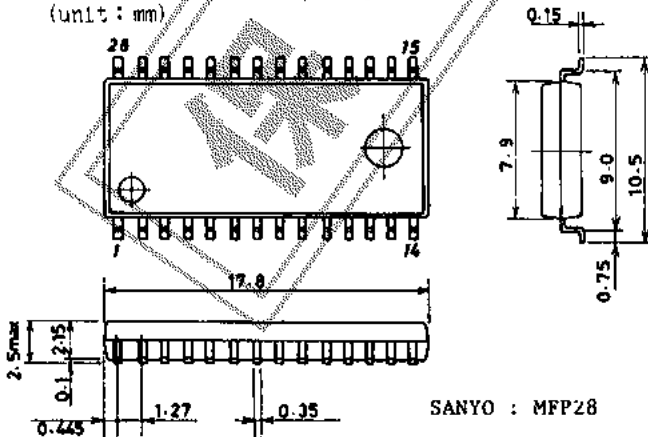
・ DIP28ピン, MFP28ピン プラスチックパッケージ

・ 3つのコントロール入力(OE, CE1, CE2)

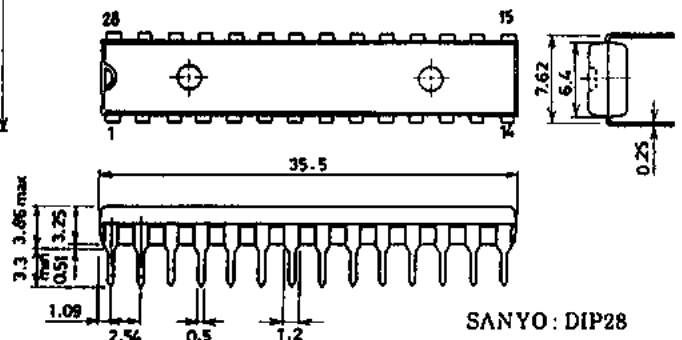
外形図 3081 [LC3664R, RL]  
(unit: mm)



外形図 3091 [LC3664RM, RML]  
(unit: mm)



外形図 3133 [LC3664RS, RSL]  
(unit: mm)



※これらの仕様は、改良などのため変更することがあります。

〒370-05 群馬県大泉町坂田180

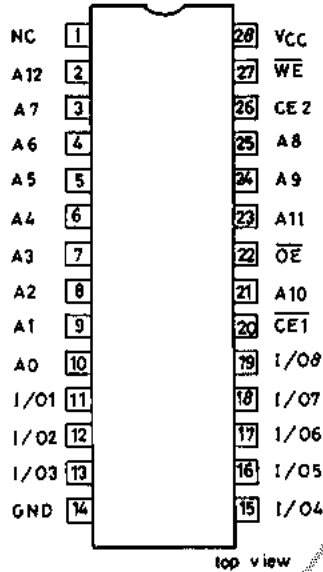
三洋電機株式会社 半導体事業本部

# LC3664R,RL,RM,RML,RS,RSL

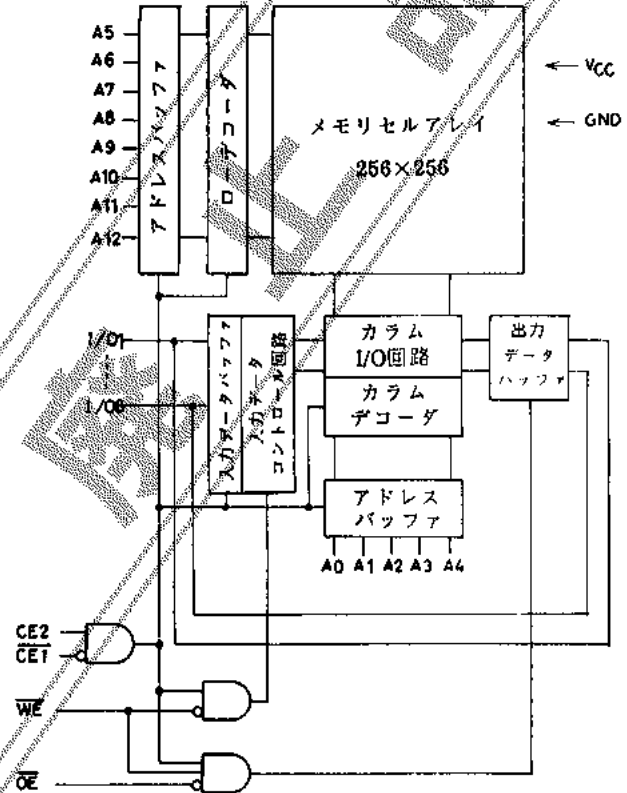
## 機能表

モード	CE1	CE2	OE	WE	I/O	電源電流
リードサイクル	L	H	L	H	データ出力	I <sub>CCA</sub>
ライトサイクル	L	H	X	L	データ入力	I <sub>CCA</sub>
出力ディセーブル	L	H	H	H	高インピーダンス	I <sub>CCA</sub>
非選択	H	X	X	X	高インピーダンス	I <sub>CCS</sub>
	X	L	X	X	高インピーダンス	I <sub>CCS</sub>

## ピン配置図



- A0~A12 : アドレス入力
- WE : リードライト制御入力
- OE : アウトプットイネーブル入力
- CE1, CE2 : チップイネーブル入力
- I/O1~I/O8 : データ入出力
- VCC, GND : 電源端子



## 絶対最大定格

項目	記号	値	単位
最大電源電圧	V <sub>CC max</sub>	+7.0	V
入力端子電圧	V <sub>IN</sub>	-0.3~V <sub>CC</sub> +0.3	V
I/O端子電圧	V <sub>I/O</sub>	-0.3~V <sub>CC</sub> +0.3	V
動作周囲温度	T <sub>opg</sub>	0~+70	°C
保存周囲温度	T <sub>stg</sub>	-55~+125	°C

## DC許容動作範囲 / Ta=0~+70°C

項目	記号	min	typ	max	単位
電源電圧	V <sub>CC</sub>	4.5	5.0	5.5	V
入力電圧	V <sub>IH</sub>	2.2	V <sub>CC</sub> +0.3		V
	V <sub>IL</sub>	-0.3		0.8	V

次ページへ続く。

# LC3664R,RL,RM,RML,RS,RSL

DC電氣的特性 / Ta=0~+70°C, V <sub>CC</sub> =4.5~5.5V		min	typ	max	unit
入力リーク電流	I <sub>LI</sub>	V <sub>IN</sub> =0~V <sub>CC</sub>	-1.0	1.0	μA
I/Oリーク電流	I <sub>LO</sub>	V <sub>CE1</sub> =V <sub>IH</sub> or V <sub>CE2</sub> =V <sub>IL</sub> or V <sub>OE</sub> =V <sub>IH</sub> or V <sub>WE</sub> =V <sub>IL</sub> , V <sub>I/O</sub> =0~V <sub>CC</sub>	-1.0	1.0	μA
出力「H」レベル電圧	V <sub>OH</sub>	I <sub>OH</sub> =-1.0mA	2.4		V
出力「L」レベル電圧	V <sub>OL</sub>	I <sub>OL</sub> =2.0mA		0.4	V
動作時電源電流	I <sub>CCA1</sub>	V <sub>CE1</sub> =0V, V <sub>CE2</sub> =V <sub>CC</sub> , I <sub>I/O</sub> =0mA, V <sub>IN</sub> ≤ 0.2V or V <sub>IN</sub> ≥ V <sub>CC</sub> -0.2V	4	10	mA
	I <sub>CCA2</sub>	V <sub>CE1</sub> =V <sub>IL</sub> , V <sub>CE2</sub> =V <sub>IH</sub> , I <sub>I/O</sub> =0mA, V <sub>IN</sub> =V <sub>IH</sub> or V <sub>IL</sub>	7	15	mA
	I <sub>CCA3</sub>	V <sub>CE1</sub> =V <sub>IL</sub> , V <sub>CE2</sub> =V <sub>IH</sub> , I <sub>I/O</sub> =0mA, min cycle	30	35	mA
スタンバイ時電源電流	I <sub>CCS1</sub>	V <sub>CE2</sub> ≤ 0.2V or V <sub>CE1</sub> ≥ V <sub>CC</sub> -0.2V, V <sub>CE2</sub> ≥ V <sub>CC</sub> -0.2V or V <sub>CE1</sub> ≥ V <sub>CC</sub> -0.2V, V <sub>CE2</sub> ≤ 0.2V LC3664RL, RML, RSL Ta=60°C		100	μA
	I <sub>CCS2</sub>	LC3664R, RM, RS V <sub>CE2</sub> =V <sub>IL</sub> or V <sub>CE1</sub> =V <sub>IH</sub> , V <sub>IN</sub> =0~V <sub>CC</sub>		1	mA
				3	mA
入出力容量 / Ta=+25°C, f=1MHz		min	typ	max	unit
I/O端子容量	C <sub>I/O</sub>	V <sub>I/O</sub> =0V	6	10	pF
入力端子容量	C <sub>IN</sub>	V <sub>IN</sub> =0V	6	10	pF

## AC電氣的特性 / Ta=0~+70°C, V<sub>CC</sub>=4.5~5.5V

### ACテスト条件

- ・ 入力パルス電圧レベル 0.6~2.4V
- ・ 入力立上り, 立下り時間 5ns
- ・ 入出力タイミングレベル 1.5V
- ・ 出力負荷 1TTLゲート + C<sub>L</sub>=100pF(治具容量を含む)

## リードサイクル パラメータ

		LC3664R,RL,RM,RML, LC3664R,RL,RM,RML, LC3664R,RL,RM,RM1, RS,RSL-10 RS,RSL-12 RS,RSI-15						unit
		RS,RSL-10		RS,RSL-12		RS,RSI-15		
		min	max	min	max	min	max	
リードサイクル時間	t <sub>RC</sub>	100		120		150		ns
アドレスアクセス時間	t <sub>AA</sub>		100		120		150	ns
CE1アクセス時間	t <sub>CA1</sub>		100		120		150	ns
CE2アクセス時間	t <sub>CA2</sub>		100		120		150	ns
OEアクセス時間	t <sub>OA</sub>		60		70		80	ns
出力ホールド時間	t <sub>OH</sub>	10		15		15		ns
CE1出力イネーブル時間	t <sub>COE1</sub>	10		10		10		ns
CE2出力イネーブル時間	t <sub>COE2</sub>	10		10		10		ns
OE出力イネーブル時間	t <sub>OOE</sub>	5		5		5		ns
CE1出力ディセーブル時間	t <sub>COD1</sub>		40		45		60	ns
CE2出力ディセーブル時間	t <sub>COD2</sub>		40		45		60	ns
OE出力ディセーブル時間	t <sub>OOD</sub>		35		40		50	ns

次ページへ続く。

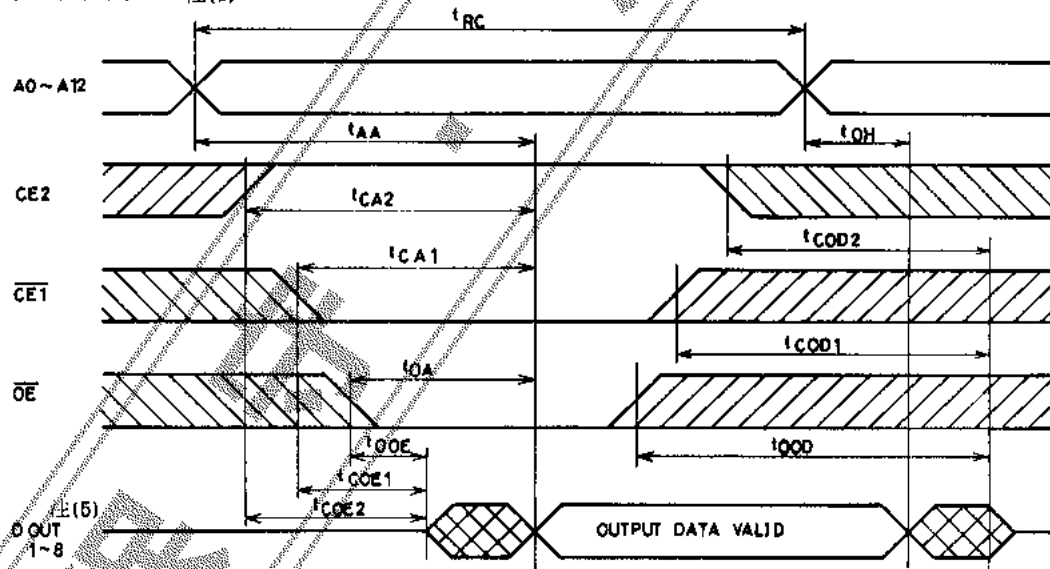
# LC3664R,RL,RM,RML,RS,RSL

## ライトサイクル パラメータ

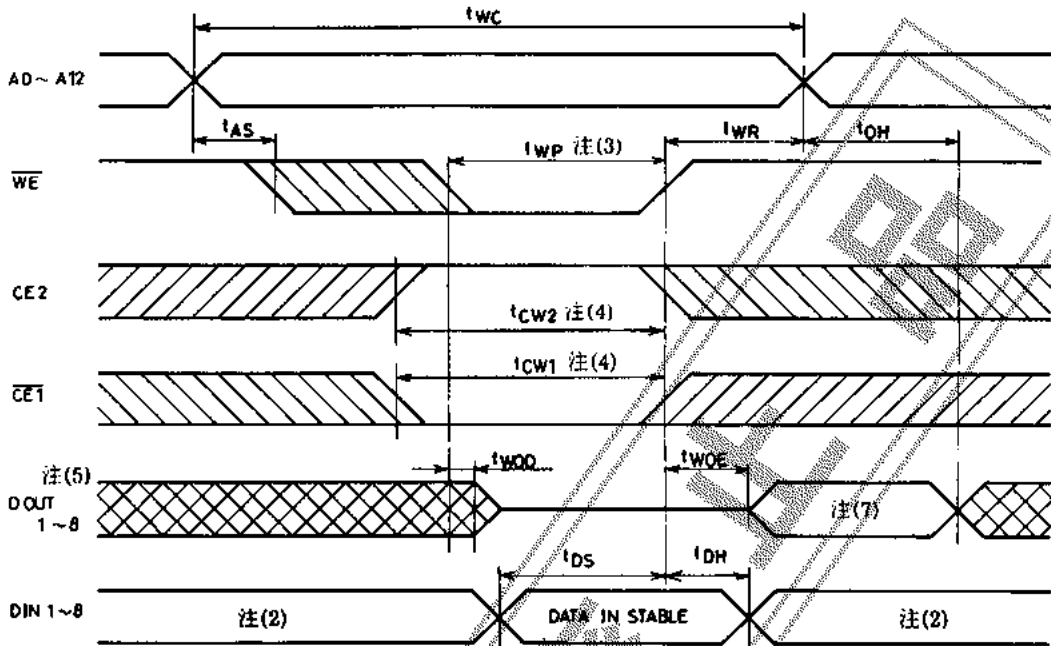
		LC3664R,RL,RM,RML, RS,RSL-10		LC3664R,RL,RM,RML, RS,RSL-12		LC3664R,RL,RM,RML, RS,RSL-15		
		min	max	min	max	min	max	unit
ライトサイクル時間	$t_{WC}$	100		120		150		ns
アドレスセットアップ時間	$t_{AS}$	0		0		0		ns
ライトパルス幅	$t_{WP}$	70		80		90		ns
CE1セットアップ時間	$t_{CW1}$	70		80		90		ns
CE2セットアップ時間	$t_{CW2}$	70		80		90		ns
ライトリカバリー時間	$t_{WR}$	10		10		10		ns
CE1ライトリカバリー時間	$t_{WR1}$	10		10		10		ns
CE2ライトリカバリー時間	$t_{WR2}$	10		10		10		ns
データセットアップ時間	$t_{DS}$	60		65		75		ns
データホールド時間	$t_{DH}$	0		0		0		ns
CE1データホールド時間	$t_{DH1}$	0		0		0		ns
CE2データホールド時間	$t_{DH2}$	0		0		0		ns
WE出力イネーブル時間	$t_{WOE}$	5		5		5		ns
WE出力ディセーブル時間	$t_{WOD}$		35		40		50	ns

## タイミング図

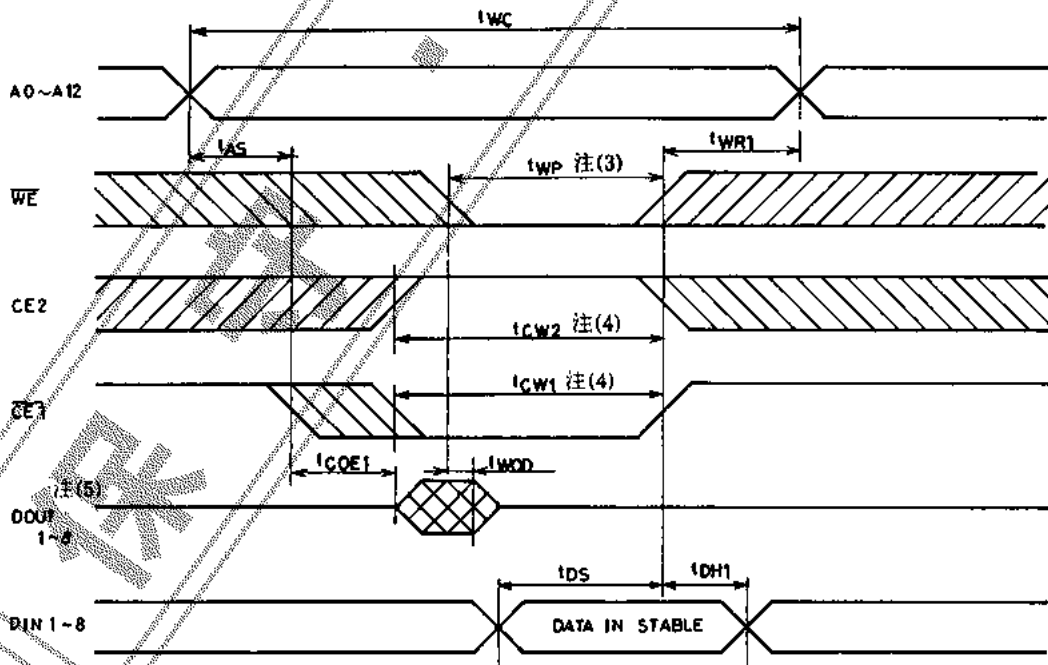
リードサイクル 注(1)



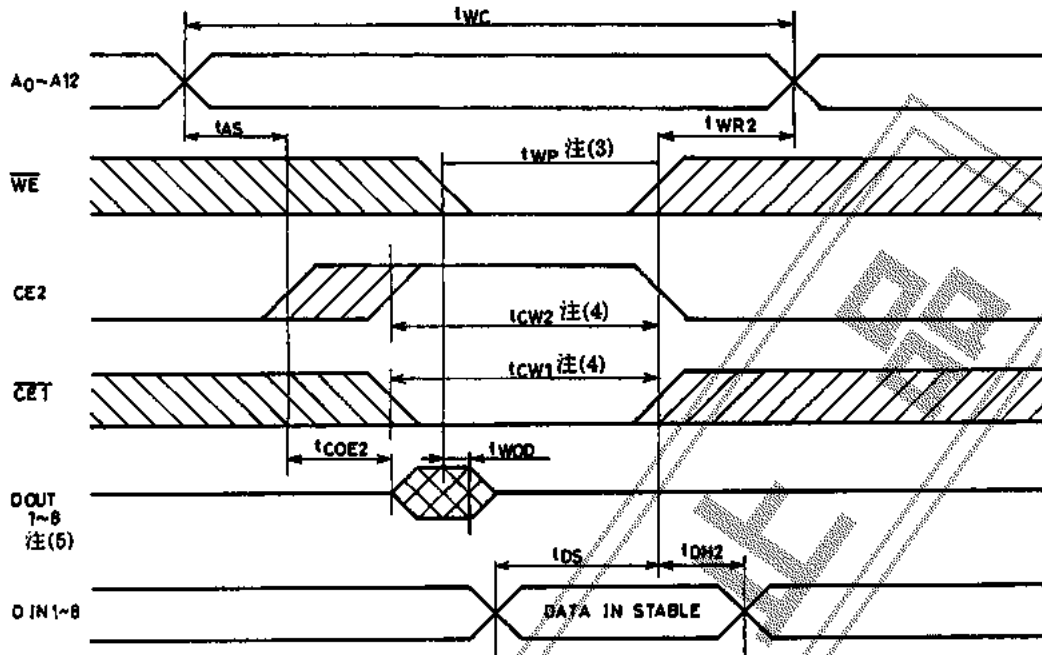
ライトサイクル1 (WE書き込み) 注(6)



ライトサイクル2 (CE1書き込み) 注(6)



ライトサイクル3 (CE2書き込み) 注(6)



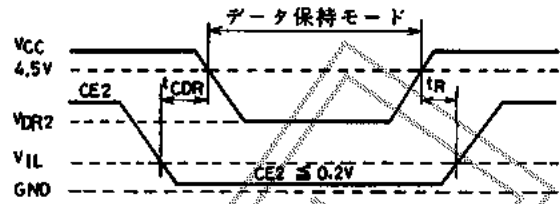
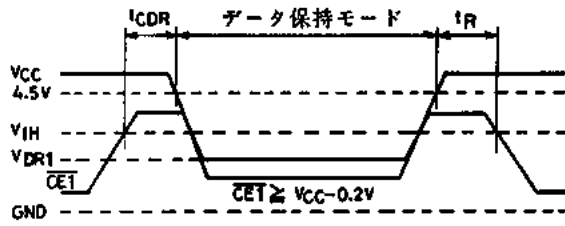
注意

1. リードサイクル中  $\overline{WE}$  は 高レベルにしておく。
2. DOUT が出力状態にあるとき 外部から逆位相の信号を印加してはならない。
3.  $t_{WP}$  は  $\overline{CE1}$ ,  $\overline{WE}$  が低レベル、 $\overline{CE2}$  が高レベルの期間であり  $\overline{WE}$  の立下りから  $\overline{CE1}$ ,  $\overline{WE}$  の立上り あるいは  $\overline{CE2}$  の立下りのいずれか早い方までの時間で定義される。
4.  $t_{CW1}$ ,  $t_{CW2}$  は  $\overline{CE1}$ ,  $\overline{WE}$  が低レベル、 $\overline{CE2}$  が高レベルの期間であり  $\overline{CE1}$  の立下り あるいは  $\overline{CE2}$  の立上りから  $\overline{CE1}$ ,  $\overline{WE}$  の立上り あるいは  $\overline{CE2}$  の立下りのいずれか早い方までの時間で定義される。
5.  $\overline{OE}$  が高レベル、 $\overline{CE1}$  が高レベル、 $\overline{CE2}$  が低レベル、 $\overline{WE}$  が低レベルのいずれの状態でも DOUT は 高インピーダンス状態になる。
6. ライトサイクル中は  $\overline{OE}$  は  $V_{IH}$  または  $V_{IL}$  である。
7. DOUT は このライトサイクルの書き込みデータと同位相である。

データ保持特性 / $T_b = 0 \sim +70^\circ\text{C}$			min	typ	max	unit
データ保持電源電圧	$V_{DR1}$	$V_{CE1} \geq V_{CC} - 0.2\text{V}$ , $V_{CE2} \geq V_{CC} - 0.2\text{V}$ or $V_{CE2} \leq 0.2\text{V}$	2.0		5.5	V
	$V_{DR2}$	$V_{CE2} \leq 0.2\text{V}$	2.0		5.5	V
データ保持電源電流	$I_{CCDR1}$	$V_{CC} = 3\text{V}$ , $V_{CE1} \geq V_{CC} - 0.2\text{V}$ , $V_{CE2} \geq V_{CC} - 0.2\text{V}$ or $V_{CE2} \leq 0.2\text{V}$				
		LC3664RL, RML, RSL	$T_b = 60^\circ\text{C}$		50	$\mu\text{A}$
		LC3664R, RM, RS			500	$\mu\text{A}$
	$I_{CCDR2}$	$V_{CC} = 3\text{V}$ , $V_{CE2} \leq 0.2\text{V}$				
		LC3664RL, RML, RSL	$T_b = 60^\circ\text{C}$		50	$\mu\text{A}$
		LC3664R, RM, RS			500	$\mu\text{A}$
チップイネーブル セットアップ時間	$t_{CDR}$		0			ns
チップイネーブルホールド時間	$t_R$	リードサイクル時間	$t_{RC}$			ns

データ保持波形 1.  $\overline{CE1}$  コントロール

データ保持波形 2. CE2 コントロール



保 持

廃 止 品

この資料の情報は(掲載回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所権その他の権利の実施に対する保証を行うものではありません。

本産品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。

Information (including circuit diagrams and circuit parameters) herein is for example only; it is not guaranteed for volume production. SANYO believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringements of intellectual property rights or other rights of third parties.