

SANYO**三洋半導体開発ニュース**

No. N※7051

22502

暫定規格

LC35W256GM, GT-70U

CMOS LSI
—コントロール端子：OE, CE
256K(32768ワード×8ビット)SRAM

概要

LC35W256GM, GT-70U は、32768ワード×8ビット構成の非同期型シリコンゲート、低電源電圧用 CMOS-SRAM である。メモリセルは6トランジスタ構成の完全 CMOS タイプであり、超低電源電圧動作、低動作時消費電流、超低スタンバイ電流である。コントロール信号入力に高速メモリアクセス用の OE とパワーダウン及び、デバイス選択用のチップイネーブル CE を備えている。このため、ローパワー、バッテリーバックアップを必要とするシステムに最適であり、メモリ容量の拡張も容易である。超低スタンバイによりコンデンサによるバックアップも可能である。

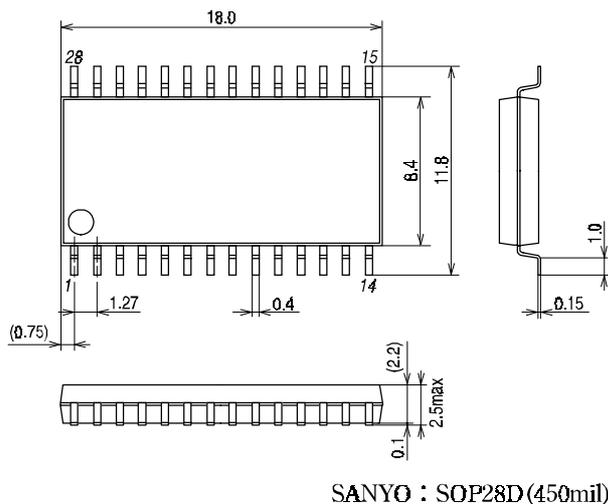
特長

- ・電源電圧範囲 : 2.7V~3.6V
- ・アドレスアクセス時間 : 70ns(max)
- ・スタンバイ電流 : 2.0 μ A ($T_a \leq 70^\circ\text{C}$)
: 5.0 μ A ($T_a \leq 85^\circ\text{C}$)
- ・動作温度範囲 : $-40^\circ\text{C} \sim +85^\circ\text{C}$
- ・データ保持電源電圧 : 2.0V~3.6V
- ・全入出力レベル : CMOS コンパチブル ($0.8 \times V_{CC} / 0.2 \times V_{CC}$)

次ページへ続く。

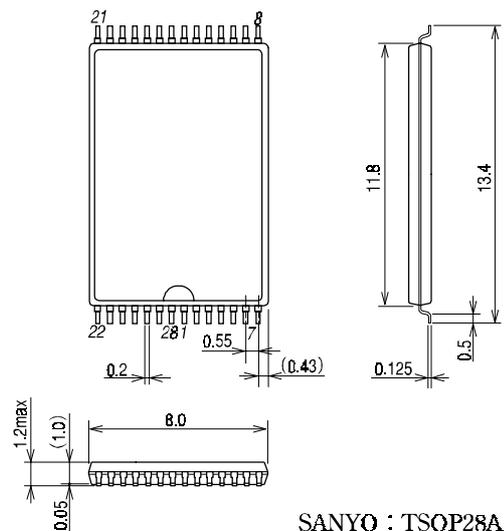
外形図 3187B

(unit : mm)



外形図 3221

(unit : mm)



■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LC35W256GM,GT-70U

前ページより続く。

- ・コントロール入力 (\overline{OE} , \overline{CE})
- ・入出力共通ピン, 出力 3 ステート
- ・クロック不要
- ・パッケージ

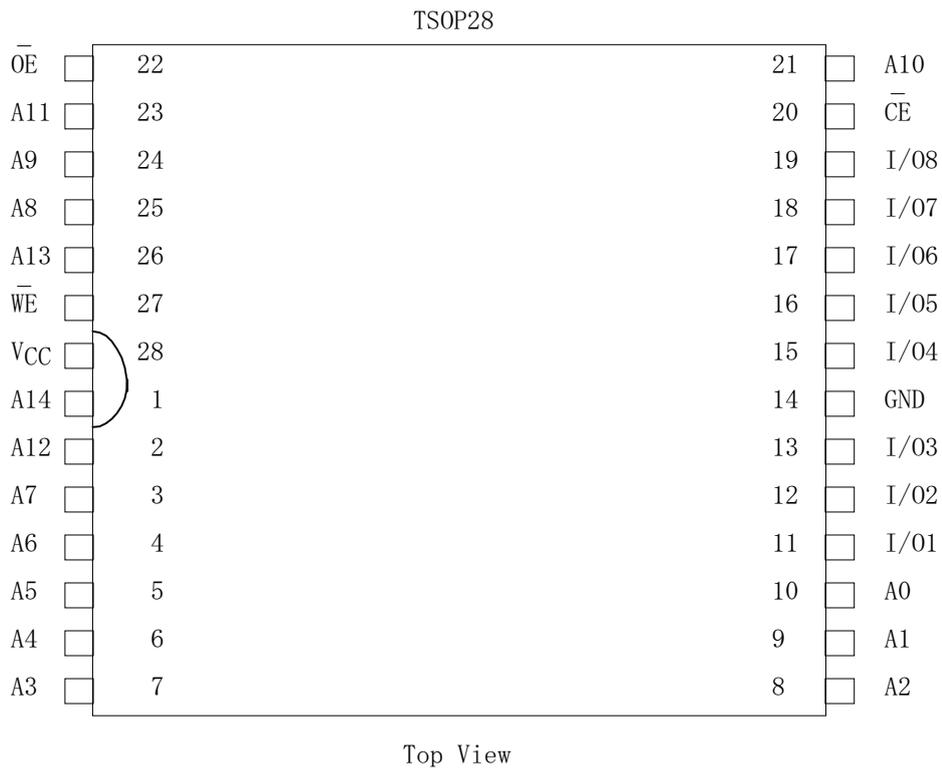
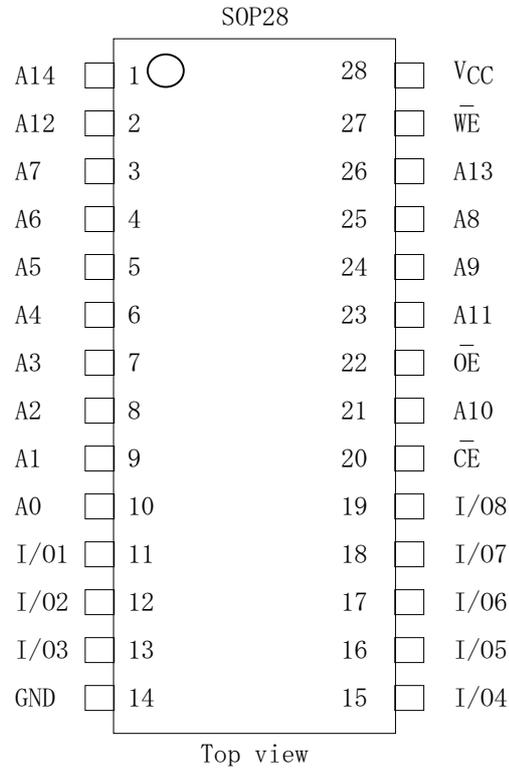
SOP28 (450mil) プラスチックパッケージ

:LC35W256GM-70U

TSOP28 (8mm×13.4mm) プラスチックパッケージ

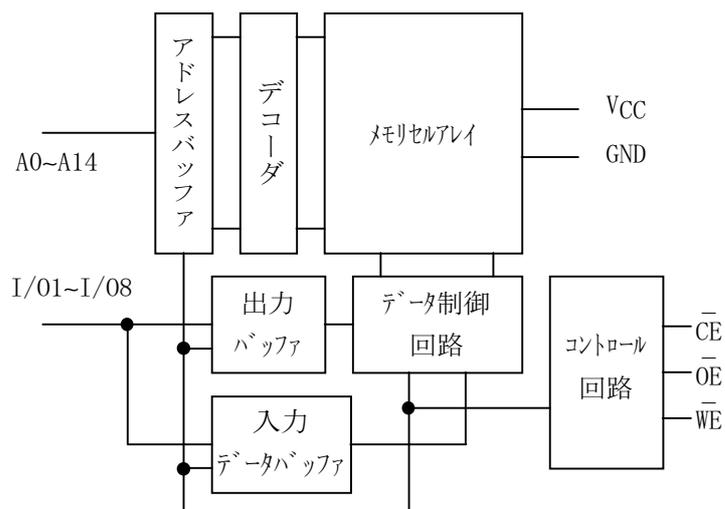
:LC35W256GT-70U

ピン配置図



LC35W256GM,GT-70U

ブロック図



ピン名称

ピン名称	機能	ピン名称	機能
$\overline{\text{CE}}$	チップイネーブル入力	VCC	電源端子
$\overline{\text{OE}}$	出力イネーブル入力	GND	接地
$\overline{\text{WE}}$	リード・ライト入力	I/01~I/08	データ入出力
A0~A14	アドレス入力		

機能表

モード	$\overline{\text{CE}}$	$\overline{\text{OE}}$	$\overline{\text{WE}}$	I/O	電源電流
リードサイクル	L	L	H	データ出力	I_{CCA}
ライトサイクル	L	X	L	データ入力	I_{CCA}
出力ディセーブル	L	H	H	高インピーダンス	I_{CCA}
非選択	H	X	X	高インピーダンス	I_{CCS}

X:H, L のいずれか

絶対最大定格

項目	記号	条件	定格値	unit
最大電源電圧	$V_{\text{CC max}}$	-	+4.6	V
入力端子電圧	V_{IN}	-	$-0.3 \sim V_{\text{CC}} + 0.3$	V
I/O 端子電圧	$V_{\text{I/O}}$	-	$-0.3 \sim V_{\text{CC}} + 0.3$	V
動作周囲温度	T_{opr}	-	$-40 \sim +85$	°C
保存周囲温度	T_{stg}	-	$-55 \sim +125$	°C

*: パルス幅 30ns 以下の時, 最小値-2.0V

LC35W256GM,GT-70U

入出力容量 / $T_a=+25^\circ\text{C}$, $f=1\text{MHz}$

項目	記号	条件	min	typ	max	unit
I/O 端子容量	$C_{I/O}$	$V_{I/O}=0\text{V}$	-	6	10	pF
入力端子容量	C_{IN}	$V_{IN}=0\text{V}$	-	6	10	pF

注: このパラメータは全数測定されたものでなく、サンプル値です。

DC 許容動作範囲 / $T_a=-40^\circ\text{C}\sim+85^\circ\text{C}$, $V_{CC}=2.7\text{V}\sim3.6\text{V}$

項目	記号	min	typ	max	unit
電源電圧	V_{CC}	2.7	3.0	3.6	V
入力電圧	V_{IH}	$0.8 \times V_{CC}$	-	$V_{CC}+0.3$	V
	V_{IL}	-0.3^*	-	$0.2 \times V_{CC}$	V

*: パルス幅 30ns 以下の時、最小値 -2.0V

DC 電気的特性 / $T_a=-40^\circ\text{C}\sim+85^\circ\text{C}$, $V_{CC}=2.7\text{V}\sim3.6\text{V}$

項目	記号	条件	min	typ *	max	unit		
入力リーク電流	I_{LI}	$V_{IN}=0\sim V_{CC}$	-1.0		+1.0	μA		
I/O リーク電流	I_{LO}	$\overline{V_{CE}} = V_{IH}$ or $\overline{V_{CE}} = V_{IH}$ or $\overline{V_{WE}} = V_{IL}$, $V_{I/O}=0\sim V_{CC}$	-1.0		+1.0	μA		
出力「H」レベル電圧	V_{OH1}	$I_{OH1}=-2.0\text{mA}$			$V_{CC}-0.4$	V		
	V_{OH2}	$I_{OH2}=-100\mu\text{A}$			$V_{CC}-0.1$	V		
出力「L」レベル電圧	V_{OL1}	$I_{OL1}=2.0\text{mA}$			0.4	V		
	V_{OL2}	$I_{OL2}=100\mu\text{A}$			0.1	V		
動作時 電源電流	CMOS 入力	I_{CCA2}	$\overline{V_{CE}} = V_{IL}$, $I_{I/O}=0\text{mA}$, $V_{IN}=V_{IH}$ or V_{IL}			1.2	mA	
		I_{CCA3}	$\overline{V_{CE}} = V_{IL}$, $I_{I/O}=0\text{mA}$, $V_{IN}=V_{IH}$ or V_{IL} , duty=100%	70ns cycle		20	25	mA
				100ns cycle		15	18	mA
				1 μs cycle		1.5	2.5	mA
スタンバイ時 電源電流	$V_{CC}-0.2\text{V}$ /0.2V 入力	I_{CCS1}	$\overline{V_{CE}} \geq V_{CC}-0.2\text{V}$ $V_{IN}=0\sim V_{CC}$	$T_a \leq 25^\circ\text{C}$	0.01		μA	
				$T_a \leq 70^\circ\text{C}$			2.0	μA
				$T_a \leq 85^\circ\text{C}$			5.0	μA
	CMOS 入力	I_{CCS2}	$\overline{V_{CE}} = V_{IH}$, $V_{IN}=0\sim V_{CC}$				0.4	mA

*: $V_{CC}=3.0\text{V}$, $T_a=+25^\circ\text{C}$ における参考値

LC35W256GM,GT-70U

AC 電気的特性 / Ta=-40°C~+85°C, V_{CC}=2.7V~3.6V

AC テスト条件

入力パルス電圧レベル	:	V _{IL} =0.2×V _{CC} , V _{IH} =0.8×V _{CC} ,
入力立上り, 立下り時間	:	5ns
入力・出力タイミングレベル	:	0.5×V _{CC}
出力負荷	:	30pF (治具容量を含む)

リードサイクル

項目	記号	LC35W256GM, GT-70U		unit
		min	max	
リードサイクル時間	t _{RC}	70		ns
アドレスアクセス時間	t _{AA}		70	ns
$\overline{\text{CE}}$ アクセス時間	t _{CA}		70	ns
$\overline{\text{OE}}$ アクセス時間	t _{OA}		35	ns
出力ホールド時間	t _{OH}	10		ns
$\overline{\text{CE}}$ 出力イネーブル時間	t _{COE}	10		ns
$\overline{\text{OE}}$ 出力イネーブル時間	t _{OOE}	5		ns
$\overline{\text{CE}}$ 出力ディセーブル時間	t _{COD}		30	ns
$\overline{\text{OE}}$ 出力ディセーブル時間	t _{OOD}		25	ns

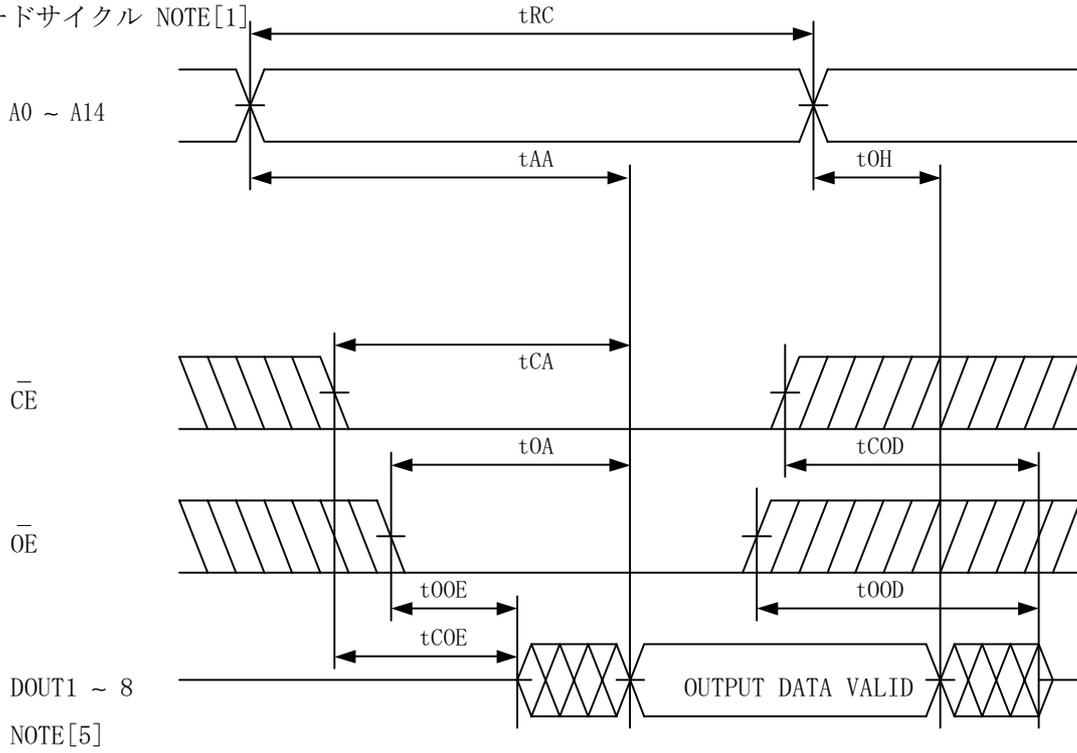
ライトサイクル

項目	記号	LC35W256GM, GT-70U		unit
		min	max	
ライトサイクル時間	t _{WC}	70		ns
アドレスセットアップ時間	t _{AS}	0		ns
ライトパルス幅	t _{WP}	50		ns
$\overline{\text{CE}}$ セットアップ時間	t _{CW}	60		ns
ライトリカバリー時間	t _{WR}	0		ns
$\overline{\text{CE}}$ ライトリカバリー時間	t _{WR1}	0		ns
データセットアップ時間	t _{DS}	40		ns
データホールド時間	t _{DH}	0		ns
$\overline{\text{CE}}$ データホールド時間	t _{DH1}	0		ns
$\overline{\text{WE}}$ 出力イネーブル時間	t _{WOE}	5		ns
$\overline{\text{WE}}$ 出力ディセーブル時間	t _{WOD}		30	ns

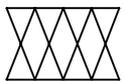
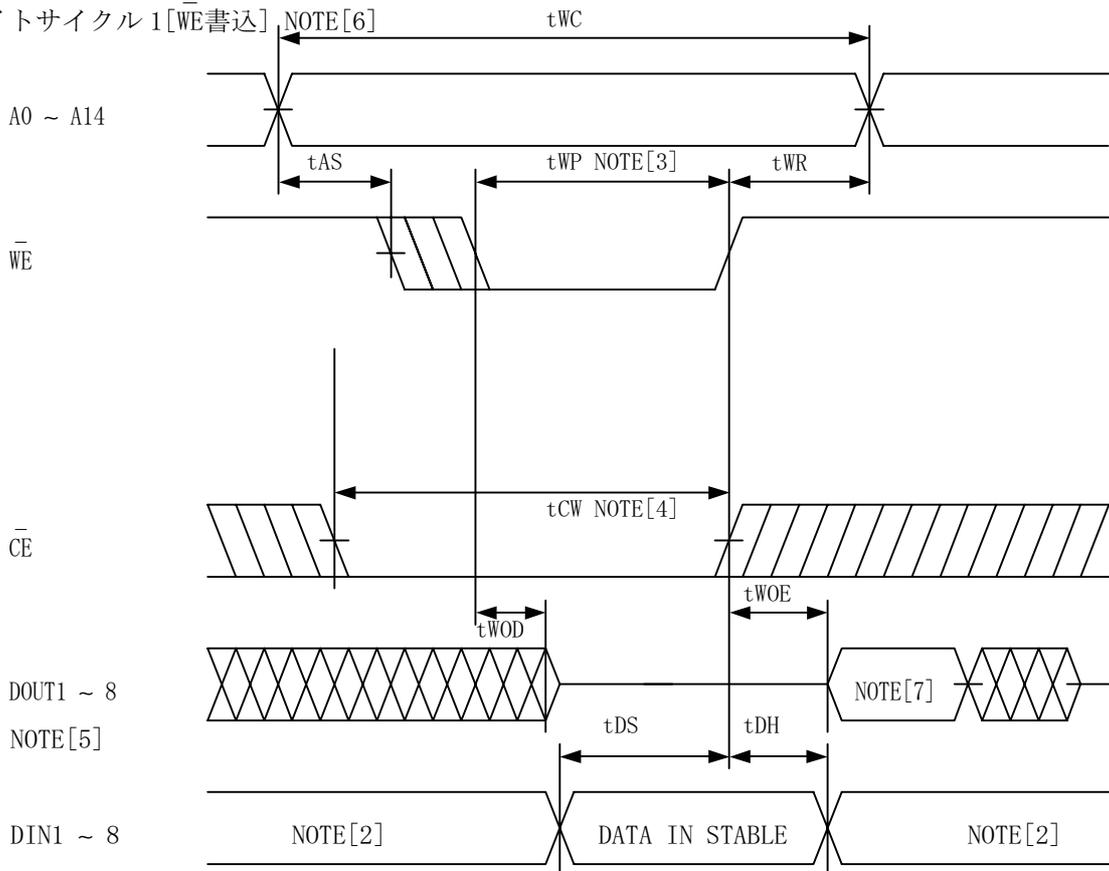
LC35W256GM,GT-70U

タイミング図

リードサイクル NOTE[1]



ライトサイクル 1[WE書込] NOTE[6]

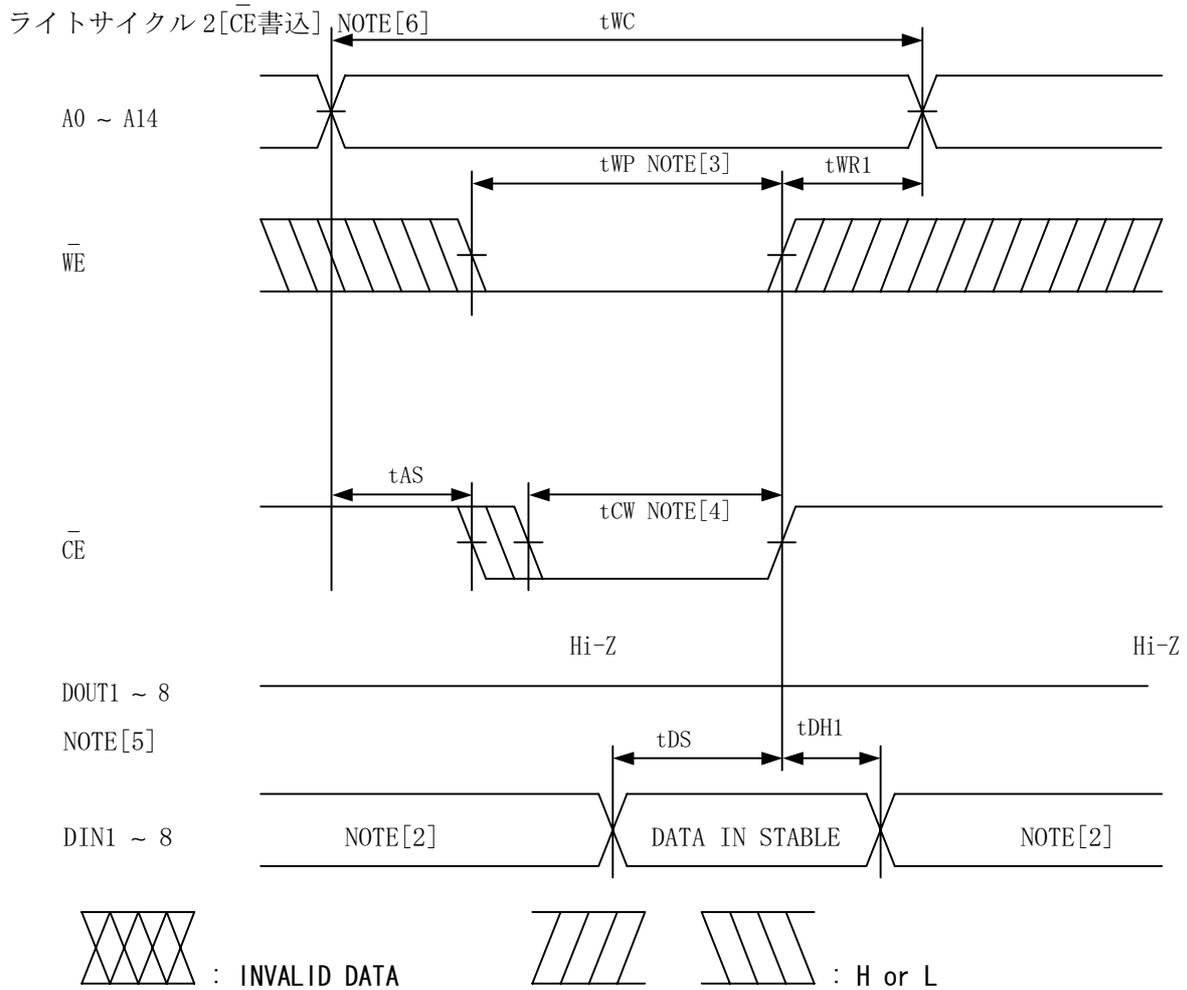


: INVALID DATA



: H or L

LC35W256GM,GT-70U



注 :

- [1] リードサイクル中、 $\overline{\text{WE}}$ は「H」レベルにしておく。
- [2] DOUT が出力状態にある時、外部から逆位相の信号を印加してはならない。
- [3] t_{WP} は、 $\overline{\text{CE}}$, $\overline{\text{WE}}$ が「L」レベルであり、 $\overline{\text{WE}}$ の立下りから、 $\overline{\text{CE}}$, $\overline{\text{WE}}$ の立上りのいずれか早い方までの時間で定義される。
- [4] t_{CW} は、 $\overline{\text{CE}}$, $\overline{\text{WE}}$ が「L」レベルの期間であり、 $\overline{\text{CE}}$ の立下り、 $\overline{\text{CE}}$, $\overline{\text{WE}}$ の立上りのいずれか早い方までの時間で定義される。
- [5] $\overline{\text{OE}}$ が「H」レベル、 $\overline{\text{CE}}$ が「H」レベル、 $\overline{\text{WE}}$ が「L」レベルのいずれの状態でも DOUT は、高インピーダンス状態になる。
- [6] ライトサイクル中の $\overline{\text{OE}}$ は「H」レベルか「L」レベルとする。
- [7] DOUT は、このライトサイクルの書込みデータと同位相である。

LC35W256GM,GT-70U

回路設計について

実際の回路設計においては下記の動作を考慮した上で各項の最大定格を越えないようにして下さい。

- ・供給電圧の変動
- ・電気部品[半導体デバイス, 抵抗, コンデンサ]の電気的特性のバラツキ
- ・周囲温度
- ・入力およびクロック信号の変動
- ・異常パルスの印加

また許容動作範囲が指定されているものは必ずこの範囲内で動作をさせて下さい。

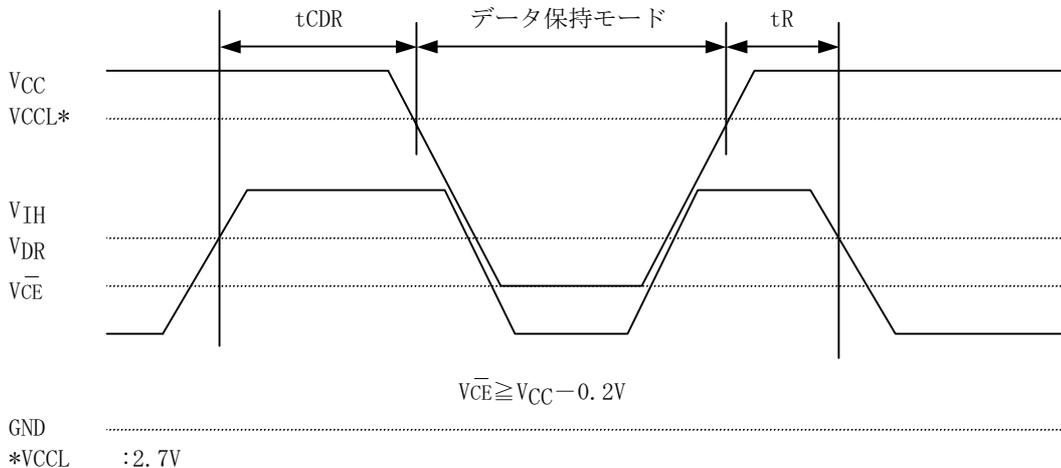
CMOS-LSI の入力端子を開放状態にした場合、中間電位入力が発生し内部回路において貫通電流等による誤動作の原因となる恐れがあります。未使用入力端子の処理等にご注意下さい。

データ保持特性 / $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$

項目	記号	条件	min	typ	max	unit
データ保持電源電圧	V_{DR}	$V_{\overline{CE}} \geq V_{CC} - 0.2V$	2.0		3.6	V
データ保持電源電流	I_{CCDR}	$V_{CC} = 3V$ $V_{\overline{CE}} \geq V_{CC} - 0.2V$	$T_a \leq 85^\circ\text{C}$		3.5	μA
			$T_a \leq 70^\circ\text{C}$		1.5	
			$T_a \leq 25^\circ\text{C}$	0.01		
チップレイブeltaアップ時間	t_{CDR}		0			ns
チップレイブeltaド時間	t_R		t_{RC}^*			ns

t_{RC}^* : リードサイクル時間

データ保持波形 [\overline{CE} コントロール]



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。