

MN1227A, MN1257C

60文字 CRT 表示用 LSI / CRT Control LSI for 60-Character Display

■ 概要

MN1227A, MN1257C は、マイクロコンピュータによって制御され、60文字(12文字×5行)のデータを CRT 画面上に表示するための CRT 表示用 LSI です。

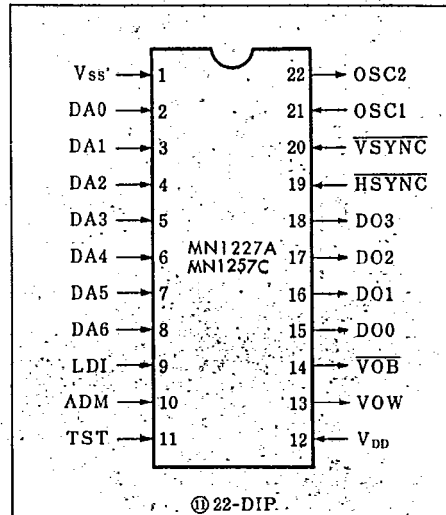
■ Description

The MN1227A and MN1257C are single-chip CRT control LSI to display 60 characters (12 characters×5 rows) on TV screen.

■ 特徴

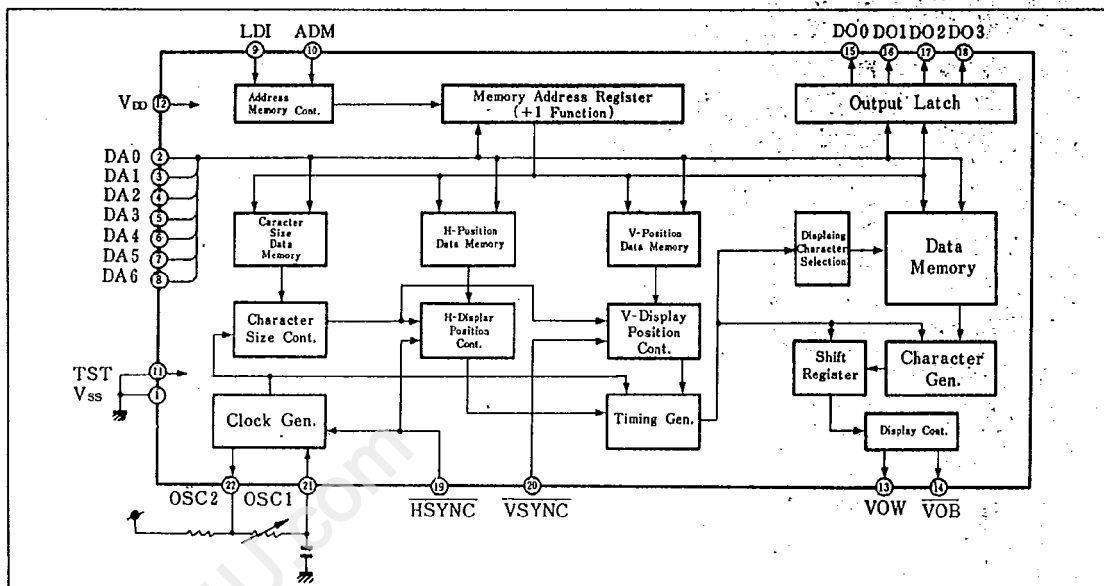
- 表示文字数 : 60文字 (12文字×5行)
- 文字の種類 : 44文字 5×7ドット表示(*丸め込み機能付)
 (A~Z, 0~9
 . : - ? / ■ (背景) □ (ブランク))
- 背景 : 表示文字を鮮明にするために黒色の背景を表示。
- 文字の大きさ : プログラムにより4種類のなかの1つを選択できる。
- 表示位置 : プログラムにより水平方向57種類, 垂直方向64種類のなかの1つを選択できる。(図6参照)
- 汎用出力 : 4ビットの汎用ラッチ出力付

■ 端子配置図 / Pin Assignment



- 5V 単一電源動作
- Nチャンネル LOCOS E/D MOS プロセス
- 22ピン・プラスチック DIL パッケージ

■ ブロック図 / Block Diagram



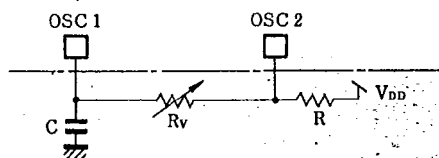
■ 絶対最大定格 / Absolute Maximum Ratings (Ta=25°C)

T-52-33-09

Item	Symbol	Rating	Unit	Note
電源電圧	V _{DD}	8	V	V _{SS} =0
入力電圧	V _I	8	V	V _{SS} =0
出力電圧	V _O	8	V	V _{SS} =0
許容損失	P _D	500	mW	
動作周囲温度	T _{opr}	-30~+70	°C	
保存温度	T _{stg}	-55~+125	°C	

■ 動作条件 / Operating Conditions (Ta=25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V _{DD}	V _{SS} =0	4.5	5	5.5	V
クロック周波数	f _{CP}	R=1.2kΩ, R _v =1kΩ, C=100pF	4.5	5	5.5	MHz



■ 電気的特性 / Electrical Characteristics (V_{DD}=5V)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	I _{DD}	出力端子オープン	20	50	80	mA
消費電力	P _{tot}	出力端子オープン			400	mW

入力端子1 (DA0~6, ADM, TST)

電圧ハイレベル	V _{IH} *		2.4			V
電圧ローレベル	V _{IL}				0.8	V
入力リーク電流	I _{LI}	V _I =V _{DD}			30	μA

入力端子2 (LDI, HSYNC, VSYNC)

電圧ハイレベル	V _{IHS} *		3.0			V
電圧ローレベル	V _{ILS}				0.8	V
入力リーク電流	I _{LI}	V _I =V _{DD}			30	μA

出力端子 (DO0~3, VOW, VOB)

電圧ハイレベル	V _{OH}	I _{OH} =100μA	2.8			V
電圧ローレベル	V _{OL}	I _{OL} =2mA			0.5	V

発振入力端子 (OSC1)

電圧ハイレベル	V _{IH}		4.0			V
電圧ローレベル	V _{IL}				0.8	V
入力リーク電流	I _{LI}	V _I =V _{DD}			30	μA

発振出力端子 (OSC2)

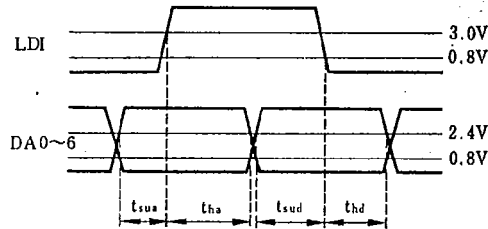
電圧ハイレベル	V _{OH}	I _{OH} =100μA	2.8			V
電圧ローレベル	V _{OL}	I _{OL} =2mA			0.5	V

*入力端子1と入力端子2は構造が異なるため、電圧ハイレベルに差があります。

■ AC 特性(1)/AC Characteristics (1) (Ta=25°C)

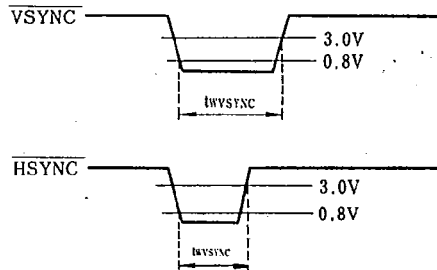
T-52-33-09

Item	Symbol	Condition	min.	typ.	max.	Unit
アドレスセットアップタイム	t_{sua}	$V_{DD}=5.0V, V_{IH}=2.4V$ $V_{IL}=0.8V, V_{IHS}=3.0V$ $V_{ILS}=0.8V$	4			μs
アドレスホールドタイム	t_{ha}		7			μs
データセットアップタイム	t_{sud}		4			μs
データホールドタイム	t_{hd}		8			μs



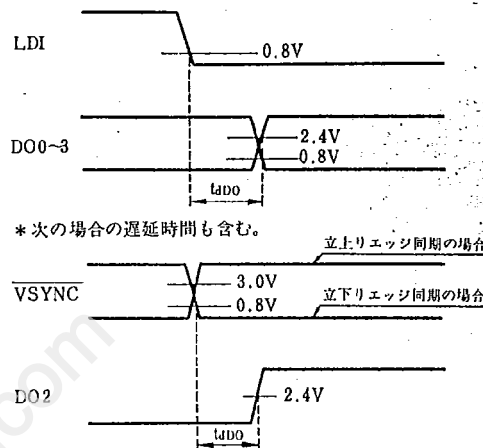
■ AC 特性(2)/AC Characteristics (2) (Ta=25°C)

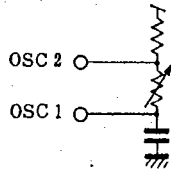


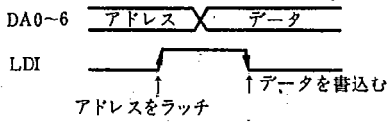
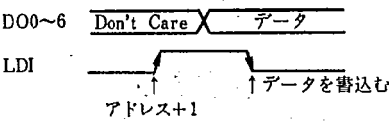
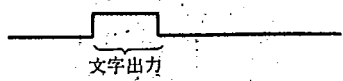

Item	Symbol	Condition	min.	typ.	max.	Unit
VSYNC パルス幅	t_{wVSYNC}	$V_{DD}=5.0V$	6			μs
HSYNC パルス幅	t_{wHSYNC}		3			μs



■ AC 特性(3)/AC Characteristics (3) (Ta=25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
DO0 ~3 出力遅延時間	t_{dDO}^*	$V_{DD}=5.0V$	2		5	μs



Pin No.	Symbol	区分	説明
1	V _{SS}	電源	接地レベル
12	V _{DD}	電源	+5V (typ. 印加)
21 22	OSC1 OSC2	発振	発振回路 
11	TST	入力	テスト端子 (実使用時は V _{SS} と接続)
20	V _{SYNC}	入力	テレビの垂直同期信号を入力する。(負極性) 
19	H _{SYNC}	入力	テレビの水平同期信号を入力する。 
2~8	DA0~DA6	入力	データバス
10	ADM	入力	アドレスモード選択 { Lレベル: 直接アドレスモード { Hレベル: アドレス・インクリメントモード
9	LDI	入力	ストローブパルス a) ADM="L"レベルのとき  b) ADM="H"レベルのとき 
13	VOW	出力	文字出力 (正極性) 
14	V _{OB}	出力	背景出力 (負極性) 
15~18	DO0~DO3	出力	汎用ラッチ付出力

■ 機能説明

T-52-33-09

1. 文字の表示

MN1227A, MN1257C では、1行12文字5行で、計60文字の表示ができます。

文字と文字の間には1ドットのスペースがあります。
また、行と行の間には2ドットのスペースがあります。

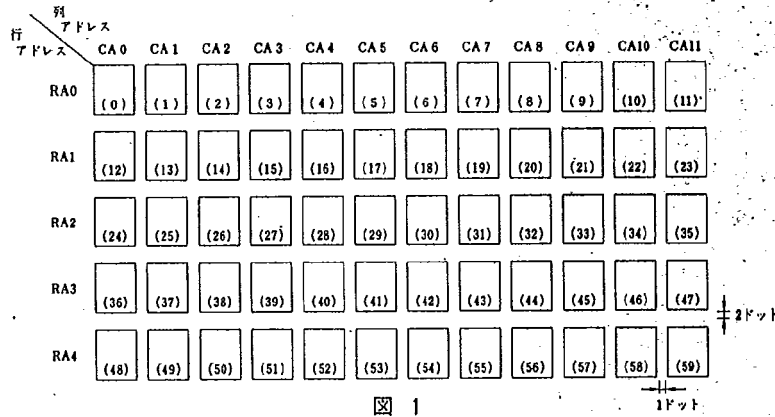


図 1

- 注) {
- (0)~(59)はデータのアドレスを示します。
 - CA0~CA11 は列アドレスを示します。
 - RA0~RA4 は行アドレスを示します。

2. データの書き込み

MN1227A, MN1257C のデータメモリは、下記の2種のモードのいずれかで書き込みます。

(1) 直接アドレスモード (ADM="L")

ADM が "L" レベルの場合、LDI 端子に入力される信号が "L" から "H" に変化するときに、DA0~6 の7ビットのデータをメモリ・アドレスレジスタにラッチし、LDI 端子の信号が "H" から "L" に変化するときにメモリ・アドレスレジスタによって指定されたアドレスのメモリに、DA0~5 の6ビットのデータを書き込みます。

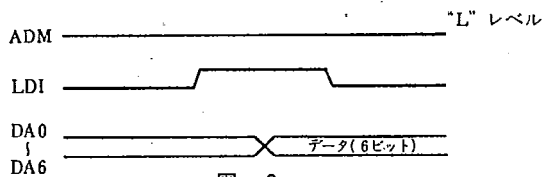


図 2

(2) アドレス・インクリメントモード (ADM="H")

ADM が "H" レベルの場合、LDI 端子に入力される信号が "L" から "H" に変化するときに、すでにメモリ・アドレスレジスタにラッチされているデータをインクリメントし、LDI

端子の信号が "H" から "L" に変化するときに、インクリメント後のメモリ・アドレスレジスタによって指定されたアドレスのメモリに、DA0~5 の6ビットのデータを書き込みます。

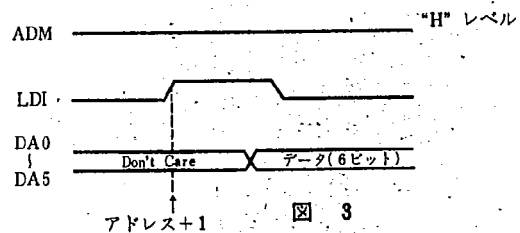


図 3

3. メモリアドレス

メモリアドレスは7ビットで構成されます。メモリアドレス0(000 0000)から59(011 1011)までは、表示データのためのメモリです。図1に表示位置に対応するメモリアドレスを()で示しています。メモリアドレス60(011 1100)から66(100 0010)は、表示コントロール用のビットなどで表1のように割付けられています。

表1

ビット アドレス	メモリ アドレス 60	61	62	63	64	65	66
5	HP5	VP5	BLKB			CB5	CB11
4	HP4	VP4	BLK		RB4	CB4	CB10
3	HP3	VP3		DO3	RB3	CB3	CB9
2	HP2	VP2		DO2	RB2	CB2	CB8
1	HP1	VP1	SZ1	DO1	RB1	CB1	CB7
0	HP0	VP0	SZ0	DO0	RB0	CB0	CB6

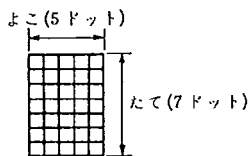
注) HP0~5 : 水平表示位置制御 6ビット
 VP0~5 : 垂直表示位置制御 6ビット
 SZ0~1 : 文字寸法 2ビット
 BLK : 表示のブランキング 1ビット
 BLKB : 背景のブランキング 1ビット
 DO0~3 : 汎用データラッチ 4ビット
 RB0~4 : 行ブランキング 5ビット
 CB0~11 : 列ブランキング 12ビット

4. 文字寸法

文字寸法は、SZ0~1のデータによって表2の4種の寸法の中の1種を選択できます。

表2

コード		文字の寸法(1ドットの寸法)	
SZ1	SZ0	たて	よこ
0	0	14H(2H)	2μs(0.4μs)
0	1	28H(4H)	4μs(0.8μs)
1	0	42H(6H)	6μs(1.2μs)
1	1	56H(8H)	8μs(1.6μs)



注) ()内の数値は1ドットの大きさを示します。

Hは水平ラインを示します。(1画面は262.5Hです)

1水平ラインの走査時間: 63.5μs

クロック周波数: 5MHz

5. 文字の形状とコード

MN1227A, MN1257Cには、5×7ドットのROM形キャラクタゼネレータが内蔵されており、各文字は表3のコードに対応します。

表3

T-52-33-09

上位 アドレス	下位 アドレス	0	1	2
0		A	N	0
1		B	O	1
2		C	P	2
3		D	Q	3
4		E	R	4
5		F	S	5
6		G	T	6
7		H	U	7
8		I	V	8
9		J	W	9
10		K	X	:
11		L	Y	(ピリオド)
12		M	Z	-
13		●(ドット)	?	/
14		■	■	■
15		┌	┌	┌

注) 上位アドレス: アドレス上位2ビット

下位アドレス: アドレス下位4ビット

文字の形状は図4に示します。

MN1227A, MN1257Cには、文字の“角(かど)”に“丸み”をもたせる“丸め込み”機能があります(図5参照)。したがって、5×7ドットと比較して、より自然な表示が行なわれます。

6. 文字の位置

表示文字のCRT上での位置は、HP0~HP5およびVP0~VP5の値に従って、ブラックバックグラウンドの表示開始位置を指定することにより行われます。

表示開始位置は図6のように表わされます。

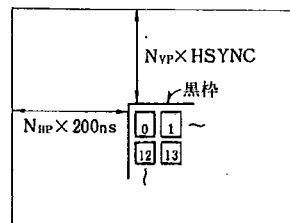


図6

HP = (000000) ~ (000110) は使用できない。

注) $N_{VP} = 4(2^5 \times VP5 + 2^4 \times VP4 + 2^3 \times VP3 + 2^2 \times VP2 + 2 \times VP1 + VP0) \cdot HSYNC$

$N_{HP} = 4(2^5 \times HP5 + 2^4 \times HP4 + 2^3 \times HP3 + 2^2 \times HP2 + 2 \times HP1 + HP0) + A \cdot OSC$

N_{HP} は、SIZEによって次のように変わります。

SIZE=0 → A=8, SIZE=1 → A=10

SIZE=2 → A=11, SIZE=3 → A=12

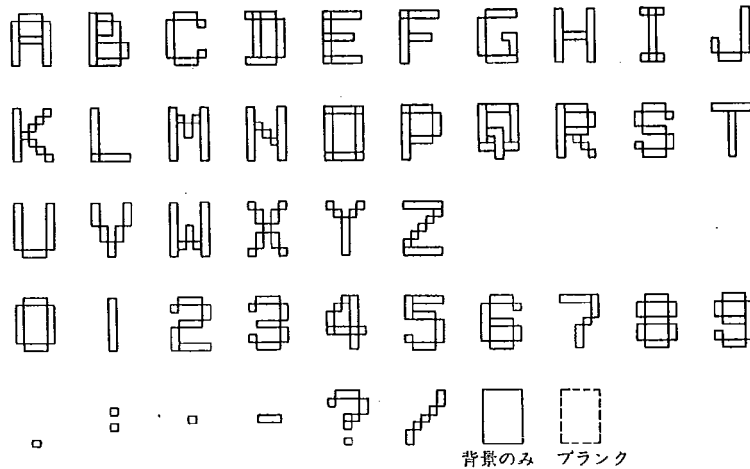
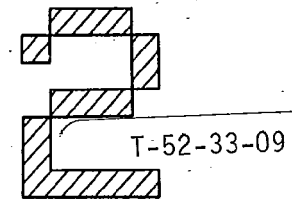
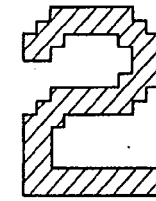


図 4



(a) 5×7ドットの場合の表示



(b) MN 1227の表示

図 5

7. 表示制御

(1) BLK

BLKが“1”の場合は、データのいかんにかかわらず、すべての表示は抑制されます。表示を行う場合には、BLKを“0”にリセットしなければなりません。BLKの電源投入時の状態は不定です。

(2) BLKB

BLKBが“1”の場合には、データのいかんにかかわらず背景出力(VOB)は抑制されます。背景を表示する場合には、BLKBを“0”にリセットしなければなりません。電源投入時には、BLKBの状態は不定です。

(3) RB0~RB4

RB0~RB4の中に“1”がセットされていると、それに対応する行の表示が抑制されます。したがって、表示を行う場合には、その行に対応するRB0~4のビットをリセットしなければなりません。電源投入時には、RB0~4は不定です。

(4) CB0~CB11

CB0~CB11の中に“1”がセットされていると、それに対応する列の表示が抑制されます。したがって、表示を行う場合には、その列に対応するCB0~11のビットをリセットしなければなりません。電源投入時には、CB0~11は不定です。

8. 汎用出力

MN1227A, MN1257Cには、4ビットのラッチ付出力があり、DO0~DO3に書き込まれたデータが出力されます。電源投入時にはDO0~DO3は不定です。ただし、MN1227AのDO2端子はVSYNCと同期していません(図7)が、MN1257Cは同期していません。

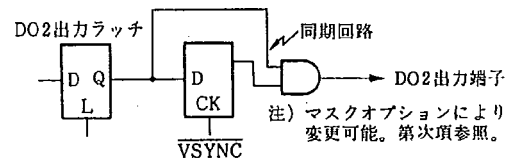


図 7

9. マスクオプション

MN1227A, MN1257Cは、オプション機能として次の機能があります。

(1) DO2 出力モード (図8参照)

(1)-1 MN1227A: VSYNC同期出力モード(図7参照)

・立上りエッジ出力

メモリアドレス63の第2ビット(表1参照)に取り込まれたデータは、VSYNCの立上りエッジに同期して、DO2端子より出力されます。(H出力のみ)

・立下りエッジ出力

メモリアドレス63の第2ビットに取り込まれたデータは、VSYNCの立下りエッジに同期して、DO2端子に出力されます。(H出力のみ)

(1)-2 MN1257C：非同期出力モード

DO0, DO1, DO3 端子と同様に、メモリに取り込まれたデータは、直接 DO2 端子に出力されます。

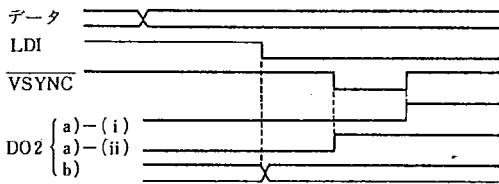


図 8

(2) ブランク出力用データ

T-52-33-09

MN1227A, MN1257C は、データの下位ビットが ALL1, すなわち、 $(0F)_{16} \cdot (1F)_{16} \cdot (2F)_{16}$ のとき、背景出力を抑制することができます。

ただし、次の 3 通りの組合わせしか使用できません。

- (1) $(0F)_{16} \cdot (1F)_{16} \cdot (2F)_{16}$ すべて背景出力抑制
- (2) $(1F)_{16}$ のみ背景出力が抑制
- (3) $(2F)_{16}$ のみ背景出力が抑制

この機能を用いると、黒枠も白出力もないキャラクタや、背景なしで白文字だけのキャラクタを作ることができます。

■ 応用回路例 / Application Circuit

