

AN6535, AN6536

可変負出力四端子ボルテージレギュレータ / 4-Terminal Negative Adjustable Voltage Regulator

■ 概要

AN6535, AN6536 は、可変負出力型のモノリシック四端子ボルテージレギュレータです。外付抵抗により $-5 \sim -30V$ までの任意の安定化出力が得られ、電流容量 $0.5A$ までの電源回路に最適です。また、各種保護回路の内蔵により、信頼性が高く、さらにAN6535は4ピン・プラスチックSILパッケージに、AN6536は6ピン・プラスチックDILパッケージにそれぞれ封入されているので、機器の小形化が可能です。

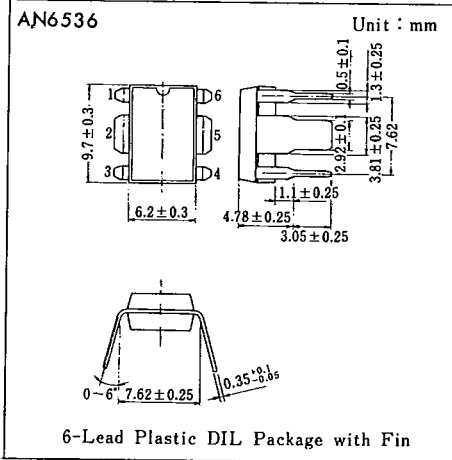
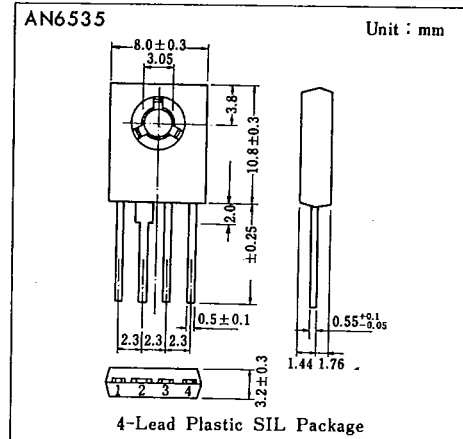
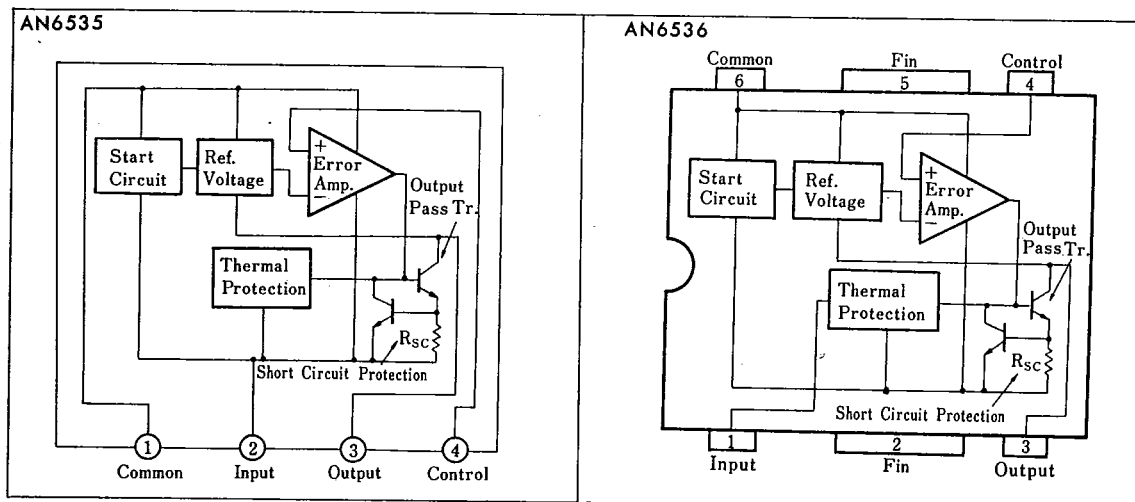
■ 特徴

- 出力電圧範囲が広い： $V_0 = -5 \sim -30V$
- $500mA$ を超える出力電流
- 熱保護回路内蔵
- 過電流保護回路内蔵
- ASO保護回路内蔵(出力バスタランジスタ)

■ Features

- Wide range of output voltages： $-5 \sim -30V$
- Output current in excess of $500mA$
- Internal thermal overload protection
- Internal short-circuit protection
- Output transistor safe area compensation

■ ブロック図 / Block Diagram



■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
電源電圧	V _{CC}	40	V
電源電流	I _{CC} *1	1.5	A
許容損失	AN6535	7.5	W
	AN6536		
動作周囲温度	T _{opr}	-20~+75	°C
保存温度	T _{stg}	-55~+150	°C

*1 内部回路に電流制限回路が付属

*2 ヒートシンクのない場合の最大許容損失値(外部放熱状態により、値は変化する)

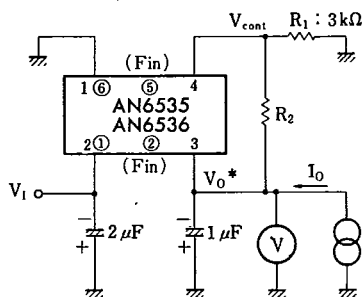
■ 電氣的特性/Electrical Characteristics (Ta=25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
出力電圧許容範囲	V _O	1	V _I =V _O -3~V _O -15V, I _O =5~350mA, T _J =25°C			4	%
入力安定度	REG _{IN}	1	V _O =-5V, I _O =200mA, V _I =-7.5~-25V, T _J =25°C			1	%
			V _O =-18V, I _O =200mA, V _I =-21~-33V, T _J =25°C			0.75	%
			V _O =-18V, I _O =200mA, V _I =-21~-25V, T _J =25°C			0.67	%
負荷安定度	REG _L	1	V _O =-5V, V _I =-12V, I _O =5~500mA, T _J =25°C			1	%
バイアス電流	I _{Bias}	2	T _J =25°C		1.5	3	mA
コントロールピン電流	I _{cont}	3	T _J =25°C			3	μA
リップル除去率	RR	4	V _I =-8~-18V, V _O =-5V, f=120Hz	60			dB
出力雑音電圧	V _{no}	1	V _O =-5V, f=10Hz~100kHz		40		μV
最小入出力電圧差	V _{DIF(min.)}	1	I _O =500mA, T _J =25°C		1.1		V
出力短絡電流	I _{OS}	1	V _I =-35V, V _O =-5V, T _J =25°C		100	600	mA
ピーク出力電流	I _{OP}	1	V _O =-5V, T _J =25°C	0.4	0.8	1.4	A
出力電圧温度係数	ΔV _O /Ta	1	V _O =-5V, I _O =5mA, T _J =0°C~+125°C		-0.5		mV/°C
コントロールピン電圧	V _{cont}	1	T _J =25°C	-3.12	-3	-2.88	V

注1) T_J=25°Cの指定は、各々の試験時間を短く(10ms以内)し、チップの接合部の温度上昇分による特性値のドリフトを無視できる状態での試験を示す。

注2) 特に規定のない場合、V_I=-10V, V_O=-5V, I_O=350mA, C_I=2μF, C_O=1μF

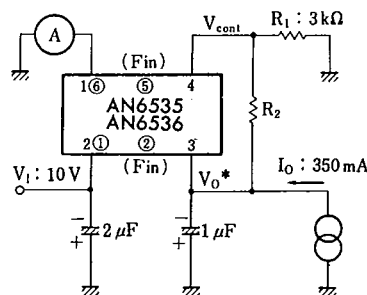
Test Circuit 1 (V_O, REG_{IN}, REG_L, V_{no}, V_{DIF(min.)}, I_{OS}, I_{OP}, ΔV_O/Ta, V_{cont})



注) 試験時間は10ms以内とする。

$$* V_O = \frac{R_1 + R_2}{R_1} V_{cont}$$

Test Circuit 2 (I_{Bias})

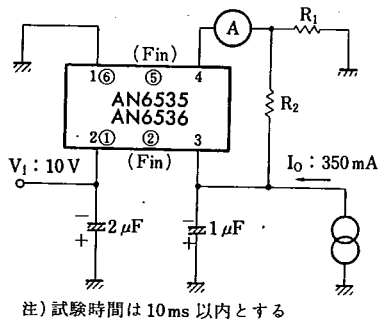


注) 試験時間は10ms以内とする。

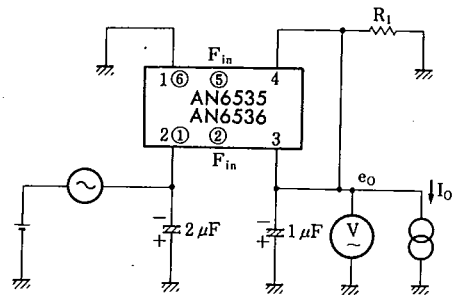
$$* V_O = \frac{R_1 + R_2}{R_1} V_{cont}$$

注) 丸の中のピン No. は AN6536 に適用し、他は共通/Pin No.s' in circle for AN6536 only. Other No.s' common to both types.

Test Circuit 3 (I_{cont})

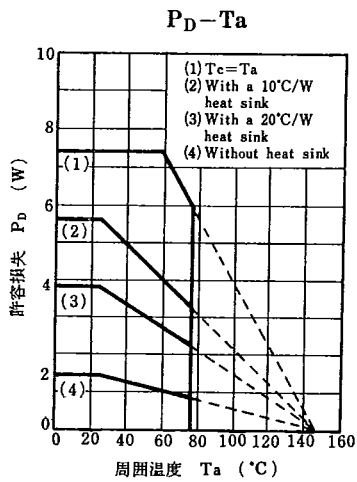


Test Circuit 4 (RR)

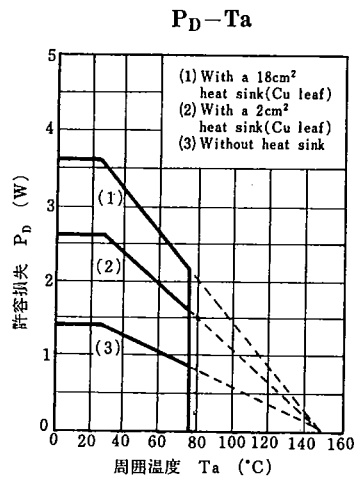


注) 丸の中のピン No. は AN6536 に適用し, 他は共通/Pin No.s' in circle for AN6536 only. Other No.s' common to both types.

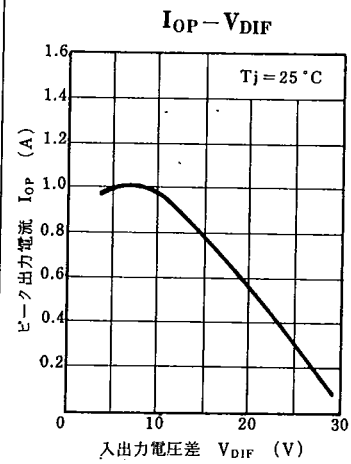
AN6535 特性図



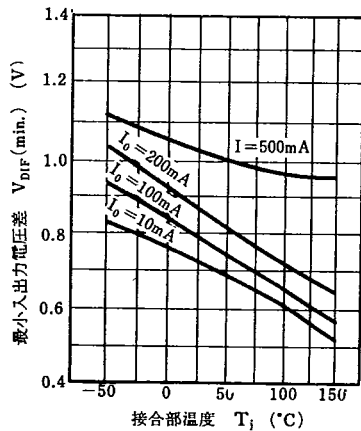
AN6536 特性図



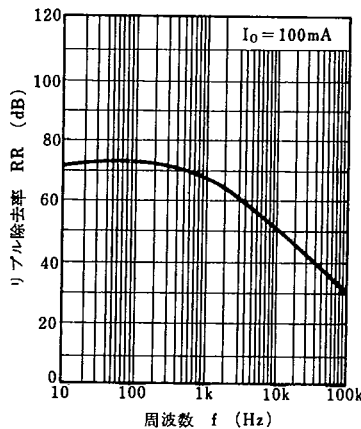
共通特性図



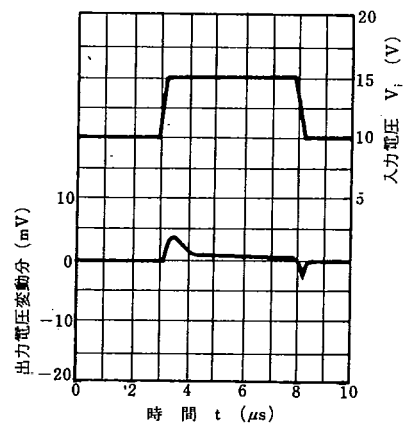
$V_{DIF}(\text{min.}) - T_j$



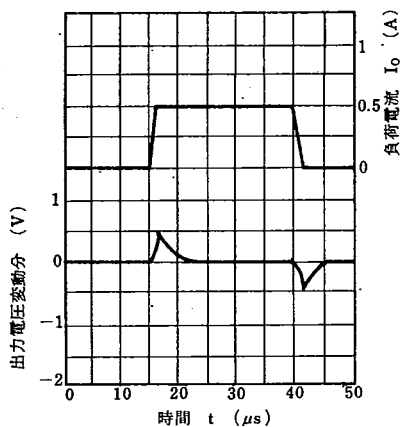
RR-f



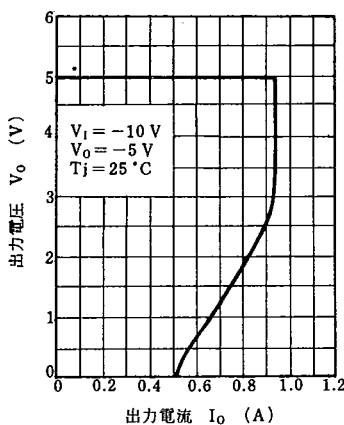
入力変動過渡応答特性



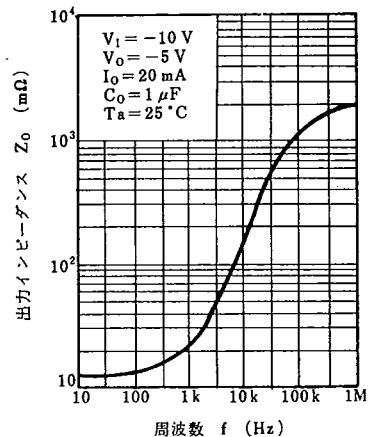
負荷変動過渡応答特性



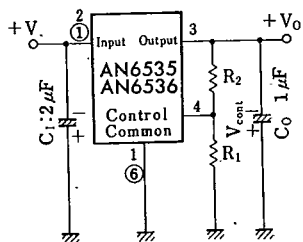
電流制限特性



Z₀-f



■ 基本回路例/Basic Regulator Circuit



注) ○内の Pin No. は AN6536 を示す。

$$V_o = V_{cont} \left(\frac{R_1 + R_2}{R_1} \right)$$

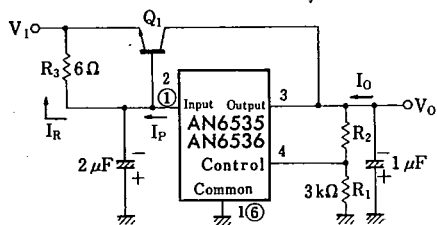
($V_{cont} \approx 3V$, $R_1 = 3k\Omega$)

C₁: V_iのラインが長い場合に必要

C₀: 過渡応答を改善する

■ 応用回路例/Application Circuits

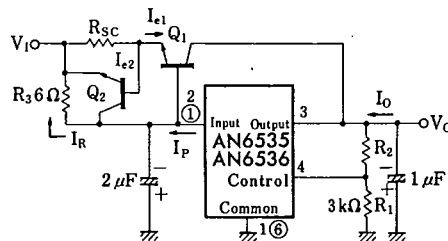
(1) 電流ブースト回路/Current Boost Circuit



$$R_3 = \frac{V_{BE(Q1)} \cdot \beta}{(\beta + 1) I_P - I_o}$$

注) ○内の Pin No. は AN6536 を示す。

(2) 電流ブースト回路(電流制限回路付き)/
Current Boost Circuit
(With Current Limiting Circuit)



$$R_{sc} = \frac{V_{BE(Q2)}}{I_{e1(max.)}}$$

$$R_3 = \frac{V_{BE(Q1)} + I_{e1} R_{sc}}{I_o - I_{e1}}$$

$$I_{e2(max.)} = I_{P(max.)} - \frac{V_{BE(Q1)} + V_{BE(Q2)}}{R_3}$$