

デジタル・オーディオ用18ビットD/Aコンバータ

μ PD63200は、CDプレーヤ、DAT、BSチューナ等のデジタル音声復調用として最適な、18ビットD/Aコンバータです。

抵抗ストリングス方式で、0点オフセットを採用しているため、小信号特性に優れ、また、CMOSプロセスを採用しているため、低消費電力であり、5V単一電源での使用が可能です。

特 徴

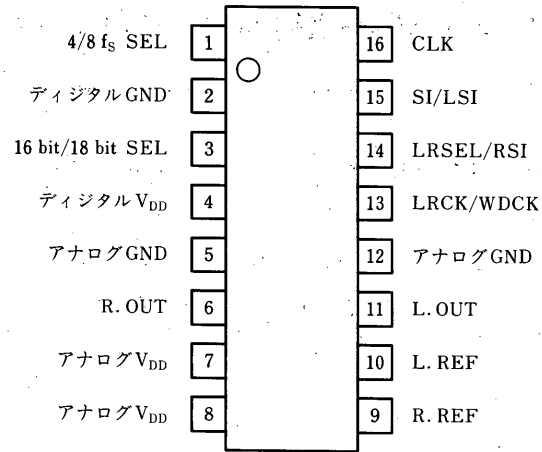
- 18ビット分解能。
- 5V単一電源。
- CMOSプロセス採用。
- 出力オペアンプ回路内蔵。
- 抵抗ストリングス方式採用。
- 0点オフセット回路内蔵。
- $8f_s$ オーバーサンプリング (2 ch. \times 400 kHz) 対応可能。
- 2チャンネル同相出力のD/Aコンバータ内蔵。
- 2の補数、MSBファーストのフォーマットに対応。

オーダー情報

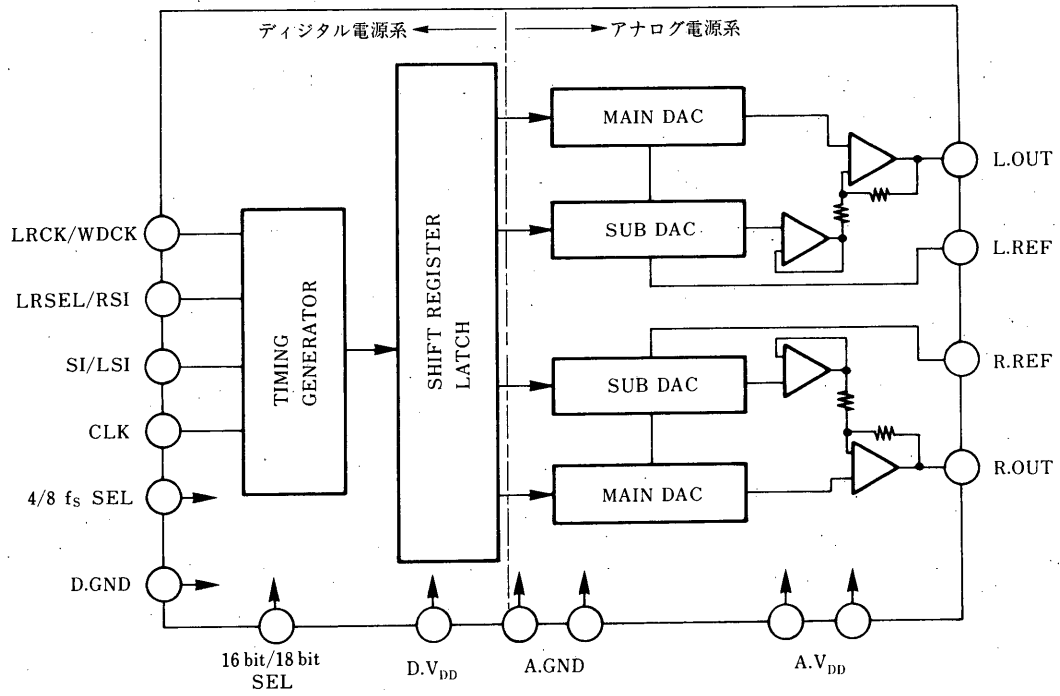
| オーダー名称 | パッケージ |
|-----------------|---------------------------|
| μ PD63200GS | 16ピン・プラスチック SOP (300 mil) |

端子接続 (Top View)

μPD63200GS



ブロック図



絶対最大定格 (周囲温度 $T_a = 25\text{ }^\circ\text{C}$)

| 項目 | 略号 | 定格 | 単位 |
|----------|-----------|--------------------------|------------------|
| 電源電圧 | V_{DD} | $-0.3 \sim +7.0$ | V |
| 出力端子電圧 | V_{OUT} | $-0.3 \sim V_{DD} + 0.3$ | V |
| ロジック入力電圧 | V_{IN} | $-0.3 \sim V_{DD} + 0.3$ | V |
| 動作周囲温度 | T_{opt} | $-20 \sim +75$ | $^\circ\text{C}$ |
| 保存温度 | T_{stg} | $-40 \sim +125$ | $^\circ\text{C}$ |

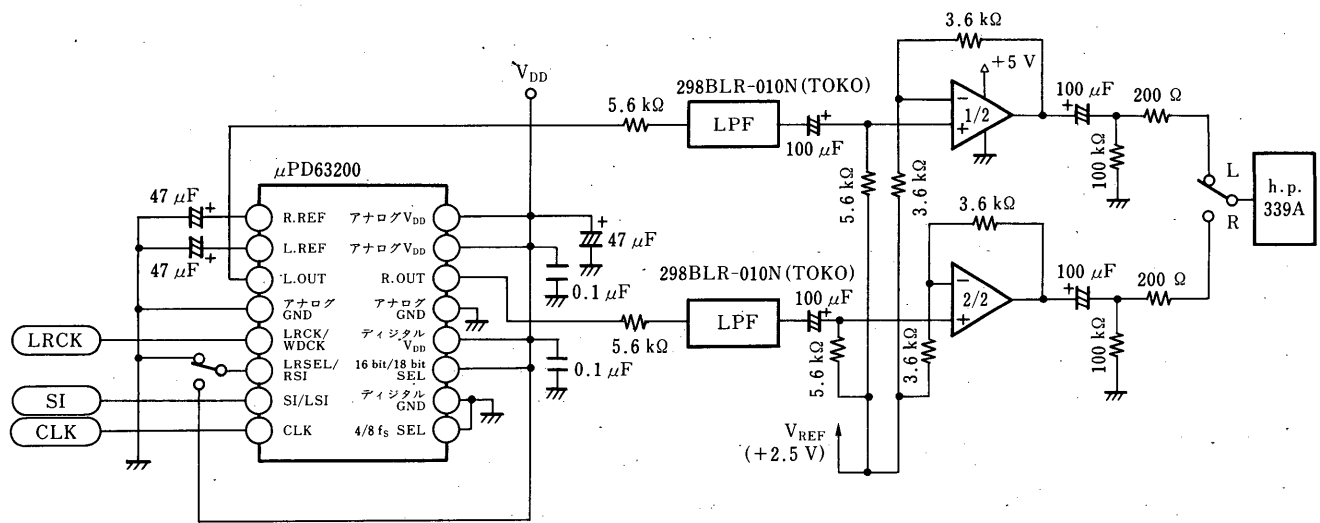
推奨動作範囲

| 項目 | 略号 | 条件 | MIN. | TYP. | MAX. | 単位 |
|------------------|-----------|-------------------|--------------|------|--------------|------------------|
| 電源電圧 | V_{DD} | | 4.5 | 5.0 | 5.5 | V |
| ロジック入力電圧 (HIGH) | V_{IH} | | $0.7 V_{DD}$ | | V_{DD} | V |
| ロジック入力電圧 (LOW) | V_{IL} | | 0 | | $0.3 V_{DD}$ | V |
| 周囲温度 | T_a | | -20 | 25 | 75 | $^\circ\text{C}$ |
| 出力負荷抵抗 | R_L | R. OUT, L. OUT 端子 | 5 | | | k Ω |
| 変換周波数 | f_s | | | | 400 | kHz |
| クロック周波数 | f_{CLK} | | | | 10 | MHz |
| クロック・パルス幅 | t_{SCK} | | 40 | | | ns |
| SI, LRCKセット・タイム | t_{DC} | | 12 | | | ns |
| SI, LRCKホールド・タイム | t_{CD} | | 12 | | | ns |

電気的特性 ($T_a = 25\text{ }^\circ\text{C}$, $V_{DD} = +5\text{ V}$, $f_s = 352.8\text{ kHz}$, 18ビットデータ)

| 項目 | 略号 | 条件 | MIN. | TYP. | MAX. | 単位 |
|------------|------------------|--------------------------------------|-------|-------|------|-----------|
| 分解能 | RES | | | 18 | | bit |
| 雑音ひずみ率 1 | THD ₁ | $f_{IN} = 1\text{ kHz}$, 0 dB | Aランク品 | 0.03 | 0.06 | % |
| | | | Bランク品 | | 0.09 | |
| 雑音ひずみ率 2 | THD ₂ | $f_{IN} = 1\text{ kHz}$, -5 dB | | 0.03 | 0.08 | % |
| 雑音ひずみ率 3 | THD ₃ | $f_{IN} = 1\text{ kHz}$, -20 dB | | 0.035 | 0.18 | % |
| フルスケール出力電圧 | V_{FS} | | | 2.0 | | V_{p-p} |
| クロス・トーク | C.T | 片チャンネル 0 dB, $f_{IN} = 1\text{ kHz}$ | 92 | 100 | | dB |
| S/N 比 | S/N | JIS-A | 100 | 105 | | dB |
| ダイナミック・レンジ | D.R | $f_{IN} = 1\text{ kHz}$, -60 dB | 95 | 100 | | dB |
| 消費電流 | I_{DD} | $f_{IN} = 1\text{ kHz}$, 0 dB | | 6.0 | 12 | mA |

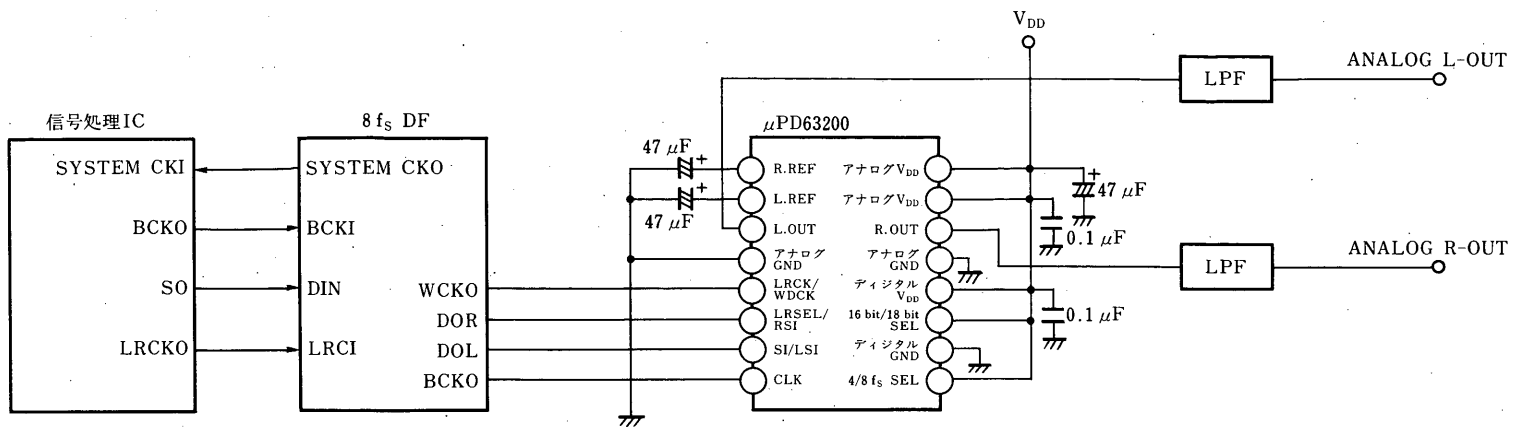
測定回路



端子機能

| 端子記号 | 端子名称 | 説明 | 入出力 |
|------------------------|---|---|-----|
| 4/8 f _s SEL | | この端子を“Low”またはオープンにしたとき、L-chデータ、R-chデータは15ピンより時分割入力します。この端子を“High”にしたとき、L-chデータは15ピンより入力し、R-chデータは14ピンより入力します。(IC内部では100 kΩの抵抗でプルダウンしています。) | 入力 |
| D. GND | Digital GND | ロジック部のGND端子です。 | |
| 16 bit/18 bit SEL | 16 bit/18 bit Selection | この端子を“Low”またはオープンにしたときは、16ビットデータ対応に、“High”にしたときは、18ビットデータ対応になります。(IC内部では100 kΩの抵抗でプルダウンしています。) | 入力 |
| D. V _{DD} | Digital V _{DD} | ロジック部への電源供給端子です。 | |
| A. GND | Analog GND | アナログ部のGND端子です。 | |
| R. OUT | R-ch OUTPUT | 右側アナログ信号の出力端子です。 | 出力 |
| A. V _{DD} | Analog V _{DD} | アナログ部への電源供給端子です。 | |
| A. V _{DD} | Analog V _{DD} | | |
| R. REF | R-ch Voltage Reference | 基準電圧端子です。通常はインピーダンスを低くするために、コンデンサを介してA. GNDに接続します。 | |
| L. REF | L-ch Voltage Reference | | |
| L. OUT | L-ch OUTPUT | 左側アナログ信号の出力端子です。 | 出力 |
| A. GND | Analog GND | アナログ部のGND端子です。 | |
| LRCK/WDCK | Left/Right Clock WORD Clock | 1ピンが“Low”またはオープンるとき 入力データの左右判別信号の入力端子です。 1ピンが“High”のとき 入力データのワード判別信号の入力端子です。 | 入力 |
| LRSEL/RSI | Left/Right Selection R-ch Series Input | 1ピンが“Low”またはオープンるとき LRCK信号に対する左右の極性を選択する端子です。 LRCK信号が“High”のとき、L-chデータを入力する場合は、LRSEL端子を“Low”に、LRCK信号が“Low”のとき、L-chデータを入力する場合はLRSEL端子を“High”にします。 1ピンが“High”のとき R-chのシリアルデータの入力端子です。 | 入力 |
| SI/LSI | Series Input L-ch Series Input | 1ピンが“Low”またはオープンるとき L-chとR-chのシリアルデータを交互に入力するシリアルデータの入力端子です。 1ピンが“High”のとき L-chのシリアルデータの入力端子です。 | 入力 |
| CLK | CLOCK | シリアル入力データの読み取りクロックの入力端子です。 | 入力 |

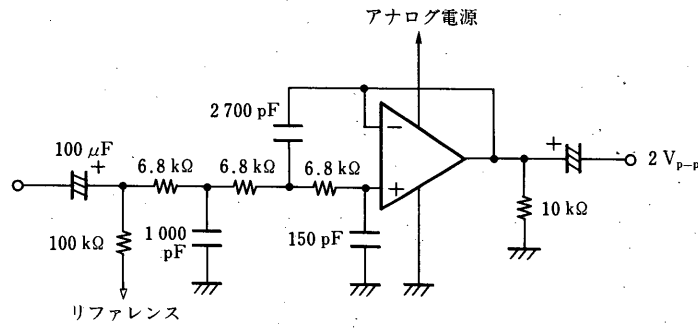
応用回路 (8 f_s, 18ビット対応)



本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

出力ローパス・フィルタの構成例

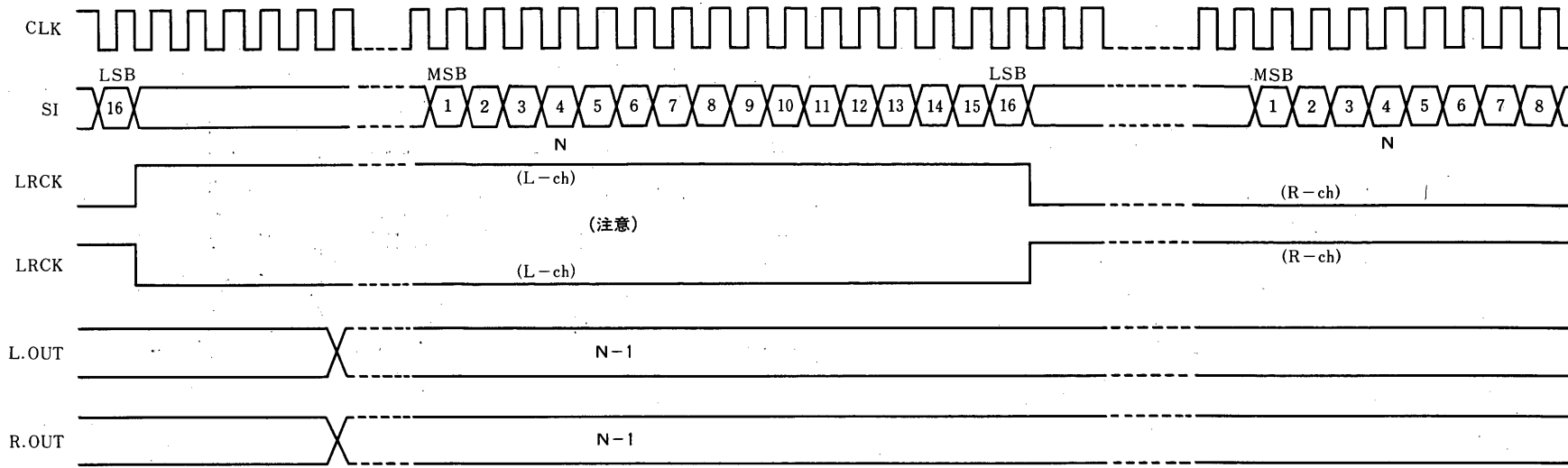
高域カットオフ周波数=30 kHz, 3次バターワース・フィルタの構成例を示します。



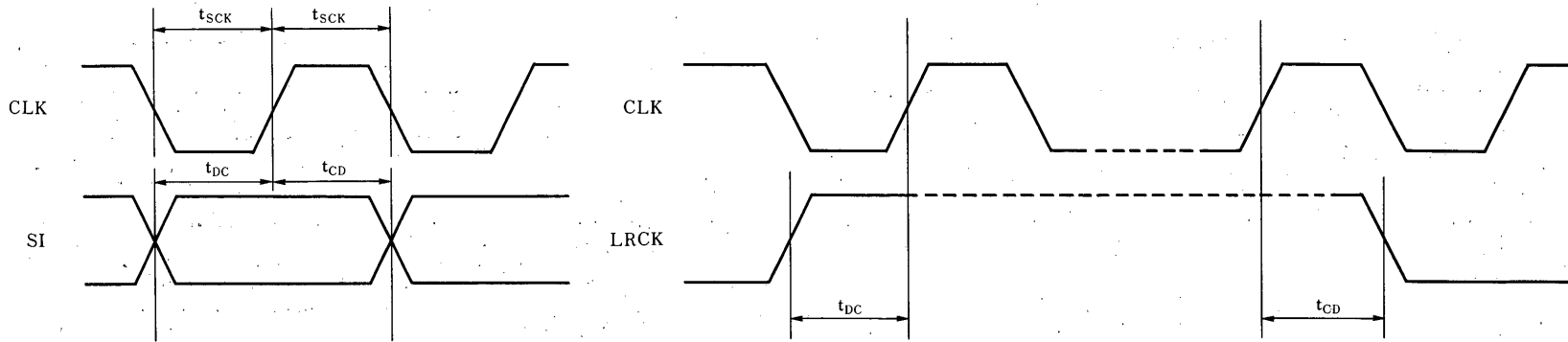
タイミング・チャート

(1) 16ビット・データ/シリアル入力の場合

設定 16 bit/18 bit SEL : Low (またはオープン)
 4/8 fs SEL : Low (またはオープン)

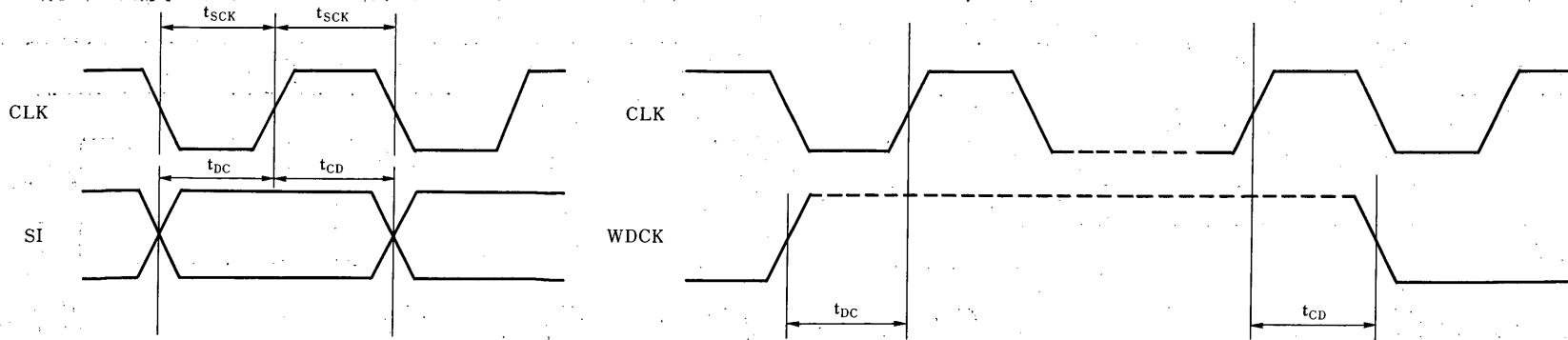
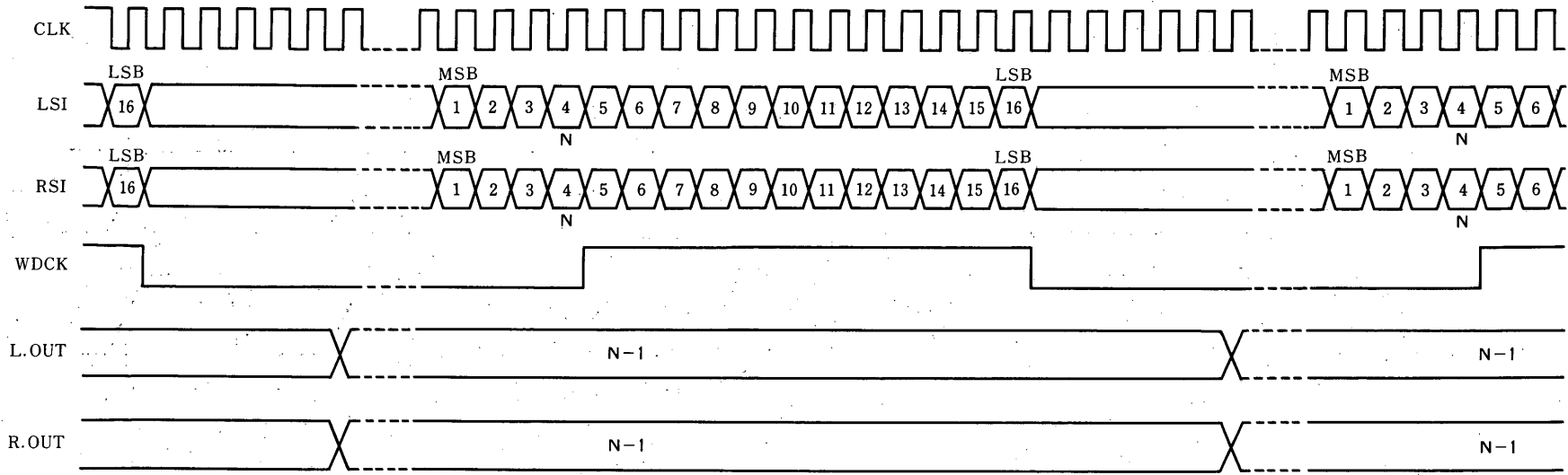


(注意) LRCK 信号が "High" のとき、L-ch データを入力する場合は LRSEL 端子を "Low" に、
 LRCK 信号が "Low" のとき、L-ch データを入力する場合は LRSEL 端子を "High" にしてください。



(2) 16ビット・データ/パラレル入力の場合

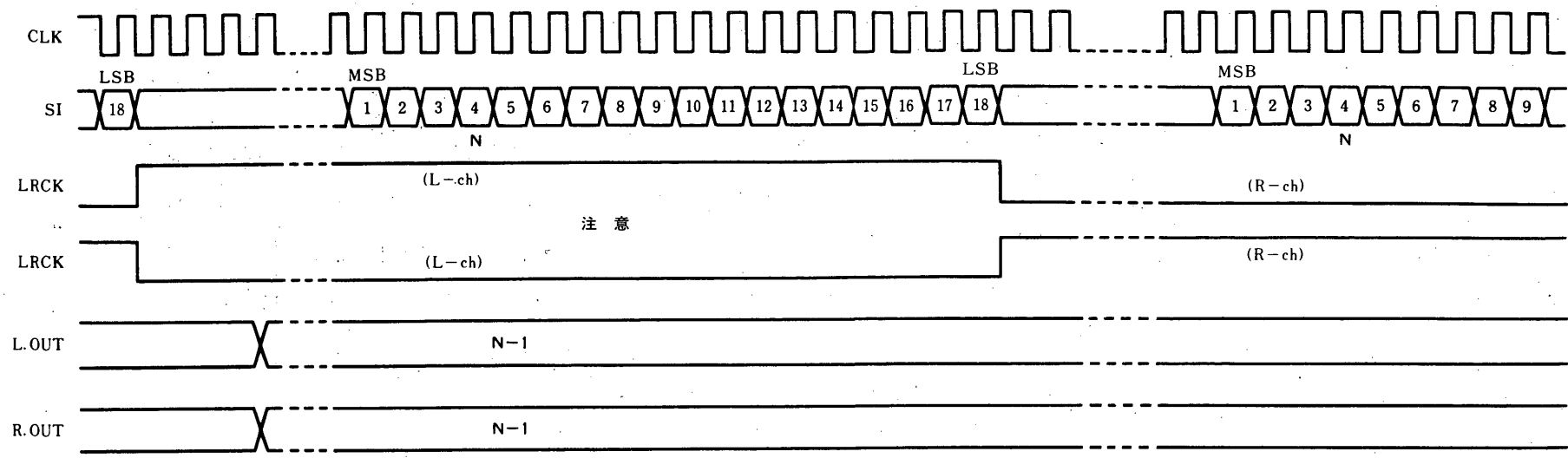
設定 16 bit/18 bit SEL : Low (またはオープン)
 4/8 fs SEL : High



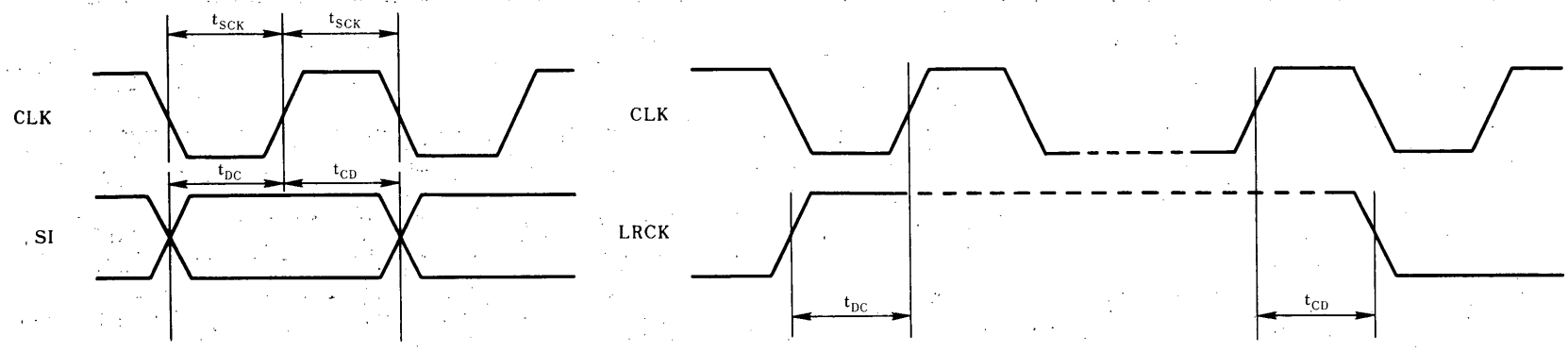
(3) 18ビット・データ/シリアル入力の場合

設定 16 bit/18 bit SEL : High

4/8 fs SEL : Low (またはオープン)



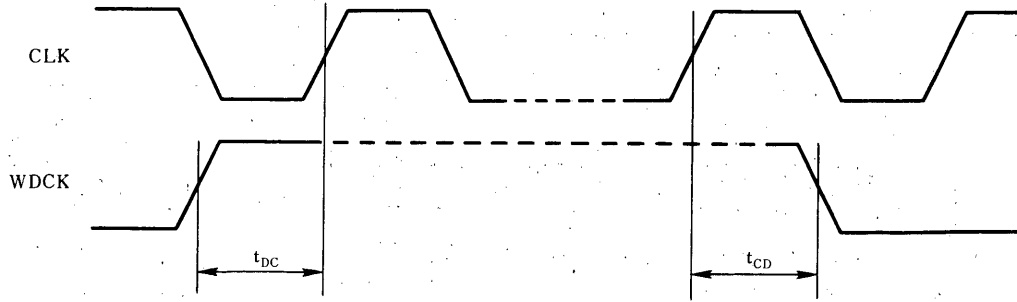
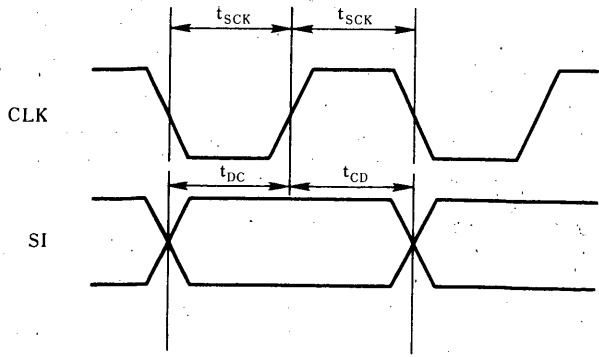
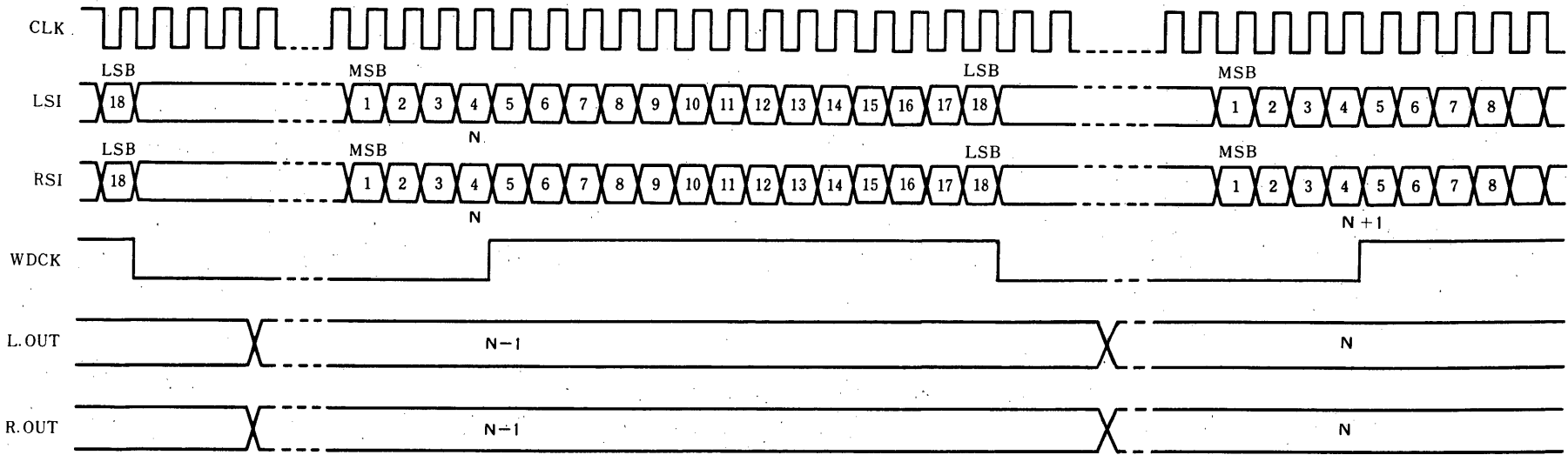
注意 LRCK信号が“High”のとき、L-chデータを入力する場合はLRSEL端子を“Low”に、
LRCK信号が“Low”のとき、L-chデータを入力する場合はLRSEL端子を“High”にしてください。



(4) 18ビット・データ/パラレル入力の場合

設定 16 bit/18 bit SEL : High

4/8 fs SEL : High



入力信号フォーマットについて

- 入力データは、MSBファーストの2'sコンプリメントで入力してください。
- データ(SI, LSI, RSI)の各ビットの区切りと、LRCK, WDCKの反転タイミングは、CLKの立ち下がりに一致させてください。
- CLKには、1サンプル・データ(16/18ビット)期間中に、16/18クロック入る必要があります。1ビットの時間幅とクロックの1周期を一致させてください。

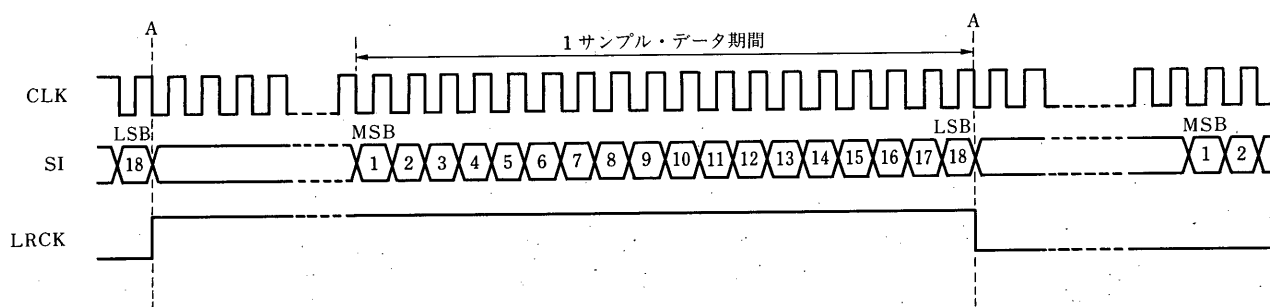
下記に、μPD63200に入力できる信号フォーマットを具体的に説明します。説明は、18ビット・データの場合について行っておりますが、16ビットの場合にもLSBとLRCK, LSBとWDCKの関係は同様です。

1. CLKにサンプル・データ期間以外にもクロックが供給される場合

(1) シリアル・データ入力(1ピンがLowあるいはオープン)の場合

LRCKの反転タイミングは、LSB入力終了時のCLKの立ち下がり(図1中A点)に一致させてください。

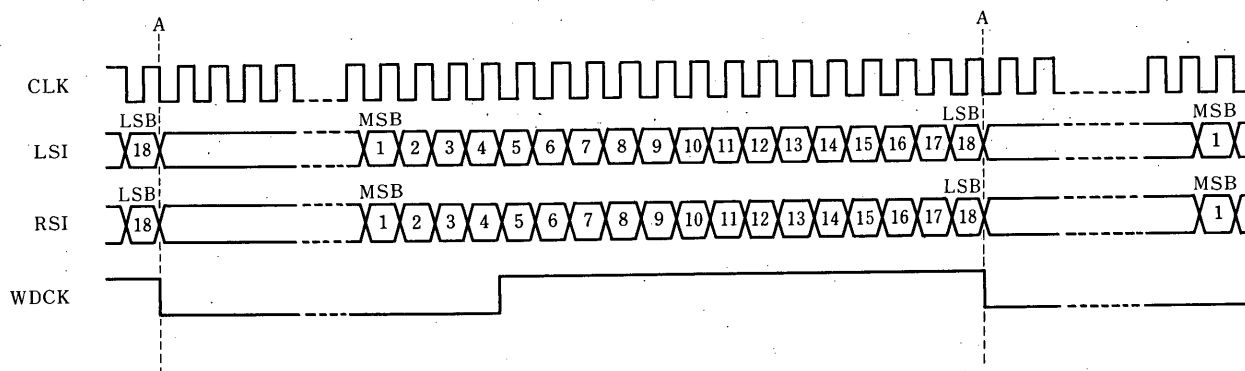
図1 シリアル・データ入力の場合のタイミング・チャート



(2) パラレル・データ入力(1ピンがHigh)の場合

WDCKの立ち下がりのタイミングは、データ(LSI, RSI)のLSB入力終了時のCLKの立ち下がり(図2中A点)に一致させてください。

図2 パラレル・データ入力の場合のタイミング・チャート

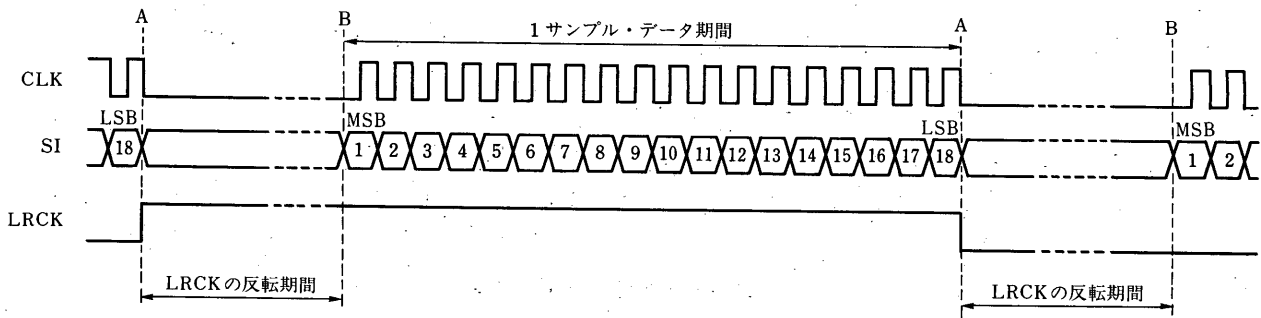


2. CLKにサンプル・データ期間のみクロックが供給される場合

(1) シリアル・データ入力（1ピンがLowあるいはオープン）の場合

LRCKの反転タイミングは、LSB入力終了時のCLKの立ち下がり（図3中A点）と次のMSBの入力開始時（図3中B点）の間においてください（A点、B点を含む）。

図3 シリアル・データ入力の場合のタイミング・チャート

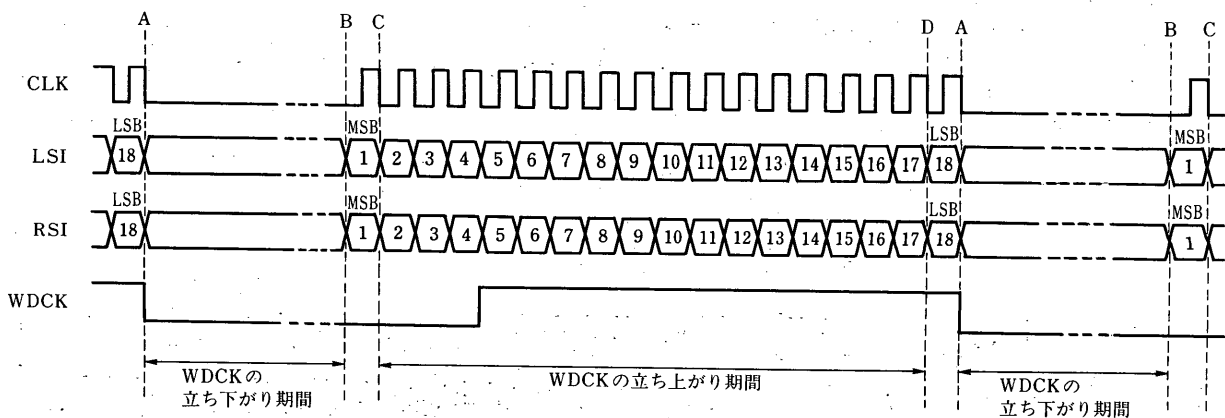


(2) パラレル・データ入力（1ピンがHigh）の場合

WDCKの立ち下がりのタイミングは、LSB入力終了時のCLKの立ち下がり（図4中A点）と次のMSBの入力開始時（図4中B点）の間においてください（A点、B点を含む）。

WDCKの立ち上がりのタイミングは、MSB入力終了時のCLKの立ち下がり（図4中C点）とLSB入力開始時のCLKの立ち下がり（図4中D点）の間においてください（C点、D点を含む）。

図4 パラレル・データ入力の場合のタイミング・チャート



使用上の注意点

- 本製品の次段にミュート回路を付けてのご使用を推奨いたします。
- 次段にミュート回路がない場合は、電源投入時にショックノイズが発生する可能性があります。

半田付け推奨条件

本製品の半田付け実装は、下表の推奨条件で実施願います。
 なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表面実装タイプ

半田付け推奨条件の詳細は、インフォメーション資料「表面実装用デバイス実装マニュアル」(IEI-616)をご参照ください。

μPD63200GS

| 半田付け方式 | 半 田 付 け 条 件 | 推奨条件記号 |
|--------|--|------------|
| 赤外線リフロ | パッケージ・ピーク温度：235℃、時間：30秒以内(210℃以上)、回数：1回 制限日数：3日間*（以降は125℃プリベーク10時間必要） | IR35-103-1 |
| 端子部分加熱 | 端子部温度：300℃以下、時間：10秒以内、制限日数：なし* | ○ |

*：ドライパック開封後の保管日数で、保管条件は25℃、65%RH以下。

注1. 半田付け方式の併用はお避けください（ただし、端子部分加熱方式は除く）。

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

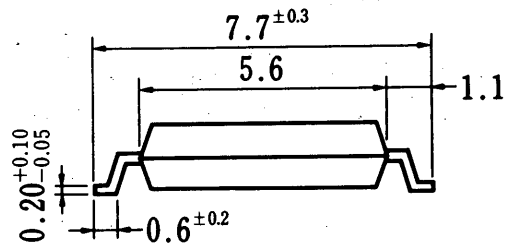
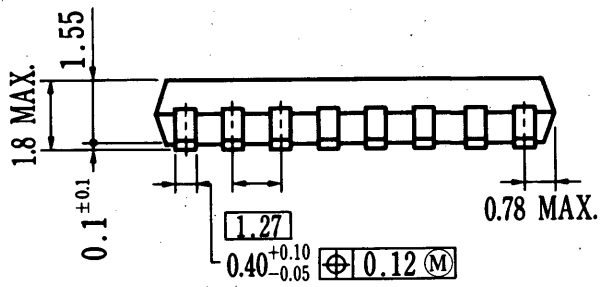
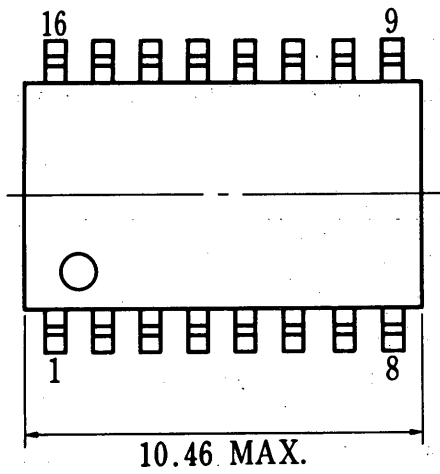
③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

16ピン・プラスチック SOP (300 mil) 外形図(単位: mm)



P16GM-50-300B-1

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

| | | | | |
|--|--|--|--|---|
| 半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部 | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3454-1111 (大代表) | | |
| 中部支社 半導体販売部 | 〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル) | 名古屋 (052)222-2170 | | |
| 関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部 | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208 | | |
| 北海道支社 東北支社 岩手支店 山形支店 山形支店 山形支店 いわき支店 長岡支店 土浦支店 土浦支店 水戸支店 水戸支店 神奈川支店 群馬支店 太田支店 宇都宮支店 | 札幌 (011)231-0161 仙台 (022)261-5511 盛岡 (0196)51-4344 山形 (0236)23-5511 山形 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 土浦 (0292)26-1717 水戸 (045)324-5511 横浜 (0273)26-1255 太田 (0276)46-4011 宇都宮 (0286)21-2281 | 小松 (0285)24-5011 長野 (0262)35-1444 松本 (0263)35-1666 諏訪 (0266)53-5350 甲府 (0552)24-4141 埼玉 (048)641-1411 千葉 (0425)26-5981 千葉 (043)238-8116 静岡 (054)255-2211 静岡 (0559)63-4455 津松 (053)452-2711 北陸 (0762)23-1621 福井 (0776)22-1866 | 富山支店 三重支店 京都支店 神戸支店 中国支店 鳥取支店 岡山支店 四国支店 新居浜支店 松山支店 九州支店 北九州支店 | 富山 (0764)31-8461 津 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (0899)45-4111 福岡 (092)271-7700 北九州 (093)541-2887 |

【本資料に関する技術お問い合わせ先】

| | | | |
|-----------------------------|---------------------------------|-------------------|--|
| 半導体ソリューション技術本部 第二システム技術部 | 〒210 川崎市幸区塚越三丁目484番地 | 川崎 (044)548-7919 | 半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します) |
| 半導体販売技術本部 東日本販売技術部 | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3798-9619 | |
| 半導体販売技術本部 中部販売技術部 | 〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル) | 名古屋 (052)222-2125 | |
| 半導体販売技術本部 西日本販売技術部 | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大阪 (06) 945-3383 | |